**CONTROLADORES DISTRIBUÍDOS DE TRÂNSITO DE ENERGIA ELÉTRICA****Ivo Manuel Valadas Marques Martins****Orientador:** Doutor José Fernando Alves da Silva**Coorientador:** Doutor Isménio Lourenço Eusébio Martins**Tese aprovada em provas públicas para obtenção do Grau de Doutor em**
Engenharia Eletrotécnica e de Computadores**Qualificação atribuída pelo Júri:** Aprovado com Distinção**Júri****Presidente:** Presidente do Conselho Científico do IST**Vogais:** Doutor José Fernando Alves da Silva

Doutora Maria Beatriz Mendes Batalha Vieira Vieira Borges

Doutor Isménio Lourenço Eusébio Martins

Doutor Vítor Manuel de Carvalho Fernão Pires

Doutor Sérgio Manuel Ângelo da Cruz

Doutora Sónia Maria Nunes dos Santos Paulo Ferreira Pinto

CONTROLADORES DISTRIBUÍDOS DE TRÂNSITO DE ENERGIA ELÉTRICA

Ivo Manuel Valadas Marques Martins

Orientador: Doutor José Fernando Alves da Silva

Coorientador: Doutor Isménio Lourenço Eusébio Martins

Tese aprovada em provas públicas para obtenção do Grau de Doutor em
Engenharia Eletrotécnica e de Computadores

Qualificação atribuída pelo Júri: Aprovado com Distinção

Júri

Presidente: Presidente do Conselho Científico do IST

Vogais: Doutor José Fernando Alves da Silva, Professor Catedrático do Instituto Superior Técnico da Universidade de Lisboa

Doutora Maria Beatriz Mendes Batalha Vieira Vieira Borges, Professora Associada (com Agregação) do Instituto Superior Técnico da Universidade de Lisboa

Doutor Isménio Lourenço Eusébio Martins, Professor Coordenador do Instituto Superior de Engenharia da Universidade do Algarve

Doutor Vítor Manuel de Carvalho Fernão Pires, Professor Coordenador da Escola Superior de Tecnologia de Setúbal, Instituto Politécnico de Setúbal

Doutor Sérgio Manuel Ângelo da Cruz, Professor Auxiliar da Faculdade de Ciências e Tecnologia da Universidade de Coimbra

Doutora Sónia Maria Nunes dos Santos Paulo Ferreira Pinto, Professora Auxiliar do Instituto Superior Técnico, da Universidade de Lisboa

RESUMO

Os sistemas de transmissão de energia elétrica são atualmente levados a operar próximo dos seus limites operacionais, sendo essencial que sejam capazes de acomodar diversidade dos padrões de geração e carga. Neste contexto, o trânsito de energia elétrica deve ser controlado permitindo otimizar a utilização da rede elétrica e a sua capacidade de transmissão de energia. Embora existam diversas tecnologias para comandar/gerir o trânsito de energia elétrica, restrições construtivas implicam a procura de soluções de fiabilidade elevada.

Esta tese visa desenvolver um Controlador Distribuído de Trânsito de Energia (DPFC), baseado em módulos com conversores eletrónicos comutados de baixa potência, capaz da regulação independente e distribuída das potências ativa P e reativa Q . A potência ativa para regulação na harmónica fundamental é obtida injetando na linha uma corrente de terceira-harmónica e modulando a tensão no conversor eletrónico para regular a tensão contínua do conversor.

Os controladores propostos são validados com simulações numéricas e resultados experimentais obtidos com um protótipo laboratorial de DPFC para controlo do trânsito de energia em redes elétricas. O protótipo laboratorial usa apenas um DPFC, comandado por um sistema de processamento digital de sinal, aplicado a uma rede elétrica de baixa tensão.

Palavras-Chave:

Controladores Distribuídos do Trânsito de Energia Elétrica (DPFC), Sistemas Flexíveis de Transmissão em Corrente Alternada (FACTS), Sistemas Flexíveis Distribuídos de Transmissão em Corrente Alternada (DFACTS), Controladores Unificados de Trânsito de Energia (UPFC), Controlo por Modo de Deslizamento (SMC).

ABSTRACT

Currently, electrical power transmission systems are required to operate close to their operational limits, and it is essential to be able to accommodate the diversity of generation and load. In this context, power flow must be controlled allowing to optimize the use of the power network and its power transmission capacity. Although several technologies to control/manage power flow have been proposed, constructive restrictions imply the search of high reliability solutions.

This thesis aims to develop a Distributed Power Flow Controller (DPFC), based on low power switched converters modules, capable of independent and distributed control of active P and reactive Q power flow. The regulating active power at fundamental frequency is obtained injecting a third-harmonic current into the line and modulating the AC output voltage on the converter to regulate the DC voltage of the converter.

The proposed controllers are validated with numerical simulations and experimental results obtained with a DPFC laboratorial prototype to control power flow in electrical networks. The proof-of-concept laboratorial prototype uses only one DPFC, controlled by a digital signal processing system, applied to an electrical low-voltage network.

Keywords:

Distributed Power Flow Controllers (DPFC), Flexible AC Transmission System (FACTS), Distributed Flexible AC Transmission Systems (DFACTS), Unified Power Flow Controllers (UPFC), Sliding Mode Control (SMC).

AGRADECIMENTOS

Ao Professor Fernando Silva, meu orientador, quero expressar um agradecimento muito especial pelo seu apoio e pela disponibilidade incondicional manifestada no desenvolvimento deste trabalho. Pelo seu incentivo, rigor e conhecimentos científicos transmitidos manifesto a minha profunda gratidão.

Ao Professor Isménio Martins, meu coorientador, agradeço o apoio, incentivo e contributo prestado na realização desta tese.

À Professora Sónia Pinto, a minha gratidão pelo seu contributo com sugestões, conselhos e ajuda despendida.

À Senhora D. Noémia, pelo apoio administrativo e logístico proporcionado.

Agradeço ao Centro para a Inovação em Engenharia Electrotécnica e Energia (*Center for Innovation in Electrical and Energy Engineering – CIEEE*) pelo financiamento do equipamento para a realização do protótipo laboratorial.

Aos meus pais, família e amigos um agradecimento muito especial por todo o carinho e apoio incondicional manifestado em todo o meu percurso. Obrigado pela vossa paciência e amor.

ABREVIATURAS E TERMINOLOGIA

AC	Corrente Alternada <i>Alternating Current</i>
COT	Transformador de Acoplamento <i>Clamp-On Transformer</i>
CSC	Conversor de Corrente <i>Current Source Converter</i>
DC	Corrente Contínua <i>Direct Current</i>
DFACTS	Sistemas Flexíveis Distribuídos de Transmissão em Corrente Alternada <i>Distributed Flexible AC Transmission System</i>
DPFC	Controlador Distribuído de Trânsito de Energia <i>Distributed Power Flow Controller</i>
DSI	Impedância Série Distribuída <i>Distributed Series Impedance</i>
DSP	Processador Digital de Sinal <i>Digital Signal Processor</i>
DSR	Reactância Série Distribuída <i>Distributed Series Reactance</i>
DSSC	Compensador Estático Série Distribuído <i>Distributed Static Synchronous Series Compensator</i>
FACTS	Sistemas Flexíveis de Transmissão em Corrente Alternada <i>Flexible AC Transmission System</i>
GTO	Tiristor de Corte Comandado pela Porta <i>Gate Turn Off Thyristor</i>

HVDC	Transmissão em Corrente Contínua a Alta Tensão <i>High-Voltage Direct Current</i>
IGBT	Transístor Bipolar de Porta Isolada <i>Insulated Bipolar Transistor</i>
IPFC	Controlador Inter-linhas de Trânsito de Energia <i>Interline Power Flow Controller</i>
MIMO	Sistema de Múltiplas Entradas e Múltiplas Saídas <i>Multiple-Input Multiple-Output</i>
MRAC	Controlo de Modelos de Referência Adaptável <i>Model Reference Adaptive Control</i>
P	Potência Ativa <i>Active Power</i>
PST	Transformador Desfasador <i>Phase-Shifting Transformers</i>
PWM	Modulador por Largura de Impulso <i>Pulse-Width Modulation</i>
Q	Potência Reativa <i>Reactive Power</i>
RMS	Raiz do Valor Quadrático Médio (Valor Eficaz) <i>Root Mean Square</i>
SISO	Sistema de Uma Entrada e Uma Saída <i>Single-Input Single-Output</i>
SMC	Controlo por Modo de Deslizamento <i>Sliding Mode Control</i>
SSSC	Compensador Série Síncrono Estático <i>Static Synchronous Series Compensator</i>
STATCOM	Compensador Estático Síncrono <i>Static Synchronous Compensator</i>
SVC	Compensadores Estáticos de Potência Reativa

	<i>Static Var Compensator</i>
TCPAR	Regulador de Ângulo de Fase Controlado a Tirístores
	<i>Thyristor Controlled Phase Angle Regulator</i>
TCPST	Transformador Desfasador Controlado a Tirístores
	<i>Thyristor Controlled Phase Shifting Transformer</i>
TCR	Bobinas Controladas a Tirístores
	<i>Thyristor Controlled Reactor</i>
TCSR	Compensador Série Controlado a Tirístores
	<i>Thyristor Controlled Series Compensator</i>
TCSR	Reactância Série Controlada a Tirístores
	<i>Thyristor Controlled Series Reactor</i>
THD	Distorção Harmônica Total
	<i>Total Harmonic Distortion</i>
TSC	Condensadores Comutados a Tirístores
	<i>Thyristor Switched Capacitor</i>
TSR	Bobinas Comutadas a Tirístores
	<i>Thyristor Switched Reactor</i>
TSSC	Compensador Série Comutado a Tirístores
	<i>Thyristor Switched Series Compensator</i>
TSSR	Reactância Série Comutada a Tirístores
	<i>Thyristor Switched Series Reactor</i>
UPFC	Controladores Unificados de Trânsito de Energia
	<i>Unified Power Flow Controller</i>
VSC	Conversor de Tensão
	<i>Voltage Source Converter</i>

LISTA DE VARIÁVEIS

A	Matriz com os parâmetros da linha de transmissão
$ A $	Atenuação na banda passante do filtro passa-baixo
A_{cu}	Seção do enrolamento do secundário do transformador
A_{fe}	Área efetiva da seção do núcleo do transformador
A_w	Área total dos condutores na janela do transformador
A_{wk}	Área da seção transversal do enrolamento k do transformador
A_{wp}	Área da seção transversal do enrolamento do primário do transformador
A_{ws}	Área da seção transversal do enrolamento do secundário do transformador
B	Densidade do fluxo magnético
B_{max}	Densidade máxima do fluxo magnético
$b_e(\mathbf{e})$	Função do vetor de erro \mathbf{e}
$b_h(\mathbf{x})$	Função do vetor de estado \mathbf{x}
b_k	Coefficientes do polinómio denominador de uma função de transferência
C	Condensador DC do conversor do DPFC
C_d	Condensador do circuito de amortecimento do filtro passa-baixo
C_f	Condensador do filtro passa-baixo
$d(s)$	Polinómio denominador da função de transferência do filtro passa-baixo
d_e	Diâmetro externo do núcleo do transformador
d_i	Diâmetro interno do núcleo do transformador
dU_{dc}	Oscilação da tensão do barramento DC do conversor do DPFC

E	Energia armazenada pelos elementos reativos do filtro passa-baixo
\mathbf{e}	Vetor de erro das variáveis de estado x_i do modelo comutado no espaço de estados de um conversor
E_1, E_2	Tensões dos barramentos geradores da rede de simulação
\vec{E}_L	Fasor da queda de tensão na linha de transmissão
E_L	Queda de tensão na linha de transmissão
\mathbf{e}_r	Vetor do erro de seguimento do modelo comutado no espaço de estados de um conversor
\vec{E}_R	Fasor da tensão do barramento recetor
E_R	Tensão do barramento recetor
\vec{E}_S	Fasor da tensão do barramento gerador
E_S	Tensão do barramento gerador
e_{v_o}, e_{θ}	Erros das variáveis de estado do modelo de controlabilidade do conversor do DPFC
e_{x_i}	Componentes do vetor de erro \mathbf{e}
$f_e(\mathbf{e})$	Função do vetor de erro \mathbf{e}
$f_h(\mathbf{x})$	Função do vetor de estado \mathbf{x}
f_p	Frequência de corte do filtro passa-baixo
f_s	Frequência fundamental da rede
H	Campo magnético
$H(s)$	Função de transferência do filtro passa-baixo
HV	Valor da tensão, expresso em kV, no enrolamento de tensão mais elevada do transformador
\vec{I}	Fasor da corrente na linha de transmissão
\bar{I}	Corrente complexa na linha de transmissão
I, i	Corrente na linha de transmissão
i_o	Corrente de saída do filtro passa-baixo

i_1	Corrente de saída do conversor do DPFC
I_{1h}, i_{1h}	Corrente na linha de transmissão à frequência fundamental
I_{3h}, i_{3h}	Corrente na linha de transmissão à frequência da terceira-harmónica
i_a, i_b, i_c	Valor instantâneo nas fases a , b e c da corrente na linha de transmissão
i_c	Corrente no condensador DC do conversor do DPFC
I_d, I_q	Componente direta e em quadratura da corrente na linha de transmissão
i_d, i_q	Valor instantâneo das componentes d e q da corrente na linha de transmissão
I_k	Corrente no braço k do conversor do DPFC
I_M	Corrente no compensador paralelo
i_p	Corrente no primário do transformador
i_s	Corrente no secundário do transformador
J_{cu}	Densidade do cobre do enrolamento do secundário do transformador
J_{fe}	Densidade do núcleo ferromagnético do transformador
J_s	Densidade de corrente máxima no cobre
K_D	Ganho do controlador do conversor do DPFC
K_i	Ganho integral do controlador PI
K_p	Ganho proporcional do controlador PI
K_w	Fator de espaçamento da janela do transformador
L_{11}, L_{22}	Coefficientes de autoindução dos enrolamentos do primário e do secundário do transformador
L_d	Indutância do circuito de amortecimento do filtro passa-baixo
L_{f1}, L_{f2}	Indutâncias do filtro passa-baixo
L_{fe}	Comprimento do transformador
L_L	Indutância da linha de transmissão

L_M	Coefficiente de indução mútua do transformador
L_{mag}	Indutância de magnetização do transformador
L_o	Indutância equivalente de saída do DPFC à frequência fundamental
M_{gl}	Comprimento médio do circuito magnético do transformador
$ M_r $	Pico de ressonância do filtro passa-baixo
n_{dpfcs}	Número de dispositivos DPFC inseridos na linha de transmissão
n	Relação de transformação do transformador
n_k	Número de espiras do enrolamento k do transformador
n_p	Número de espiras do enrolamento do primário do transformador
n_s	Número de espiras do enrolamento do secundário do transformador
P	Potência ativa na linha de transmissão
p_1, p_2	Polos da função de transferência do filtro passa-baixo
P_0	Potência ativa não compensada na linha de transmissão
$P_{0,1h}$	Potência ativa não compensada na linha de transmissão à frequência fundamental
P_{1h}	Potência ativa na linha de transmissão à frequência fundamental
$P_{1h_{ref}}$	Valor de referência da potência ativa na linha de transmissão à frequência fundamental
P_{3h}	Potência ativa na linha de transmissão à frequência da terceira-harmónica
P_c	Potência ativa de compensação
P_D, Q_D	Potências ativa e reativa do barramento de carga da rede simulada
P_{dc}	Potência DC do conversor
P_{dpfc}	Gama de controlo da potência ativa de cada dispositivo DPFC
$p_e(t)$	Perturbação no modelo do vetor de erro \mathbf{e}

$p_h(t)$	Perturbação externa no modelo comutado no espaço de estados de um conversor
$P_{o,1h}$	Potência ativa de saída do DPFC à frequência fundamental
$P_{o,3h}$	Potência ativa de saída do DPFC à frequência da terceira-harmónica
P_p	Potência de perdas na resistência do circuito de amortecimento do filtro passa-baixo
P_S	Potência ativa no barramento emissor
p_S	Potência ativa instantânea no barramento emissor
P_{SN}	Potência ativa no barramento emissor em função dos parâmetros V_C e ρ
P_{Sref}	Valor de referência da potência ativa no barramento emissor
Q	Potência reativa na linha de transmissão
Q_0	Potência reativa não compensada na linha de transmissão
$Q_{0,1h}$	Potência reativa não compensada na linha de transmissão à frequência fundamental
Q_{1h}	Potência reativa na linha de transmissão à frequência fundamental
Q_{1href}	Valor de referência da potência reativa na linha de transmissão à frequência fundamental
Q_C	Potência reativa de compensação
Q_{dpfc}	Gama de controlo da potência reativa de cada dispositivo DPFC
Q_S	Potência reativa no barramento emissor
q_S	Potência reativa instantânea no barramento emissor
Q_{SN}	Potência reativa no barramento emissor em função dos parâmetros V_C e ρ
Q_{Sref}	Valor de referência da potência reativa no barramento emissor
R_1, R_2	Resistências das linhas da rede laboratorial
R_{3h}	Resistência virtual à frequência da terceira-harmónica

R_d	Resistência do circuito de amortecimento do filtro passa-baixo
R_L	Resistência da linha de transmissão
R_{load}	Resistência de carga da rede laboratorial
R_M	Relutância magnética do núcleo do transformador
R_o	Resistência equivalente de saída do DPFC à frequência fundamental
s	Taxa de compensação série
$S(x_i, t)$	Superfície de deslizamento
$S(e_{v_o}, t)$	Superfície de deslizamento do controlador por modo de deslizamento da tensão de saída AC do conversor do DPFC
S_C	Potência aparente de compensação
S_{dpfc}	Gama de controlo da potência aparente de cada dispositivo DPFC
S_{ki}	Variável de controlo do semiconductor i do braço k do conversor
S_n	Potência nominal da linha de transmissão
$S_{o,1h}$	Potência aparente de saída do DPFC à frequência fundamental
\bar{S}_S	Potência complexa no barramento emissor
T	Matriz de transformação de <i>Park</i>
T_{3h}	Período de comutação PWM do conversor do DPFC
T_d	Atraso do controlador do conversor do DPFC
THD	Distorção harmónica total
T_p, T_z	Constantes de tempo do controlador PI
u_C	Tensão do condensador DC do conversor do DPFC
u_{Cref}	Valor de referência da tensão do condensador DC do conversor do DPFC
$U_C(s)$	Tensão do condensador DC do conversor do DPFC no domínio de <i>Laplace</i>
U_{dc}	Tensão do barramento DC do conversor do DPFC

U_{dcref}	Valor de referência da tensão do barramento DC do conversor do DPFC
$U_{eq}(t)$	Ação de controlo equivalente do modelo comutado no espaço de estados de um conversor
u_k	Tensão no enrolamento k de um transformador
$u_h(t)$	Variável de entrada de controlo no modelo comutado no espaço de estados de um conversor
u_p	Tensão aplicada ao enrolamento primário do transformador
$u_{p,1h}$	Tensão aplicada ao enrolamento primário do transformador à frequência fundamental
$u_{p,3h}$	Tensão aplicada ao enrolamento primário do transformador à frequência da terceira-harmónica
V_1, V_2	Tensões de alimentação da rede laboratorial
V_{3h}	Tensão de saída do conversor para injeção da corrente de terceira-harmónica
v_c	Tensão do condensador DC do conversor do DPFC
\vec{V}_c	Vetor da tensão do controlador série
\overline{V}_c	Tensão complexa do controlador série
V_c	Tensão do compensador / controlador série
$v_{c_a}, v_{c_b}, v_{c_c}$	Valor instantâneo nas fases a , b e c da tensão simples do controlador série
V_{c_d}, V_{c_q}	Componente direta e em quadratura da tensão do controlador série
v_{c_d}, v_{c_q}	Valor instantâneo das componentes d e q da tensão do controlador série
V_{cu}	Volume do cobre do enrolamento do secundário do transformador
V_{dc}	Tensão DC do conversor para injeção da corrente de terceira-harmónica

V_{fe}	Volume do núcleo ferromagnético do transformador
\vec{V}_L	Vetor da queda de tensão na linha de transmissão
V_L	Queda de tensão na linha de transmissão
V_M	Tensão do compensador paralelo
V_n	Tensão nominal da linha de transmissão
v_o	Tensão de saída do conversor do DPFC
$v_{o,ref}$	Valor de referência da tensão de saída do conversor do DPFC
$v_{o,1h}$	Tensão de saída do conversor do DPFC à frequência fundamental
$v_{o,1h,ref}$	Valor de referência da tensão de saída do conversor do DPFC à frequência fundamental
$V_{o,1h}$	Valor RMS da tensão gerada pelo DPFC à frequência fundamental
$v_{o,3h}$	Tensão de saída do conversor do DPFC à frequência da terceira-harmónica
$v_{o,3h,ref}$	Valor de referência da tensão de saída do conversor do DPFC à frequência da terceira-harmónica
V_p	Tensão aplicada ao enrolamento do primário do transformador
$V_{p,1h}$	Valor RMS da tensão aplicada ao enrolamento primário do transformador à frequência fundamental
$V_{p,3h}$	Valor RMS da tensão aplicada ao enrolamento primário do transformador à frequência da terceira-harmónica
\vec{V}_{pq}	Vetor da tensão do compensador de ângulo de fase
v_{PWM}	Tensão comutada de saída do conversor do DPFC
\vec{V}_R	Vetor da tensão do barramento recetor
\overline{V}_R	Tensão complexa do barramento recetor
V_R	Tensão do barramento recetor

$v_{R_a}, v_{R_b}, v_{R_c}$	Valor instantâneo nas fases a , b e c da tensão simples do barramento recetor
V_{R_d}, V_{R_q}	Componente direta e em quadratura da tensão do barramento recetor
v_{R_d}, v_{R_q}	Valor instantâneo das componentes d e q da tensão do barramento recetor
V_S	Tensão aplicada ao enrolamento do secundário do transformador
\vec{V}_S	Vetor da tensão do barramento emissor
\bar{V}_S	Tensão complexa do barramento emissor
V_S	Tensão do barramento emissor
$v_{S_a}, v_{S_b}, v_{S_c}$	Valor instantâneo nas fases a , b e c da tensão simples do barramento emissor
$v_{S_{ab}}, v_{S_{bc}}, v_{S_{ca}}$	Valor instantâneo da tensão composta do barramento emissor
V_{S_d}, V_{S_q}	Componente direta e em quadratura da tensão do barramento emissor
v_{S_d}, v_{S_q}	Valor instantâneo das componentes d e q da tensão do barramento emissor
x_i	Variáveis de estado no modelo comutado no espaço de estados de um conversor
\mathbf{x}	Vetor de estado no modelo comutado no espaço de estados de um conversor
X_1, X_2	Reatâncias das linhas da rede laboratorial
\mathbf{x}_r	Vetor de referência do modelo comutado no espaço de estados de um conversor
x_{i_r}	Componentes do vetor de referência \mathbf{x}_r
X_L	Reatância da linha de transmissão
$X_{L,1h}$	Reatância da linha de transmissão à frequência fundamental
W_A	Área total da janela do transformador

W_{cu}	Peso do enrolamento do secundário do transformador
W_{fe}	Peso do núcleo ferromagnético do transformador
w_{mt_k}	Comprimento médio por espira do enrolamento k do transformador
\mathbf{y}	Vetor de saída controlável no modelo comutado no espaço de estados de um conversor
Y_d	Admitância do circuito de amortecimento do filtro passa-baixo
z_1, z_2	Zeros da função de transferência do filtro passa-baixo
Z_d	Impedância do circuito de amortecimento do filtro passa-baixo
Z_L	Impedância longitudinal da linha de transmissão
Z_o	Impedância equivalente de saída do DPFC à frequência fundamental
α_C	Fase da tensão do controlador série
α_R	Fase da tensão do barramento recetor
α_S	Fase da tensão do barramento emissor
β	Constante de tempo da resposta de primeira ordem desejada da tensão de saída do conversor do DPFC
$\gamma(t)$	Variável de comutação de um conversor comutado
$\gamma_k(t)$	Variável de comutação do braço k do conversor do DPFC
δ	Ângulo de transmissão
δT	Período de tempo
ΔP	Varição da potência ativa
ΔP_{ref}	Valor de referência da potência ativa controlável
ΔQ	Varição da potência reativa
ΔP_{ref}	Valor de referência da potência reativa controlável
ε	Erro admissível na superfície de deslizamento
$\varepsilon_1, \varepsilon_2$	Larguras de banda dos comparadores de histerese do modelador PWM do conversor do DPFC
η	Rendimento do DPFC

θ	Ângulo do referencial girante dq Variável de estado auxiliar do modelo de controlabilidade do conversor do DPFC
$\lambda_{11}, \lambda_{22}$	Indutâncias de fugas dos enrolamentos do primário e do secundário do transformador
λ'_t	Indutância de fugas do transformador
μ	Permeabilidade magnética do material magnético do núcleo do transformador
ξ	Fator de amortecimento do filtro passa-baixo
ρ	Ângulo de fase do controlador série
σ	Ângulo de controlo de fase
ϕ	Fluxo magnético no núcleo de um transformador
$\phi(0)$	Fluxo magnético inicial
ϕ_{max}	Valor máximo do fluxo magnético
ω	Frequência angular
ω_0	Frequência angular de corte da resposta de um conversor
ω_n	Frequência angular fundamental
ω_p	Frequência angular de corte do filtro passa-baixo
ω_r	Frequência de ressonância do filtro passa-baixo

ÍNDICE GERAL

Resumo	i
Abstract	ii
Agradecimentos.....	iii
Abreviaturas e Terminologia	iv
Lista de Variáveis	vii
Índice Geral.....	xviii
Índice de Figuras.....	xxi
Índice de Tabelas	xxvi
Capítulo 1. Introdução	1
<i>1.1. Motivação</i>	<i>1</i>
<i>1.2. Objetivos</i>	<i>5</i>
<i>1.3. Contribuições Originais.....</i>	<i>6</i>
<i>1.4. Estrutura da Dissertação</i>	<i>7</i>
Capítulo 2. Sistemas Flexíveis de Transmissão AC.....	10
<i>2.1. Introdução.....</i>	<i>10</i>
<i>2.2. Considerações Sobre Fluxo de Potências em Sistemas de Transmissão</i>	<i>11</i>
<i>2.3. Tipos Básicos de Controladores FACTS.....</i>	<i>15</i>
<i>2.4. Princípios de Funcionamento dos Dispositivos FACTS</i>	<i>18</i>
2.4.1. Compensador Paralelo Ideal.....	19
2.4.2. Compensador Série Ideal.....	20
2.4.3. Compensador de ângulo de Fase Ideal	22

2.4.4. Resumo das Características de Transmissão de Potência Ativa para os Sistemas de Compensação Propostos.....	24
2.5. <i>Estado da Arte nos Controladores FACTS</i>	25
2.5.1. Controladores FACTS Baseados em Tirístores	26
2.5.2. Controladores FACTS Baseados em Conversores Comutados de Potência.....	32
2.6. <i>Resumo dos Benefícios da Tecnologia FACTS</i>	37
Capítulo 3. UPFC no Condicionamento do Trânsito de Energia Elétrica	40
3.1. <i>Controlador Unificado do Trânsito de Energia</i>	40
3.1.1. Princípio de Funcionamento.....	40
3.1.2. Modelo do UPFC em Regime Estacionário Sinusoidal.....	42
3.1.3. Modelo do UPFC em Regime Dinâmico.....	50
3.2. <i>Controlador Linear com Desacoplamento das Potências Ativa e Reativa</i>	52
3.2.1. Linearização por Dinâmica Inversa	57
Capítulo 4. Controladores Distribuídos de Trânsito de Energia	61
4.1. <i>Configuração do DPFC</i>	61
4.2. <i>Princípio de Funcionamento</i>	62
4.3. <i>Topologia de Conversão</i>	64
4.3.1. Modelo do Conversor	64
4.3.2. Modelo Simplificado.....	68
4.4. <i>Algoritmos de Modulação</i>	69
4.4.1. Controlador da Tensão AC Fundamental	70
4.4.2. Controlador da Tensão DC.....	72
4.5. <i>Controlo por Modo de Deslizamento</i>	77
4.5.1. Princípios do Controlo por Modo de Deslizamento	78
4.5.2. Controlador por Modo de Deslizamento da Tensão de Saída AC	86
Capítulo 5. Concretização Experimental	92
5.1. <i>Transformador de Acoplamento</i>	92
5.1.1. Princípio de Funcionamento.....	92
5.1.2. Dimensionamento do Transformador.....	93
5.1.3. Modelo do Transformador.....	101

5.2. Filtro Passa-Baixo	103
5.2.1. Dimensionamento do Filtro LCL	103
5.2.2. Amortecimento do Filtro LCL.....	107
5.2.3. Perdas e Energia Armazenada	114
Capítulo 6. Resultados de Simulação e Experimentais	117
6.1. Programa de Simulação Matlab/Simulink	117
6.2. Protótipo Laboratorial.....	118
6.2.1. Conversor DC-AC do DPFC	118
6.2.2. Placa de Processamento Digital de Sinal DS1104.....	120
6.3. Resultados de Simulação do Sistema de Controlo do Trânsito de Energia Aplicado numa Rede de Média Tensão	123
6.4. Resultados Experimentais do Sistema de Controlo do Trânsito de Energia Aplicado numa Rede Laboratorial Monofásica de Baixa Tensão.....	141
Capítulo 7. Conclusões	155
7.1. Conclusões	155
7.2. Trabalho Futuro.....	158
Referências Bibliográficas.....	159
Apêndice A. Modelos de Simulação em Simulink	165
Apêndice B. Programa em C Implementado no DS1104.....	177
Apêndice C. Parâmetros de Simulação e Experimentais.....	204
Apêndice D. Esquemas Elétricos	208
Apêndice E. Fotografias Protótipo Laboratorial	220

ÍNDICE DE FIGURAS

<i>Figura 1.1 – Circuito de um módulo DSSC</i>	4
<i>Figura 2.1 – Símbolo geral de um controlador FACTS</i>	11
<i>Figura 2.2 – Esquema simplificado de uma linha de transmissão</i>	12
<i>Figura 2.3 – Controlo da potência na linha de transmissão: (a) Diagrama fasorial das grandezas tensão e corrente na linha de transmissão; (b) Curvas da potência ativa para diferentes valores da impedância X_L; (c) Regulação da magnitude do barramento gerador emissor; (d) Injeção de um vetor de tensão perpendicular com o vetor da corrente da linha; (e) Injeção de um vetor de tensão em série com a linha.</i>	14
<i>Figura 2.4 – Tipos de controladores FACTS: (a) Série; (b) Paralelo; (c) Série-Série; (d) Série-Paralelo e (e) Unificado.</i>	16
<i>Figura 2.5 – Controlador unificado para múltiplas linhas</i>	18
<i>Figura 2.6 – Compensador paralelo ideal conectado ao ponto médio de uma linha de transmissão</i>	19
<i>Figura 2.7 – Diagrama fasorial do sistema de transmissão proposto com compensação paralela</i> 20	
<i>Figura 2.8 – Compensador série ideal conectado ao ponto médio de uma linha de transmissão.</i> 21	
<i>Figura 2.9 – Diagrama fasorial do sistema de transmissão proposto com compensação capacitiva série</i>	22
<i>Figura 2.10 – Compensador de ângulo de fase ideal conectado numa linha de transmissão</i>	22
<i>Figura 2.11 – Diagrama fasorial do sistema de transmissão proposto com compensação de ângulo de fase</i>	23
<i>Figura 2.12 – Características de transmissão de potência ativa do sistema de potência proposto sem compensação e com compensação paralela, série e de ângulo de fase</i>	24
<i>Figura 2.13 – Compensador SVC composto por TCR e TSC</i>	27
<i>Figura 2.14 – Característica V-I do SVC</i>	28
<i>Figura 2.15 – Esquema unifilar de um TSSC</i>	29
<i>Figura 2.16 – Esquema unifilar de um TCSC</i>	30
<i>Figura 2.17 – Esquema unifilar de um TSSR e TCSR</i>	31
<i>Figura 2.18 – Esquema unifilar de um TCPST</i>	32
<i>Figura 2.19 – Esquema unifilar de um STATCOM: (a) Baseado num VSC; (b) Baseado num CSC.</i>	33

<i>Figura 2.20 – Característica V-I do STATCOM.....</i>	<i>34</i>
<i>Figura 2.21 – Esquema unifilar de um SSSC.....</i>	<i>35</i>
<i>Figura 2.22 – Esquema unifilar de um UPFC.....</i>	<i>36</i>
<i>Figura 2.23 – Esquema unifilar de um IPFC.....</i>	<i>37</i>
<i>Figura 3.1 – Esquema unifilar de uma linha de transmissão com UPFC.....</i>	<i>41</i>
<i>Figura 3.2 – Diagrama vetorial das tensões da linha de transmissão.....</i>	<i>41</i>
<i>Figura 3.3 – Modelo monofásico equivalente de uma linha de transmissão com UPFC.....</i>	<i>42</i>
<i>Figura 3.4 – Gama de controlo do fluxo de potências pelo UPFC.....</i>	<i>44</i>
<i>Figura 3.5 – Potência ativa em função de V_C/V_S para $\delta \in [-30^\circ, +30^\circ]$.....</i>	<i>46</i>
<i>Figura 3.6 – Potência ativa em função de ρ para $\delta \in [-30^\circ, +30^\circ]$.....</i>	<i>47</i>
<i>Figura 3.7 – Potência reativa em função de V_C/V_S para $\delta \in [-30^\circ, +30^\circ]$.....</i>	<i>48</i>
<i>Figura 3.8 – Potência reativa em função de ρ para $\delta \in [-30^\circ, +30^\circ]$.....</i>	<i>49</i>
<i>Figura 3.9 – Circuito trifásico equivalente de uma linha transmissão com UPFC.....</i>	<i>50</i>
<i>Figura 3.10 – Diagrama de blocos em cadeia fechada do controlador com desacoplamento das potências ativa e reativa.....</i>	<i>59</i>
<i>Figura 3.11 – Diagrama de blocos do sistema global de controlo com desacoplamento das potências ativa e reativa.....</i>	<i>60</i>
<i>Figura 4.1 – Configuração dos módulos DPFC.....</i>	<i>62</i>
<i>Figura 4.2 – Linha de transmissão com módulos DPFC.....</i>	<i>63</i>
<i>Figura 4.3 – Diagrama do fluxo de potências.....</i>	<i>63</i>
<i>Figura 4.4 – Modelo simplificado do transformador estrela-triângulo para componentes de sequência zero: a) Com ligação do neutro à terra. b) Sem ligação do neutro à terra.....</i>	<i>64</i>
<i>Figura 4.5 – Topologia do conversor série do DPFC.....</i>	<i>65</i>
<i>Figura 4.6 – Modelo simplificado do DPFC.....</i>	<i>68</i>
<i>Figura 4.7 – Diagrama blocos do controlador do conversor do DPFC.....</i>	<i>69</i>
<i>Figura 4.8 – Gama de controlo do fluxo de potências pelo DPFC.....</i>	<i>71</i>
<i>Figura 4.9 – Circuito equivalente da transferência de energia no conversor do DPFC.....</i>	<i>73</i>
<i>Figura 4.10 – Diagrama de blocos linearizado do controlador da tensão Uc2.....</i>	<i>74</i>
<i>Figura 4.11 – Diagrama de blocos linearizado do controlador da tensão Uc2 considerando perturbações nulas.....</i>	<i>75</i>
<i>Figura 4.12 – Controlador PI da tensão Uc2 com limitador e inibidor da integração na situação de saturação.....</i>	<i>77</i>
<i>Figura 4.13 – Implementação do controlador por modo de deslizamento da tensão de saída.....</i>	<i>89</i>
<i>Figura 4.14 – Implementação do modelador PWM para o conversor monofásico em ponte completa.....</i>	<i>91</i>

<i>Figura 5.1 – Esquema simplificado do transformador COT</i>	93
<i>Figura 5.2 – Representação da área efetiva da seção do núcleo do transformador</i>	94
<i>Figura 5.3 – Representação das dimensões do núcleo do transformador</i>	99
<i>Figura 5.4 – Otimização do peso do transformador</i>	100
<i>Figura 5.5 – Circuito equivalente simplificado do transformador</i>	101
<i>Figura 5.6 – Configuração do filtro LCL</i>	103
<i>Figura 5.7 – Diagrama de Bode de magnitude do filtro LCL</i>	106
<i>Figura 5.8 – Aproximações práticas para amortecimento do filtro LCL: (a) Ramo paralelo R_d e L_d em série com o condensador C_f. (b) Ramo série R_d, L_d e C_d em paralelo com o condensador C_f.</i>	107
<i>Figura 5.9 – Diagrama de Bode de magnitude do filtro LCL com circuito de amortecimento com ramo paralelo R_d e L_d em série com o condensador C_f</i>	109
<i>Figura 5.10 – Diagrama de Bode de magnitude da admitância do ramo paralelo R_d e L_d</i>	110
<i>Figura 5.11 – Diagrama de Bode de magnitude do filtro LCL com circuito de amortecimento com ramo série R_d, L_d e C_d em paralelo com o condensador C_f</i>	112
<i>Figura 5.12 – Diagrama de Bode de magnitude da admitância do ramo série R_d, L_d e C_d</i>	114
<i>Figura 5.13 – Potência de perdas no filtro LCL</i>	115
<i>Figura 5.14 – Energia armazenada no filtro LCL</i>	116
<i>Figura 6.1 – Diagrama de blocos da arquitetura do DPFC</i>	118
<i>Figura 6.2 – Módulo de semicondutores IGBT do tipo SKM50GB12T4: (a) Encapsulamento Semitrans®2; (b) Esquema elétrico</i>	119
<i>Figura 6.3 – Driver SKYPER 32 R</i>	119
<i>Figura 6.4 – Placa de processamento digital DS1104</i>	120
<i>Figura 6.5 – Arquitetura da placa de processamento digital de sinal DS1104</i>	122
<i>Figura 6.6 – Diagrama unifilar da rede de média tensão simulada</i>	123
<i>Figura 6.7 – Resultado de simulação da potência ativa na linha 1</i>	125
<i>Figura 6.8 – Resultado de simulação da potência reativa na linha 1</i>	126
<i>Figura 6.9 – Resultado de simulação do regime estacionário da potência ativa na linha 1</i>	127
<i>Figura 6.10 – Resultado de simulação do regime estacionário da potência reativa na linha 1</i> ..	127
<i>Figura 6.11 – Resultado de simulação do regime dinâmico da potência ativa na linha 1</i>	128
<i>Figura 6.12 – Resultado de simulação do regime dinâmico da potência reativa na linha 1</i>	129
<i>Figura 6.13 – Resultado de simulação da tensão de saída do DPFC à frequência fundamental</i> .	130
<i>Figura 6.14 – Resultado de simulação da tensão de saída do DPFC à frequência da terceira-harmônica</i>	131
<i>Figura 6.15 – Resultado de simulação da tensão de saída total do DPFC</i>	132
<i>Figura 6.16 – Análise espectral da tensão de saída total do DPFC</i>	133

<i>Figura 6.17 – Resultado de simulação da tensão PWM de saída do conversor do DPFC</i>	<i>134</i>
<i>Figura 6.18 – Resultado de simulação da tensão do condensador DC do conversor do DPFC..</i>	<i>135</i>
<i>Figura 6.19 – Resultado de simulação da carga inicial do condensador DC do conversor do DPFC e da dinâmica da tensão do condensador devido às variações das potências ativa e reativa</i>	<i>136</i>
<i>Figura 6.20 – Resultado de simulação da corrente da linha 1 à frequência fundamental (multiplicada pelo fator 0.1) e à frequência da terceira-harmônica</i>	<i>137</i>
<i>Figura 6.21 – Resultado de simulação da potência ativa na linha 1 após uma cava de 30% da tensão do barramento gerador E2</i>	<i>138</i>
<i>Figura 6.22 – Resultado de simulação da potência reativa na linha 1 após uma cava de 30% da tensão do barramento gerador E2</i>	<i>138</i>
<i>Figura 6.23 – Resultado de simulação da tensão de saída do DPFC após uma cava de 30% da tensão do barramento gerador E2</i>	<i>139</i>
<i>Figura 6.24 – Resultado de simulação da variação da impedância da linha 1 resultante da ação de controlo dos dispositivos DPFC</i>	<i>140</i>
<i>Figura 6.25 – Resultado de simulação da variação do ângulo de transmissão da linha 1 resultante da ação de controlo dos dispositivos DPFC.....</i>	<i>140</i>
<i>Figura 6.26 – Diagrama da rede laboratorial monofásica de baixa tensão</i>	<i>142</i>
<i>Figura 6.27 – Resultado experimental da potência ativa na linha 1 (CH1 = CH2 = 150 W/div)</i>	<i>144</i>
<i>Figura 6.28 – Resultado experimental da potência reativa na linha 1 (CH1 = CH2 = 5 VAr/div)</i>	<i>144</i>
<i>Figura 6.29 – Resultado experimental das potências ativa e reativa na linha 1 em resposta à variação combinada dos seus valores de referência (CH1 = 150 W/div, CH2 = 10 VAr/div).....</i>	<i>145</i>
<i>Figura 6.30 – Resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência ativa (CH1 = 150 W/div, CH2 = 10 VAr/div).....</i>	<i>146</i>
<i>Figura 6.31 – Resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência reativa (CH1 = 150 W/div, CH2 = 10 VAr/div)</i>	<i>146</i>
<i>Figura 6.32 – Resultado experimental do regime dinâmico da potência ativa na linha 1 (CH1 = CH2 = 150 W/div)</i>	<i>147</i>
<i>Figura 6.33 – Resultado experimental do regime dinâmico da potência reativa na linha 1 (CH1 = CH2 = 5 VAr/div)</i>	<i>148</i>
<i>Figura 6.34 – Resultado experimental da tensão de saída do DPFC (CH1 = CH2 = 7.54 V/div)</i>	<i>149</i>
<i>Figura 6.35 – Resultado experimental da tensão PWM de saída do DPFC (CH1 = CH2 = 18.85 V/div)</i>	<i>150</i>

<i>Figura 6.36 – Resultado experimental da tensão do condensador DC do conversor do DPFC (CH1 = CH2 = 18.85 V/div).....</i>	<i>151</i>
<i>Figura 6.37 – Resultado experimental da carga inicial do condensador DC do conversor do DPFC (CH1 = CH2 = 18.85 V/div).....</i>	<i>152</i>
<i>Figura 6.38 – Resultado experimental da corrente da linha 1 (CH1 = 1 A/div).....</i>	<i>153</i>
<i>Figura 6.39 – Resultado experimental da componente fundamental e da componente de terceira-harmónica da corrente da linha 1 (CH1 = 1 A/div, CH2 = 0.1 A/div).....</i>	<i>154</i>
<i>Figura A.1 – Modelo global de simulação</i>	<i>165</i>
<i>Figura A.2 – Linha de transmissão.....</i>	<i>166</i>
<i>Figura A.3 – Simulação dos n-1 dispositivos DPFCs.....</i>	<i>167</i>
<i>Figura A.4 – Conversor do DPFC.....</i>	<i>167</i>
<i>Figura A.5 – Filtro passa-baixo do DPFC.....</i>	<i>168</i>
<i>Figura A.6 – Conversor do gerador da corrente de terceira-harmónica.....</i>	<i>168</i>
<i>Figura A.7 – Controlador central.....</i>	<i>169</i>
<i>Figura A.8 – Sincronismo com a rede</i>	<i>170</i>
<i>Figura A.9 – Transformada de Park.....</i>	<i>170</i>
<i>Figura A.10 – Transformada inversa de Park.....</i>	<i>170</i>
<i>Figura A.11 – Controlador do DPFC.....</i>	<i>171</i>
<i>Figura A.12 – Controlador da tensão de terceira-harmónica de saída do DPFC</i>	<i>172</i>
<i>Figura A.13 – Controlador da tensão fundamental de saída do DPFC</i>	<i>173</i>
<i>Figura A.14 – Superfície de deslizamento do controlador do DPFC.....</i>	<i>173</i>
<i>Figura A.15 – Lei de comutação do controlador do DPFC</i>	<i>173</i>
<i>Figura A.16 – Controlador do gerador de corrente de terceira-harmónica</i>	<i>174</i>
<i>Figura A.17 – Superfície de deslizamento do controlador do gerador de corrente de terceira-harmónica.....</i>	<i>174</i>
<i>Figura A.18 – Corrente de referência do controlador do gerador de corrente de terceira-harmónica.....</i>	<i>175</i>
<i>Figura A.19 – Lei de comutação do controlador do gerador de corrente de terceira-harmónica.....</i>	<i>176</i>
<i>Figura E.1 – Protótipo laboratorial do DPFC – Vista superior</i>	<i>220</i>
<i>Figura E.2 – Protótipo laboratorial do DPFC – Interface com DSP.....</i>	<i>220</i>
<i>Figura E.3 – Protótipo laboratorial do DPFC – Comando do conversor.....</i>	<i>221</i>
<i>Figura E.4 – Protótipo laboratorial do DPFC – Conversor</i>	<i>221</i>
<i>Figura E.5 – Sinópticos do programa de controlo do DS1104</i>	<i>222</i>
<i>Figura E.6 – Aquisição de sinais do DS1104</i>	<i>223</i>
<i>Figura E.7 – Conversor do gerador de corrente de terceira harmónica.....</i>	<i>224</i>

ÍNDICE DE TABELAS

<i>Tabela 2.1 – Atributos de controlo dos vários controladores apresentados</i>	<i>39</i>
<i>Tabela 4.1 – Níveis da tensão de saída do conversor monofásico em ponte completa para os correspondentes estados dos interruptores.....</i>	<i>66</i>
<i>Tabela 4.2 – Variação do fluxo de potências ativa e reativa de acordo com o ângulo de fase da tensão gerada.....</i>	<i>72</i>
<i>Tabela 5.1 – Propriedades das lâminas de ferro silício do tipo M4.....</i>	<i>97</i>
<i>Tabela 5.2 – Características físicas do transformador</i>	<i>100</i>
<i>Tabela 5.3 – Características elétricas do transformador.....</i>	<i>102</i>
<i>Tabela 5.4 – Parâmetros do circuito de amortecimento com ramo paralelo R_d e L_d em série com o condensador C_f.....</i>	<i>110</i>
<i>Tabela 5.5 – Parâmetros do circuito de amortecimento com ramo série R_d, L_d e C_d em paralelo com o condensador C_f.....</i>	<i>113</i>
<i>Tabela 6.1 – Valores de referência de simulação das grandezas controladas.....</i>	<i>124</i>
<i>Tabela 6.2 – Valores de referência experimentais das grandezas controladas.....</i>	<i>143</i>
<i>Tabela C.1 – Parâmetros de simulação do sistema de controlo do trânsito de energia aplicado numa rede de transmissão de média tensão.....</i>	<i>204</i>
<i>Tabela C.2 – Parâmetros experimentais do sistema de controlo do trânsito de energia aplicado numa rede laboratorial de baixa tensão.....</i>	<i>206</i>

Capítulo 1. INTRODUÇÃO

Neste capítulo descreve-se a motivação que conduziu ao estudo e desenvolvimento de um novo Controlador Distribuído de Trânsito de Energia Elétrica para aplicações de controlo do trânsito de energia elétrica em redes de transporte de energia, sendo feito um enquadramento do estudo desenvolvido face às diversas tecnologias para comandar/gerir o trânsito de energia elétrica. São também apresentados os objetivos propostos para a realização da presente tese, as contribuições originais e a estrutura da dissertação.

1.1. MOTIVAÇÃO

Grande parte dos sistemas de fornecimento de energia elétrica encontram-se interligados, envolvendo ligações nacionais e internacionais entre os centros de produção e consumo. Interligações globais ao nível dos continentes pretendem tirar o máximo partido da diversidade dos sistemas de produção distribuída de energia elétrica, permitindo reduzir o custo da produção de energia, aumentando a capacidade e a fiabilidade do fornecimento de energia elétrica e melhorando o potencial eólico ou de outras energias renováveis, as quais apresentam relativa abundância fora das regiões de maior consumo.

Atualmente, os sistemas de transmissão de energia elétrica são levados a funcionar próximo dos seus limites operacionais. A utilização de energias renováveis conduziu a um aumento do número de variáveis probabilísticas no sistema elétrico, já que a produção de eletricidade é mais incerta e menos controlável. Esta incerteza na produção também conduz a uma incerteza no trânsito de energia nas linhas de transmissão. Assim, é essencial que estes sistemas sejam

flexíveis para interagir com a maior diversidade dos padrões de geração e carga, sob o risco de enfrentar problemas de congestionamentos que podem conduzir à perda de fiabilidade, já que o trânsito de energia elétrica se processa em conformidade com as leis dos circuitos, não sendo em geral controlado. Este facto pode ser um problema sério pois a primeira linha a atingir o limite térmico ou de estabilidade limita a capacidade de transporte local apesar de poderem existir linhas subutilizadas [1]. Estas contingências podem originar falhas em cascata levando a interrupções em larga escala no fornecimento de energia elétrica (ex.: costa leste dos EUA, Agosto de 2003).

A necessidade de um maior desempenho na operação da rede elétrica tem conduzido a que os sistemas de transmissão e distribuição de energia elétrica sejam continuamente submetidos a alterações e reestruturações, passando estas pela implementação de novas linhas ou por uma utilização melhorada das linhas existentes. Por outro lado, problemas de impacto social e ambiental e os elevados custos dos direitos de superfície (*right of way*), dificultam a construção de novas unidades de geração e linhas transmissão, bem como a modernização das linhas existentes, tornando impraticável uma estratégia de sobredimensionamento. Nesta perspectiva, é essencial a otimização da transmissão de energia nas linhas já existentes, como alternativa à implementação de novos sistemas de produção e transmissão de energia elétrica.

Neste contexto, é fundamental que a operação e o comando/gestão da rede elétrica esteja perto da capacidade limite e desempenho ótimo. Assim, o trânsito de energia elétrica nas linhas atuais deve ser controlado de modo a:

- 1) Otimizar a utilização da rede elétrica e a sua capacidade, como por exemplo a redistribuição da potência para linhas com maior capacidade de transporte, que muitas vezes se encontram subutilizadas, permitindo obter maior rentabilidade;
- 2) Fornecer meios para gestão do aumento da carga, congestionamento, trânsito em malha fechada e contingências, aumentando a fiabilidade;

- 3) Reduzir a energia elétrica de geração necessária em reserva, garantindo maior estabilidade;
- 4) Fornecer possibilidade de encaminhamento para certas linhas, possibilitando trânsito significativo de energia elétrica de fontes renováveis para cargas específicas.

Atualmente existem diversas tecnologias para comandar/gerir o trânsito de energia elétrica:

- 1) Transformador desfasador (PST – *Phase-Shifting Transformers*) [2], [3], [4];
- 2) Transmissão em Corrente Contínua a Alta Tensão (HVDC – *High-Voltage Direct Current*) [5];
- 3) Sistemas Flexíveis de Transmissão em Corrente Alternada (FACTS – *Flexible AC Transmission System*) [6], [7], [8], [9] e Controladores Unificados de Trânsito de Energia (UPFC – *Unified Power Flow Controller*) [10], [11], [12], [13].

Por outro lado, restrições construtivas implicam um comando conservativo da rede, com subutilização da capacidade instalada e do investimento. O transformador desfasador requer uma subestação, é lento e desgasta-se facilmente se construído sem semicondutores no comutador de tomadas. Os FACTS são equipamentos baseados em dispositivos semicondutores de potência e cuja utilidade está tecnicamente comprovada [9]. No entanto, a sua aceitação comercial não foi generalizada devido a um conjunto de razões [14]: i) Custos elevados resultantes da complexidade dos UPFCs e da utilização de semicondutores de potência personalizados; ii) A falha de um dispositivo pode originar a falha de todo o sistema; iii) A necessidade de manutenção e de reparação no local para um sistema de engenharia personalizado e complexo contribui significativamente para o aumento do custo de operação e aumenta o tempo médio de reparação; iv) O sobredimensionamento inicial dos UPFCs, de forma a suportar crescimentos

futuros, oferece um retorno exíguo sobre o investimento; v) A natureza personalizada do sistema requer longos períodos de desenvolvimento e de construção, resultando em custos elevados do sistema que dificilmente são atenuados por uma produção volumosa.

A compensação distribuída da impedância de linha permite regular o trânsito de potência com aumento de fiabilidade e facilidade de utilização [15], [16]. Os FACTS distribuídos (DFACTS – *Distributed Flexible AC Transmission System*) são constituídos por centenas ou milhares de módulos de baixa tensão e potência reduzida, proporcionando uma maior fiabilidade do sistema devido à redundância possível no seu elevado número e podem apresentar um baixo custo devido à sua produção em série. Os sistemas DFACTS são colocados ao longo das linhas, cada um compensando cerca de 1 % da reactância de linha (Figura 1.1).

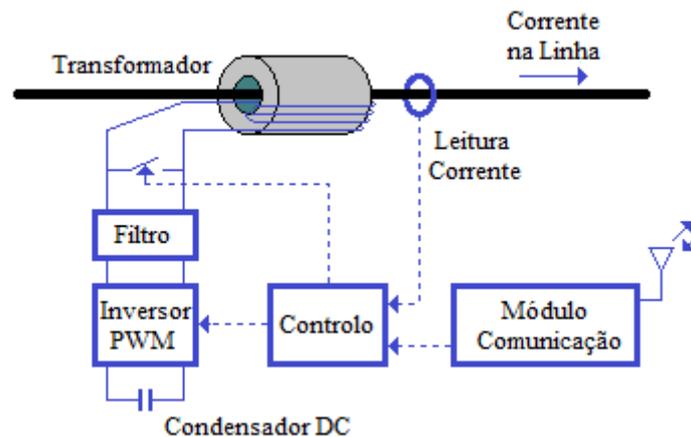


Figura 1.1 – Circuito de um módulo DSSC

Um sistema com DFACTS utiliza módulos de Impedância Série Distribuída (DSI – *Distributed Series Impedance*), Reactância Série Distribuída (DSR – *Distributed Series Reactance*) ou Compensador Estático Série Distribuído (DSSC – *Distributed Static Synchronous Series Compensator*) [15], [16].

Os módulos DSI e DSR são constituídos por um transformador cujo primário é o condutor da linha de transmissão, podendo inserir duas impedâncias de diferentes valores na linha. Para isso, o transformador é operado em circuito aberto (indutância de magnetização) ou em curto-circuito (indutância de fugas).

Os módulos DSSC incluem inversores monofásicos no secundário do transformador, implementando uma bobina positiva ou negativa continuamente variável [17]. Com um sistema de comunicações, estes módulos DFACTS podem emular os FACTS, limitando a corrente de linha na situação de curto-circuito e aumentando a fiabilidade [18], [19].

Porém, os módulos DFACTS não variam independentemente as potências ativa (P) e reativa (Q) [20], pois necessitam de fontes de corrente contínua (DC – *Direct Current*) adicionais e condensadores volumosos. Para obter a mesma funcionalidade que um UPFC, em [20], [21] é proposto um Controlador Distribuído de Trânsito de Energia (DPFC – *Distributed Power Flow Controller*) que usa FACTS paralelos para injetar terças-harmônicas e fornecer potência ativa.

1.2. OBJETIVOS

Esta tese visa desenvolver um Controlador Distribuído de Trânsito de Energia (DPFC), baseado em módulos com conversores eletrônicos comutados de baixa potência (1kW-10kW), capaz de:

- 1) Regulação independente e distribuída das potências ativa P e reativa Q;
- 2) Modulação das tensões nos conversores para absorver potência ativa da terceira-harmônica da corrente injetada para comando da tensão contínua.

Para a obtenção deste controlador, pretende-se atingir as seguintes metas:

- 1) Fornecer potência ativa ao DPFC, usando harmônicas de corrente de sequência nula (homopolares) injetadas na rede de transmissão;

- 2) Comandar a tensão DC do inversor, usando o conceito de resistência virtual;
- 3) Projetar comando desacoplado para P e Q, usando técnicas como modo de deslizamento [22], [23], [24], [25].

Esta abordagem visa otimizar a rede de transporte de energia elétrica, adiando a necessidade de implementação de novas linhas, por instalação de módulos DPFC, aumentando a fiabilidade e a economia do sistema.

1.3. CONTRIBUIÇÕES ORIGINAIS

Referem-se as contribuições originais desenvolvidas na presente dissertação:

- Controlo desacoplado e independente das potências ativa e reativa utilizando a teoria de controlo por modo de deslizamento;
- Introdução do conceito de resistência virtual para absorver potência ativa da corrente injetada na rede à frequência da terceira-harmónica;
- Integração do controlador de resistência virtual e do controlador desacoplado das potências ativa e reativa no controlo de um único inversor monofásico;
- Dimensionamento do transformador de acoplamento dos dispositivos DPFC à linha de transmissão;
- Dimensionamento do filtro passa-baixo de saída para redução das harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC.

1.4. ESTRUTURA DA DISSERTAÇÃO

Esta dissertação de doutoramento está estruturada em 7 capítulos (Introdução, Sistemas Flexíveis de Transmissão AC, UPFC no Condicionamento do Trânsito de Energia Elétrica, Controladores Distribuídos de Trânsito de Energia, Concretização Experimental, Resultados de Simulação e Experimentais e Conclusões), Referências Bibliográficas e Apêndices. Seguidamente, apresenta-se uma descrição sumária do conteúdo de cada capítulo.

No Capítulo 1 (Introdução), fez-se uma exposição da motivação que conduziu à elaboração da presente tese e enquadrou-se o estudo desenvolvido face às diversas tecnologias para comandar/gerir o trânsito de energia elétrica. Foram definidos os objetivos da tese de doutoramento, apresentam-se as contribuições originais e os conteúdos dos capítulos que constituem o presente documento.

No Capítulo 2 (Sistemas Flexíveis de Transmissão AC) apresentam-se algumas considerações sobre transmissão de energia elétrica e estabilidade dinâmica em sistemas de transmissão em corrente alternada. Faz-se uma exposição do estado da arte dos controladores FACTS, apresentando-se diversas estruturas topológicas e os seus benefícios aplicados às redes de transmissão de energia elétrica.

No Capítulo 3 (UPFC no Condicionamento do Trânsito de Energia Elétrica) descreve-se o princípio de funcionamento do Controlador Unificado do Trânsito de Energia Elétrica e obtêm-se os modelos do UPFC em regime estático sinusoidal e em regime dinâmico. Com base no modelo do UPFC em regime dinâmico são projetados controladores lineares com desacoplamento das potências ativa e reativa

No Capítulo 4 (Controladores Distribuídos de Trânsito de Energia) apresenta-se o Controlador Distribuído de Trânsito de Energia (DPFC) proposto

nesta tese. Expõe-se o seu princípio de funcionamento e define-se a topologia de conversão do DPFC. Para o conversor proposto, obtém-se o modelo comutado no espaço de estados e projetam-se controladores com compensadores proporcionais integrais para controlo da tensão DC. Utilizando o método de controlo por modo de deslizamento definem-se as leis de controlo da tensão alternada de saída do conversor e define-se a estratégia de comutação que permite projetar um Modulador por Largura de Impulso (PWM – *Pulse-Width Modulation*) para o conversor do DPFC.

No Capítulo 5 (Concretização Experimental) descreve-se o princípio de funcionamento e faz-se o dimensionamento do transformador de acoplamento e do filtro passa-baixo a utilizar na ligação dos módulos DPFC à linha de transmissão. O transformador é dimensionado tendo em conta a otimização do seu peso total. Para o filtro passa-baixo é proposto um filtro LCL capaz de reduzir as harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC. São apresentadas duas topologias de circuitos para amortecimento das oscilações à frequência de ressonância, considerando-se a minimização das perdas resistivas e da energia armazenada nos componentes reativos do filtro.

No Capítulo 6 (Resultados de Simulação e Experimentais) são apresentados os resultados gráficos de simulação e experimentais obtidos no estudo dos dispositivos DPFC aplicados ao controlo do trânsito de potências em redes de energia eléctrica. No processo de simulação foram desenvolvidos modelos do sistema e dos controladores projetados em *Matlab/Simulink*. As simulações foram realizadas considerando-se a aplicação do sistema de controlo de potências numa rede de transporte de energia eléctrica de média tensão. No plano experimental foram realizados ensaios laboratoriais do sistema utilizando um protótipo laboratorial de um conversor monofásico em ponte completa de baixa potência, comandado por um sistema de processamento digital de sinal, aplicado a uma rede eléctrica de baixa tensão.

No Capítulo 7 (Conclusões) são apresentadas as conclusões do trabalho desenvolvido e são propostos temas para investigação futura.

Em anexo são apresentados os modelos de simulação projetados em *Matlab/Simulink*, o programa em linguagem C implementado no sistema de processamento digital de sinal DS1104 para controlo do conversor do DPFC no plano experimental, os parâmetros de simulação e experimentais, os esquemas elétricos dos circuitos implementados para os ensaios laboratoriais e mostradas fotografias do protótipo laboratorial construído.

Capítulo 2. SISTEMAS FLEXÍVEIS DE TRANSMISSÃO AC

Neste capítulo são apresentadas algumas considerações sobre o fluxo de potências e estabilidade dinâmica em sistemas de transmissão. É feita uma exposição do estado da arte dos controladores FACTS, do seu princípio de funcionamento e da sua aplicação em redes de transmissão de energia elétrica. Apresentam-se diversas estruturas topológicas de sistemas flexíveis de transmissão em corrente alternada (AC – *Alternating Current*) e identificam-se os seus benefícios.

2.1. INTRODUÇÃO

As redes de transporte e distribuição de energia elétrica são um dos campos onde se encontram diversas aplicações de sistemas baseados em conversores eletrônicos de potência. Estes sistemas oferecem a possibilidade de controlo do trânsito de potências em regimes dinâmicos, tornando os sistemas de transmissão mais flexíveis, melhorando a qualidade da energia elétrica.

Estes sistemas de controlo, denominados Sistemas Flexíveis de Transmissão AC (FACTS), são equipamentos baseados em conversores eletrônicos de potência, que permitem controlar um ou mais parâmetros num sistema de transmissão, dotando os sistemas elétricos de uma maior capacidade de transmissão de energia e de uma maior flexibilidade de controlo. Operando em tempo real, permitem regular o trânsito de energia elétrica, aliviando linhas de transmissão sobrecarregadas, transferindo a entrega de energia para outras linhas subutilizadas [8].

Embora o conceito de flexibilização de sistemas de transmissão em corrente alternada tenha começado a ser implementado a partir da década de 70, tendo sido

lançado pela primeira vez em 1971 com o SVC (*Static Var Compensator*), o conceito FACTS apenas foi introduzido em 1988, através de Hingorani [6]. Na Figura 2.1 representa-se o símbolo geral de um controlador FACTS.

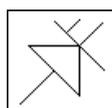


Figura 2.1 – Símbolo geral de um controlador FACTS

Um dos controladores FACTS mais promissores consiste no Controlador Unificado de Trânsito de Potência (UPFC), proposto por L. Gyugyi [10], [11] em 1992. Sendo um controlador FACTS de terceira geração, o seu campo de aplicação abrange o controlo do trânsito de potência, suavização de efeitos dos transitórios, mitigação de oscilações no sistema e filtragem ativa [12]. O UPFC permite o controlo real e simultâneo dos três parâmetros básicos do trânsito de potência (tensão, impedância e ângulo de fase) em qualquer combinação, de modo a otimizar o fluxo de potências.

2.2. CONSIDERAÇÕES SOBRE FLUXO DE POTÊNCIAS EM SISTEMAS DE TRANSMISSÃO

O trânsito de energia numa rede de transmissão de energia elétrica e a importância dos dispositivos FACTS na regulação do mesmo pode ser facilmente explicado. Considere-se o caso simplificado de um sistema de transmissão (Figura 2.2) composto por uma linha ideal puramente indutiva, caracterizada pela impedância longitudinal X_L , a qual liga dois barramentos geradores (emissor e recetor) com tensões de magnitude E_S e E_R , sendo $\delta = \alpha_S - \alpha_R$ o ângulo de fase entre os dois barramentos (ângulo de transmissão).

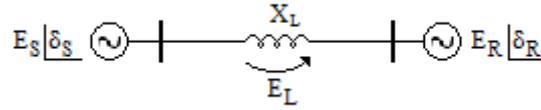


Figura 2.2 – Esquema simplificado de uma linha de transmissão

No diagrama fasorial da Figura 2.3 (a) estão representados os fasores das tensões dos dois barramentos \vec{E}_S e \vec{E}_R , o fasor da queda de tensão na linha de transmissão $\vec{E}_L = \vec{E}_S - \vec{E}_R$ e o fasor da corrente na linha \vec{I} , com magnitude $I = E_L/X_L$, a qual está 90° em atraso relativamente a \vec{E}_L . Como se pode verificar, o fasor da corrente \vec{I} é perpendicular ao fasor da queda de tensão na linha \vec{E}_L . Tipicamente, o ângulo de fase δ e a tensão E_L na linha de transmissão são relativamente pequenos quando comparados com a magnitude da tensão da linha.

Para o circuito da Figura 2.2 obtém-se as seguintes expressões das potências ativa P e reativa Q na linha de transmissão [26]:

$$\begin{cases} P = \frac{E_S E_R \sin \delta}{X_L} \\ Q = \frac{E_S^2 - E_S E_R \cos \delta}{X_L} \end{cases} \quad (2.1)$$

O controlo do fluxo da corrente na linha de transmissão e consequentemente a regulação do fluxo das potências P e Q pode ser feito atuando nos parâmetros X_L , δ ou E_L (atuando nas tensões dos barramentos E_S e/ou E_R). Os sistemas FACTS podem atuar em tempo real nestes parâmetros, de forma independente ou em simultâneo, garantindo a regulação e a estabilidade das potências P e Q na rede de transmissão.

De acordo com (2.1), a regulação da impedância série da linha permite controlar o fluxo de potências P e Q , sendo este método de controlo um dos que apresenta a melhor relação custo-benefício [7], podendo também ser utilizado para controlo do ângulo de transmissão da linha, para melhoria da estabilidade. Sendo o

ângulo de fase δ pequeno, então a corrente de linha representa maioritariamente fluxo de potência ativa, pelo que a variação da impedância série da linha afeta significativamente a potência ativa.

Na Figura 2.3 (b) mostra-se a curva da potência ativa, para diferentes valores da impedância X_L , em função do ângulo de fase, a qual é máxima para $\delta = 90^\circ$, embora nas situações de interesse prático esse ângulo seja bem menor do que 90° . Verifica-se que em relação ao valor de 90° , a potência ativa decresce, sendo anulada para $\delta = 0^\circ$ ou para $\delta = 180^\circ$. A linha de transmissão não pode ser operada próximo do limite de capacidade de transmissão, podendo apenas ser utilizada com ângulos bem inferiores (ou superiores) a $\delta = 90^\circ$, de forma a garantir uma margem de operação adequada, garantindo a estabilidade transitória e estabilidade dinâmica do sistema [7]. Verifica-se também que o aumento ou diminuição do valor impedância de linha desloca verticalmente a curva da potência ativa, o que significa que para um determinado valor de P , a variação da X_L tem um efeito semelhante a uma variação do ângulo de fase δ entre os dois barramentos.

O controlo da potência na linha pode também ser feito pela regulação das magnitudes das tensões dos barramentos emissor e/ou recetor. No entanto, como se pode verificar na Figura 2.3 (c), a variação da magnitude do fasor \vec{E}_S não provoca uma variação significativa na magnitude do fasor $\vec{E}_L = \vec{E}_S - \vec{E}_R$, mas sim no seu ângulo de fase. Isto significa que a atuação nas magnitudes dos fasores \vec{E}_S e/ou \vec{E}_R tem uma influência muito mais significativa sobre o fluxo de potência reativa do que no fluxo de potência ativa.

Injetar uma tensão em série com a linha de transmissão permite também controlar a corrente que circula na linha e consequentemente a potência. Se o vetor de tensão injetado estiver em quadratura com o vetor da corrente de linha (Figura 2.3 (d)) significa que se está apenas a injetar potência reativa em série com a linha e portanto não há absorção ou fornecimento de potência ativa. Dado que a corrente de linha está desfasada de 90° relativamente à queda de tensão na linha, resulta que a tensão gerada provoca um acréscimo desta queda de tensão e consequentemente

uma variação da magnitude da corrente de linha, o que permite controlar a potência ativa. Alternativamente, a tensão gerada em série com a linha pode ser um vetor com magnitude e ângulo de fase variável, que somado à tensão do barramento emissor (Figura 2.3 (e)) altera o ângulo de transmissão da linha, o que permite regular a componente ativa e reativa da corrente que circula na linha e consequentemente as potências P e Q .

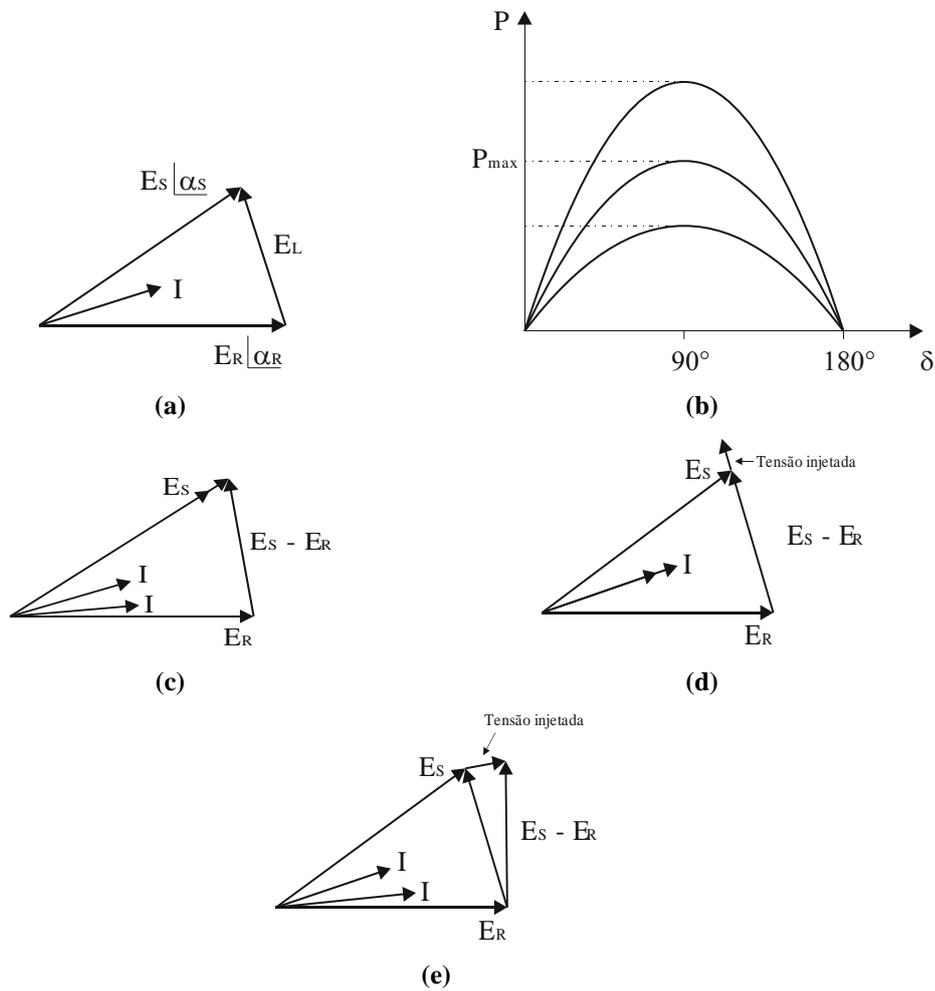


Figura 2.3 – Controlo da potência na linha de transmissão: (a) Diagrama fasorial das grandezas tensão e corrente na linha de transmissão; (b) Curvas da potência ativa para diferentes valores da impedância X_L ; (c) Regulação da magnitude do barramento gerador emissor; (d) Injeção de um vetor de tensão perpendicular com o vetor da corrente da linha; (e) Injeção de um vetor de tensão em série com a linha.

2.3. TIPOS BÁSICOS DE CONTROLADORES FACTS

De uma forma geral, os controladores FACTS podem ser divididos em quatro categorias de acordo com o tipo de ligação à rede elétrica [7]:

- *Controladores Série* (Figura 2.4 (a)): Os controladores série podem ser uma impedância variável, como uma capacitância ou uma reatância, ou uma fonte de tensão variável baseada em eletrônica de potência, ou uma combinação de ambos. O princípio destes controladores consiste em injetar uma tensão em série com a linha. Desde que esta tensão esteja em quadratura com a corrente da linha, o controlador série apenas gera ou absorve potência reativa. Qualquer outra relação angular entre estas grandezas envolve também a manipulação da potência ativa [7].
- *Controladores Paralelo* (Figura 2.4 (b)): Tal como os controladores série, os controladores paralelo podem ser impedâncias variáveis, fontes variáveis ou uma combinação de ambos. Estes controladores, conectados em paralelo com a linha de transmissão, injetam uma corrente no sistema. Desde que a corrente injetada esteja em quadratura com a tensão da linha, o controlador paralelo apenas opera com potência reativa. Qualquer outra relação angular entre estas grandezas envolve também a manipulação da potência ativa [7].
- *Controladores Combinados Série-Série* (Figura 2.4 (c)): Estes controladores podem consistir numa combinação de controladores série separados, controlados de maneira coordenada num sistema de transmissão múltiplo ou controladores unificados, no qual cada controlador série fornece compensação reativa independente para cada linha, mas também transfere potência ativa entre as linhas, através do barramento DC. A capacidade de processamento de potência ativa do controlador série-série unificado, também referido como IPFC (*Interline Power Flow Controller*), torna possível controlar tanto o trânsito da potência ativa como o da potência reativa das linhas, maximizando a utilização do sistema de transmissão [7].

- *Controladores Combinados Série-Paralelo* (Figura 2.4 (d) e Figura 2.4 (e)): Combinação de controladores série e paralelo, controlados de maneira coordenada (Figura 2.4 (d)) ou controladores unificados de trânsito de potência (Figura 2.4 (e)). A combinação de controladores série e paralelo permitem injetar corrente na linha, através do controlador paralelo, e tensão em série na linha com o controlador série. No entanto, quando os controladores são unificados, o que significa que o barramento DC é compartilhado por todos os controladores, pode haver troca de potência ativa entre os controladores série e paralelo, através do barramento DC [7].

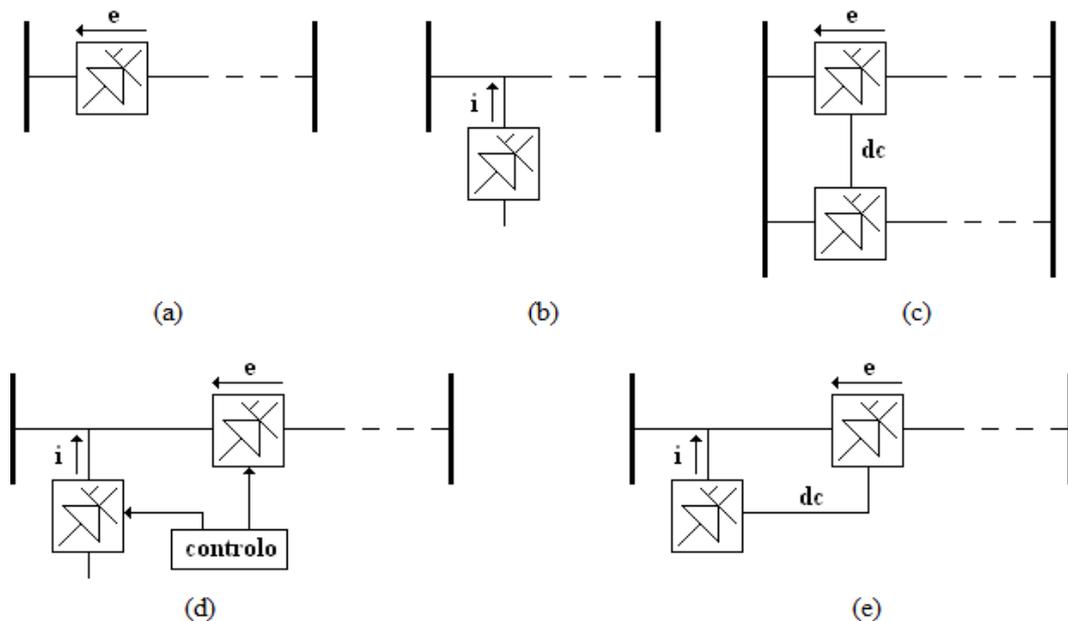


Figura 2.4 – Tipos de controladores FACTS: (a) Série; (b) Paralelo; (c) Série-Série; (d) Série-Paralelo e (e) Unificado.

Relativamente aos controladores apresentados, é importante referir que os controladores série têm por princípio a injeção de uma tensão na linha, tendo impacto na queda de tensão na linha de transmissão [8] e conseqüentemente na corrente e potência. Uma das características neste tipo de compensação é que sendo

a energia reativa diretamente proporcional ao quadrado da corrente na linha, produz-se um efeito de autorregulação, pois a compensação varia (aumenta ou diminui) em função da carga na linha [27]. O propósito da aplicação deste tipo de controladores é o de aumentar a capacidade máxima de transmissão de potência ativa na linha.

Por outro lado, os controladores paralelos funcionam como fontes de corrente, que injetam ou absorvem energia reativa na linha de transmissão. Estes controladores são portanto uma boa solução para controlar a tensão no ponto de ligação à linha. Idealmente, o ponto intermédio da linha de transmissão é o melhor local para interligar um controlador paralelo, já que nesse ponto a tensão atinge na maioria das situações um valor máximo ou mínimo, de acordo com o regime de carga da linha [8]. Ao injetar potência reativa nesse ponto, o controlador paralelo segmenta em dois a linha de transmissão, assumindo cada segmento metade da impedância indutiva da linha. Este método de compensação permite duplicar o limite máximo da potência transmissível [8].

Face ao exposto, a combinação entre um controlador série e um controlador paralelo revela-se assim na melhor solução para o controlo do fluxo de corrente e potência na linha e controlo da tensão na mesma. Nesta associação de controladores, o controlador paralelo pode ser um único controlador ligado ao barramento comum da subestação, com um ou vários controladores série instalados em cada linha de transmissão, com controlo coordenado (Figura 2.5).

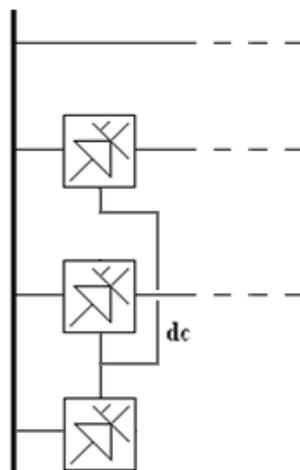


Figura 2.5 – Controlador unificado para múltiplas linhas

2.4. PRINCÍPIOS DE FUNCIONAMENTO DOS DISPOSITIVOS FACTS

O fluxo de potências numa rede de transmissão está limitado por uma combinação dos seguintes fatores [28]:

- Estabilidade;
- Fluxos paralelos ou fluxos de malha;
- Limites de tensão;
- Limites térmicos de linhas ou equipamentos.

Os dispositivos FACTS são predominantemente aplicáveis às restrições relacionadas com problemas de estabilidade. Neste contexto, têm sido desenvolvidos diversos tipos de dispositivos FACTS cuja base de operação é baseada em três princípios de compensação: Compensação paralela, compensação série e compensação do ângulo de fase. Seguidamente explica-se o funcionamento ideal de cada um destes tipos de equipamentos FACTS, propondo-se a sua conexão num sistema de transmissão composto por dois geradores ideais interligados através de uma linha de transmissão puramente indutiva (sem perdas).

2.4.1. COMPENSADOR PARALELO IDEAL

A Figura 2.6 apresenta o modelo de um compensador reativo ideal ligado em paralelo ao ponto médio de uma linha de transmissão curta (cujo modelo equivalente praticamente só contém a impedância longitudinal), no qual a fonte de tensão V_M é continuamente controlada para controlar o fluxo de potência na linha. No modelo, as fontes de tensão V_S e V_R são consideradas como tendo a mesma amplitude, desfasadas de um ângulo δ (ângulo de transmissão). O compensador paralelo segmenta em dois a linha de transmissão, passando cada metade da linha a ter uma impedância indutiva equivalente igual a $X_L/2$.

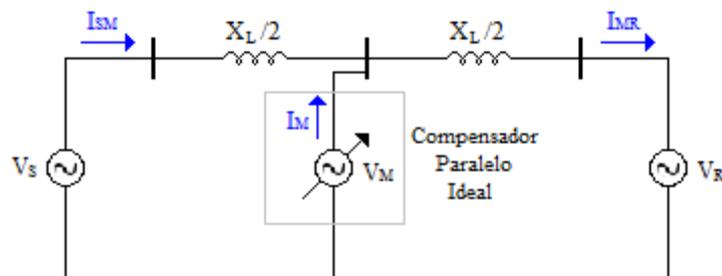


Figura 2.6 – Compensador paralelo ideal conectado ao ponto médio de uma linha de transmissão

Na Figura 2.7 apresenta-se o diagrama fasorial do modelo representado na Figura 2.6, no qual a tensão de compensação V_M tem a mesma amplitude que as fontes V_S e V_R . Nesta situação, a potência ativa trocada entre a fonte V_S e a fonte V_R é dada pela expressão (2.2) [28].

$$P_S = \frac{2V_S^2}{X_L} \text{sen}\left(\frac{\delta}{2}\right) \quad (2.2)$$

Na ausência de compensação, a potência ativa na linha passa a ser dada pela expressão (2.3).

$$P_s = \frac{V_s^2}{X_L} \sin(\delta) \quad (2.3)$$

Comparando a expressão (2.2) com a expressão (2.3), verifica-se que a compensação reativa paralela aumenta a capacidade de processamento de potência ativa na linha, conseguindo-se duplicar o limite máximo da potência transmissível, que ocorre agora para um ângulo de transmissão total na linha igual a $\delta = 180^\circ$. Verifica-se também que entre o compensador paralelo e o sistema existe unicamente troca de potência reativa capacitiva, não existindo troca de potência ativa, já que a corrente I_M está em quadratura com a tensão V_M .

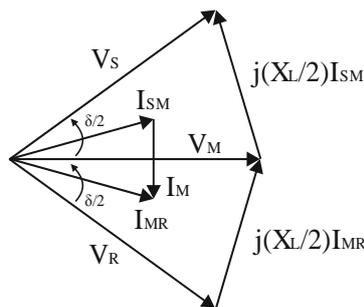


Figura 2.7 – Diagrama fasorial do sistema de transmissão proposto com compensação paralela

2.4.2. COMPENSADOR SÉRIE IDEAL

Na Figura 2.8 representa-se o modelo de um compensador série ideal, representado por uma fonte de tensão controlada V_C , ligado ao ponto médio de uma linha de transmissão, segmentando-a em duas metades, passando cada metade da linha a ter uma impedância indutiva $X_L/2$. O princípio da compensação série consiste em anular a impedância indutiva da linha de transmissão, sendo o efeito equivalente a tornar a linha mais curta.

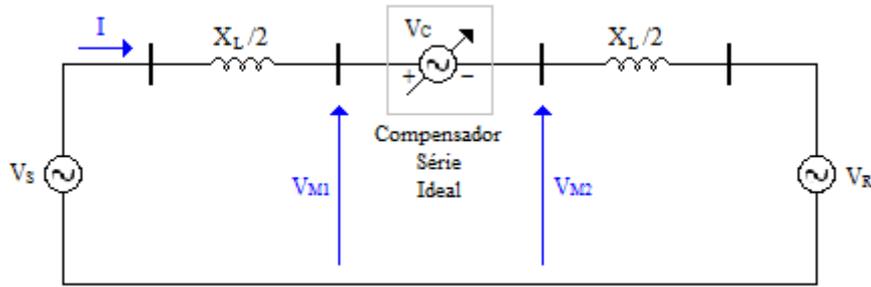


Figura 2.8 – Compensador série ideal conectado ao ponto médio de uma linha de transmissão

Estando a queda de tensão controlável introduzida pelo compensador série em quadratura com a corrente na linha, o compensador não fornece ou absorve potência ativa, ou seja, a potência nos terminais da fonte V_C será apenas reativa. Neste caso, a fonte de tensão V_C pode ser vista como uma reatância equivalente capacitiva ou indutiva.

Para o circuito da Figura 2.8 o fluxo de potência ativa na linha de transmissão pode ser dado por [28]:

$$P_s = \frac{V_s^2}{X_L(1-s)} \sin(\delta) \quad (2.4)$$

onde $-1 < s < 1$ é a taxa de compensação série. Verifica-se que variando a taxa de compensação série entre os limites $0 < s < 1$, a potência ativa pode ser consideravelmente aumentada.

Na Figura 2.9 mostra-se o diagrama fasorial da linha de transmissão com o compensador série proposto, no qual a tensão V_C tem sinal contrário à queda de tensão na reatância da linha, fornecendo potência reativa capacitiva e consequentemente aumentando a corrente na linha.

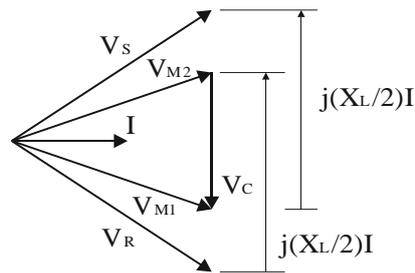


Figura 2.9 – Diagrama fasorial do sistema de transmissão proposto com compensação capacitiva série

2.4.3. COMPENSADOR DE ÂNGULO DE FASE IDEAL

A Figura 2.10 representa um sistema de transmissão com um compensador de ângulo de fase ideal. O princípio de funcionamento deste compensador consiste em controlar a diferença entre os ângulos de transmissão entre dois sistemas de geração interligados, podendo assim atuar diretamente sobre o fluxo de potência ativa trocada entre estes dois sistemas. Tipicamente este compensador consiste num transformador desfasador (com comutação mecânica ou eletrônica), colocado entre o barramento emissor e alinha de transmissão.

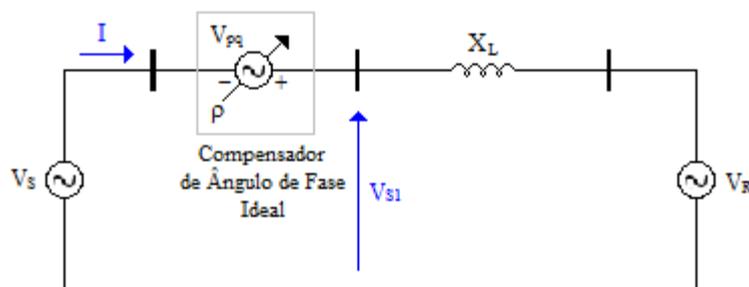


Figura 2.10 – Compensador de ângulo de fase ideal conectado numa linha de transmissão

O compensador injeta um vetor de tensão \vec{V}_{pq} em série com a linha de transmissão, com módulo e ângulo de fase controlável, o qual é somado à tensão do barramento emissor V_S , permitindo alterar o ângulo de transmissão efetivo da linha.

Na Figura 2.11 apresenta-se o diagrama fasorial para uma linha de transmissão com compensador de ângulo de fase, no qual se verifica que o vetor de tensão \vec{V}_{pq} pode assumir qualquer defasagem em relação à corrente da linha, sendo a sua região de operação um círculo de raio máximo igual à máxima tensão de compensação. Isto significa que este compensador, ao contrário dos compensadores paralelo e série, deve lidar com ambas as potências ativa e reativa.

Para o circuito da Figura 2.10 o fluxo de potência ativa na linha de transmissão pode ser dado pela expressão [28]:

$$P_s = \frac{V_s^2}{X_L} \text{sen}(\delta - \sigma) \quad (2.5)$$

onde δ é o ângulo de transmissão sem compensação e σ é a alteração de fase introduzida pelo compensador (ângulo de controlo de fase). Assim, quanto mais próximo de $\pi/2$ estiver o ângulo de fase efetivo ($\delta - \sigma$), maior será a potência ativa. Embora este método de compensação não permita aumentar o valor máximo de potência na linha, permite no entanto manter a linha à sua potência máxima para ângulos de carga que, sem compensação, ultrapassariam o ângulo de fase máximo.

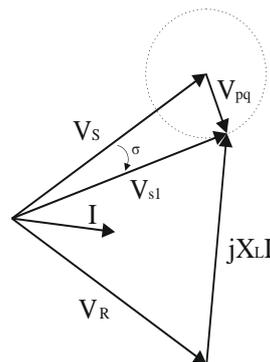


Figura 2.11 – Diagrama fasorial do sistema de transmissão proposto com compensação de ângulo de fase

2.4.4. RESUMO DAS CARACTERÍSTICAS DE TRANSMISSÃO DE POTÊNCIA ATIVA PARA OS SISTEMAS DE COMPENSAÇÃO PROPOSTOS

De acordo com as expressões (2.2), (2.3), (2.4) e (2.5), representa-se na Figura 2.12 as características de transmissão de potência ativa no sistema de transmissão proposto, sem compensação e com compensação paralela, série e de ângulo de fase. Para efeitos comparativos, foi considerada na expressão (2.4) uma taxa de compensação série $s = 0.5$ e na expressão (2.5) um ângulo de controle de fase $\sigma = 10^\circ$.

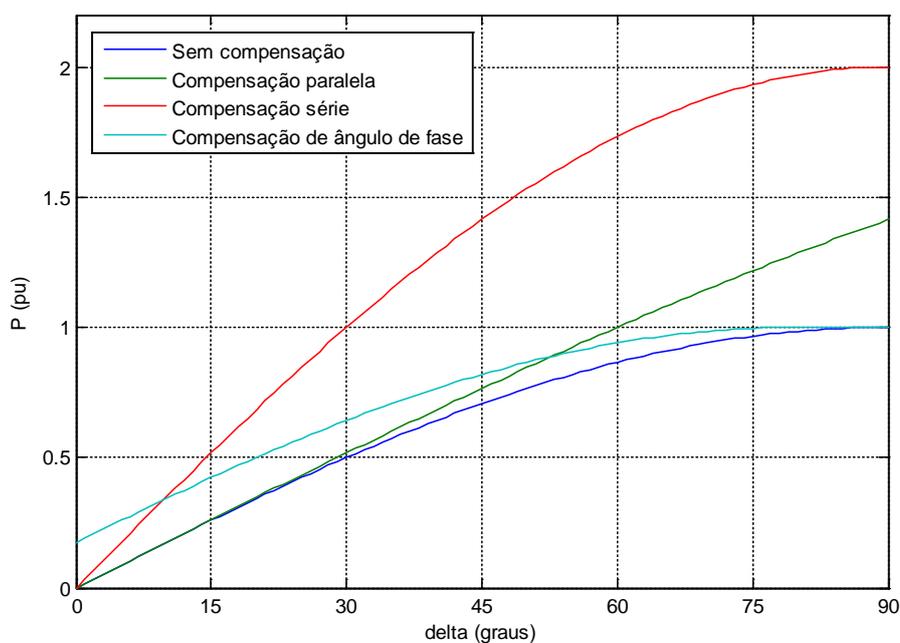


Figura 2.12 – Características de transmissão de potência ativa do sistema de potência proposto sem compensação e com compensação paralela, série e de ângulo de fase

Observando a Figura 2.12 verifica-se que, dependendo do nível de compensação, a compensação série é a melhor solução para aumentar o valor da potência ativa. O compensador de ângulo de fase tem um campo de aplicação

importante em sistemas elétricos nos quais existam linhas de transmissão em paralelo, permitindo manter o nível desejado de potência ativa, atuando no ângulo de controlo de fase σ . O compensador paralelo apresenta-se como a melhor opção para aumentar a margem de estabilidade dinâmica [28].

2.5. ESTADO DA ARTE NOS CONTROLADORES FACTS

Uma possível classificação para os controladores FACTS pode ser baseada nas seguintes gerações:

- **1ª Geração:** FACTS comutados por tirístores.
- **2ª Geração:** FACTS comutados por dispositivos semicondutores comandados à condução e ao corte, tipo IGBTs (*Insulated Bipolar Transistor*) ou GTOs (*Gate Turn Off Thyristor*).
- **3ª Geração:** FACTS constituídos pela integração de equipamentos série e paralelos numa mesma linha de transmissão, como por exemplo o UPFC.
- **4ª Geração:** FACTS constituídos pela integração de equipamentos série e paralelo em linhas diferentes, resultando em equipamentos como o IPFC (*Interline Power Flow Controller*) ou o CSC (*Convertible Static Compensator*).

Quanto ao tipo de comutação, os controladores FACTS podem ser divididos em dois grupos:

- FACTS comutados pela rede (baseados em tirístores).
- FACTS completamente controláveis (baseados em conversores de potência com dispositivos semicondutores comandados à condução e ao corte).

2.5.1. CONTROLADORES FACTS BASEADOS EM TIRÍSTORES

Os controladores FACTS baseados em tirístores permitiram, a partir da década de 70, substituir os dispositivos eletromecânicos de corte de reactâncias e de mudança de razão de transformação. O seu funcionamento consiste na produção ou absorção de energia reativa para a compensação do sistema, utilizando para tal elementos passivos como condensadores ou bobinas, comutados por tirístores, permitindo variar a impedância reativa do sistema, sendo também designados por dispositivos FACTS de impedância variável. Neste grupo de dispositivos destacam-se:

- SVC (*Static Var Compensator*)
 - TCR (*Thyristor Controlled Reactor*)
 - TSR (*Thyristor Switched Reactor*)
 - TSC (*Thyristor Switched Capacitor*)
- TSSC (*Thyristor Switched Series Compensator*)
- TCSC (*Thyristor Controlled Series Compensator*)
- TSSR (*Thyristor Switched Series Reactor*)
- TCSR (*Thyristor Controlled Series Reactor*)
- TCPST (*Thyristor Controlled Phase Shifting Transformer*)

2.5.1.1. SVC (STATIC VAR COMPENSATOR)

Os dispositivos SVC são compensadores estáticos de potência reativa, ligados em paralelo com a linha de transmissão, que utilizam elementos reativos como condensadores e/ou bobinas, comutados por tirístores, de modo a realizar a compensação da potência reativa desejada. A sua aplicação primária consiste na regulação dinâmica da tensão do sistema de potência, podendo também ser utilizados no aumento do limite de estabilidade transitória e amortecimento de oscilações de baixa frequência [29]. De uma forma geral, o termo SVC permite

designar os dispositivos do tipo bobinas controladas por tirístores (TCR – *Thyristor Controlled Reactor*), bobinas comutadas por tirístores (TSR – *Thyristor Switched Reactor*), condensadores comutados por tirístores (TSC – *Thyristor Switched Capacitor*) ou uma combinação destes (Figura 2.13).

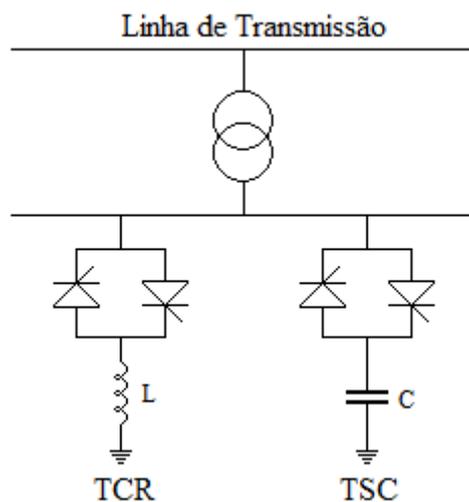


Figura 2.13 – Compensador SVC composto por TCR e TSC

O controle das bobinas e dos condensadores comutados do SVC permite variar de forma contínua a impedância paralela ligada à rede, controlando a corrente que flui pelo compensador, resultando numa troca de potência reativa com a linha de transmissão. Por consequência, é possível regular a magnitude da tensão no ponto de acoplamento do compensador estático ao sistema de potência, de acordo com a característica de operação tensão versus corrente (V-I) do SVC, como representado na Figura 2.14.

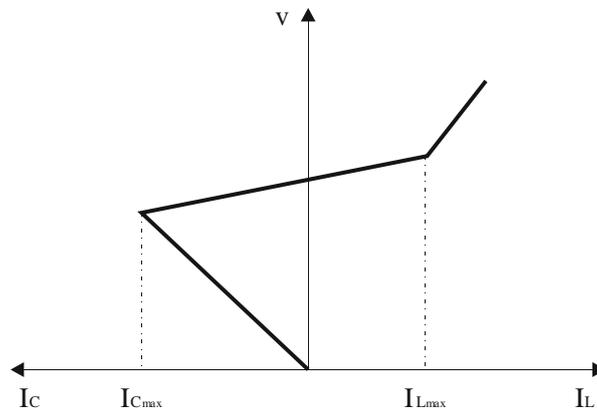


Figura 2.14 – Característica V-I do SVC

A grande desvantagem na aplicação de dispositivos SVC no suporte da tensão do sistema está relacionada com o processamento de potência reativa com o sistema elétrico. Dado que o processamento de potência reativa depende do nível de tensão aplicado ao sistema (diretamente proporcional ao quadrado da tensão), então a sua eficácia no suporte de tensão do sistema diminui rapidamente em situações de colapsos de tensão, já que nesta situação é reduzida a produção de potência reativa [9].

2.5.1.2. TSSC (*THYRISTOR SWITCHED SERIES COMPENSATOR*)

Na Figura 2.15 apresenta-se o esquema unifilar de um TSSC. Este controlador consiste num banco de condensadores em série com a linha de transmissão, ligados em paralelo com um interruptor constituído por dois tirístores em antiparalelo. Caso não haja de necessidade de compensação capacitiva, o condensador é removido da linha ativando os tirístores, servindo estes de caminho alternativo para a corrente. Bloqueando os tirístores, o condensador é novamente colocado na linha, restabelecendo a reatância capacitiva do TSSC para o seu valor máximo.

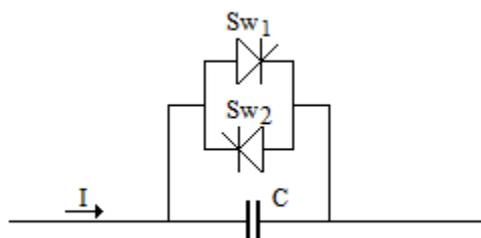


Figura 2.15 – Esquema unifilar de um TSSC

Para se obter uma compensação série regulável, vários módulos TSSC podem ser ligados em série numa linha de transmissão. No entanto, este sistema de compensação não permite um controlo contínuo da reatância capacitiva série, e a conexão e desconexão dos bancos de condensadores podem originar tensões sub-harmónicas na rede [8]. No entanto, ao usar um controlo por escalões, em vez de um controlo contínuo da impedância capacitiva, esta abordagem de comutação dos condensadores apenas nos ângulos de disparo de 90° e 180° permite reduzir custos e perdas do controlador [7].

2.5.1.3. TCSC (*THYRISTOR CONTROLLED SERIES COMPENSATOR*)

A estrutura deste compensador série consiste num banco de condensadores de valor fixo ligados em série com a linha de transmissão, em paralelo com uma indutância variável controlada por tiristores. Neste compensador o valor da reatância pode ser ajustado continuamente pelo controlo dos ângulos de disparo dos tiristores, apresentando este compensador uma maior flexibilidade que o TSSC. Na Figura 2.16 apresenta-se o esquema unifilar de um TCSC.

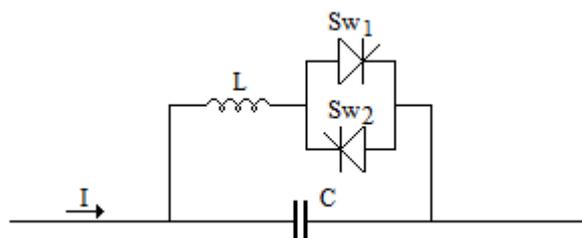


Figura 2.16 – Esquema unifilar de um TCSC

O princípio de funcionamento do TCSC consiste em introduzir na linha de transmissão uma reatância capacitiva série continuamente variável, através do ajuste do valor da impedância do circuito LC paralelo, composto por uma impedância capacitiva fixa e uma reatância indutiva variável controlada em função do ângulo de disparo dos tiristores. Quando o ângulo de disparo dos tiristores é de 180° , a indutância é desligada do circuito e a impedância do compensador assume o valor da reatância capacitiva do condensador série. Para ângulos de disparo inferiores a 180° a reatância indutiva cresce, aumentando a reatância equivalente do compensador para valores superiores à reatância do próprio condensador. A reatância capacitiva introduzida em série permite cancelar parte da impedância indutiva da linha de transmissão, o que equivale a uma linha mais curta, permitindo aumentar o fluxo de potência em regime permanente, melhorar a estabilidade transitória e melhorar o amortecimento das oscilações de potência [7]. Por outro lado, quando o ângulo de disparo dos tiristores é de 90° , a reatância indutiva é máxima e a reatância do compensador torna-se indutiva, já que a impedância da bobina é dimensionada para ser muito inferior à impedância do condensador. Nesta situação o TCSC ajuda a limitar o aparecimento de corrente de defeito na linha [7].

2.5.1.4. TSSR (*THYRISTOR SWITCHED SERIES REACTOR*) E TCSR (*THYRISTOR CONTROLLED SERIES REACTOR*)

O TSSR e o TCSR são compensadores constituídos por uma indutância em série com a linha de transmissão, ligada em paralelo com um interruptor constituído por dois tirístores em antiparalelo e uma indutância, como representado na Figura 2.17.

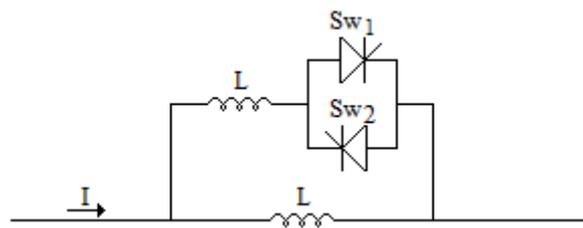


Figura 2.17 – Esquema unifilar de um TSSR e TCSR

Ambos os dispositivos providenciam uma reatância indutiva variável em série com a linha de transmissão. Enquanto que o TSSR proporciona um controlo passo a passo da reatância da linha, no qual cada módulo funciona numa lógica de “tudo ou nada”, no TCSR o valor da reatância pode ser ajustado de forma contínua pelo controlo dos ângulos de disparo dos tirístores, apresentando este compensador uma maior flexibilidade que o TSSR.

2.5.1.5. TCPST (*THYRISTOR CONTROLLED PHASE SHIFTING TRANSFORMER*)

O transformador desfasador TCPST, também denominado TCPAR (*Thyristor Controlled Phase Angle Regulator*) é constituído por um transformador ligado em paralelo com a linha de transmissão, um transformador série e um comutador comandado por tirístores (Figura 2.18). Este dispositivo permite ajustar a diferença de fase entre as tensões dos barramentos de uma linha de transmissão, adicionando em série com a linha de transmissão um vetor de tensão em quadratura

com a corrente de linha. Este vetor de tensão é obtido a partir das outras duas fases da linha de transmissão através do transformador paralelo, sendo possível variar a sua amplitude pelo controlo do valor do ângulo de disparo dos tirístores.

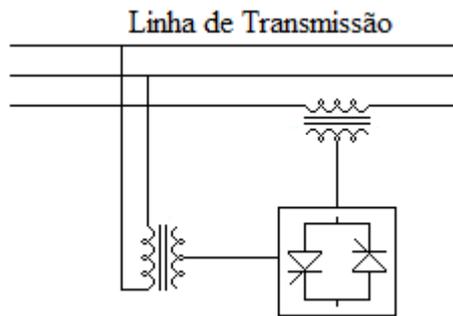


Figura 2.18 – Esquema unifilar de um TCPST

Pela possibilidade de ajuste do ângulo de transmissão, o TCPST desempenha um papel importante no controlo do fluxo de potências numa linha de transmissão, podendo também ser utilizado para amortecer oscilações de potência e melhoria da estabilidade transitória do sistema [30].

2.5.2. CONTROLADORES FACTS BASEADOS EM CONVERSORES COMUTADOS DE POTÊNCIA

Os controladores FACTS baseados em conversores comutados de potência, conversores fonte de tensão VSC (*Voltage Source Converter*) ou conversores fonte de corrente CSC (*Current Source Converter*), utilizam dispositivos semicondutores comandados à condução e ao corte, que operam a frequências mais elevadas que os tirístores. A possibilidade do corte comandado confere a estes controladores uma ação de controlo com mais graus de liberdade. Neste grupo de dispositivos destacam-se:

- STATCOM (*Static Synchronous Compensator*)
- SSSC (*Static Synchronous Series Compensator*)

- UPFC (*Unified Power Flow Controller*)
- IPFC (*Interline Power Flow Controller*)

2.5.2.1. STATCOM (*STATIC SYNCHRONOUS COMPENSATOR*)

O STATCOM é um compensador estático síncrono paralelo, podendo ser baseado num conversor fonte de tensão VSC (Figura 2.19 (a)) ou num conversor fonte de corrente CSC (Figura 2.19 (b)). Dado que os semicondutores de potência de corte comandado não suportam em geral tensões inversas, é mais favorável a utilização de conversores VSC, pelo que estes servem de base para a apresentação da maioria dos controladores FACTS baseados em conversores de potência com semicondutores de corte comandado [7].

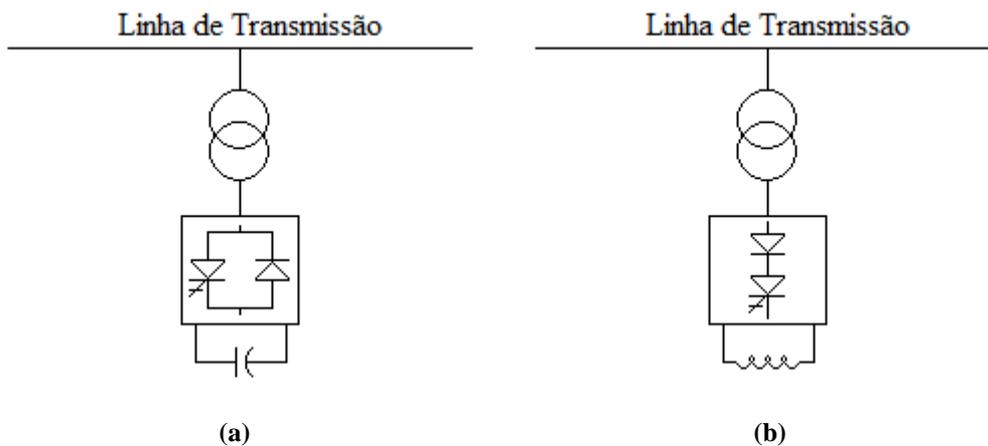


Figura 2.19 – Esquema unifilar de um STATCOM: (a) Baseado num VSC; (b) Baseado num CSC.

O STATCOM composto por um conversor VSC utiliza um condensador carregado com uma certa tensão DC como fonte de tensão. Atua ligado em paralelo com a linha de transmissão e promove a compensação da potência reativa indutiva e capacitiva da linha por injeção de uma tensão controlável em quadratura com a corrente de linha. Para além da troca de potência reativa com a rede, existe também

uma reduzida troca de potência ativa, necessária para manter o nível da tensão do barramento DC e compensar as próprias perdas. Tal como o SVC, este compensador pode ser utilizado na regulação da tensão no ponto de ligação, aumento o limite de estabilidade transitória e promovendo o amortecimento de oscilações de baixa frequência [29].

Na Figura 2.20 apresenta-se a característica V-I típica do STATCOM. Em comparação com a característica V-I do SVC, apresentada na Figura 2.14, verifica-se que o STATCOM apresenta uma característica de corrente constante quando a tensão é inferior/superior aos limites. Isto permite ao STATCOM entregar potência reativa constante nos limites ao contrário do SVC. Verifica-se também que este compensador tem propriedade de fornecer a corrente capacitiva máxima com uma tensão praticamente nula, ao contrário do SVC em que a sua corrente de saída diminui com a diminuição do nível de tensão do sistema.

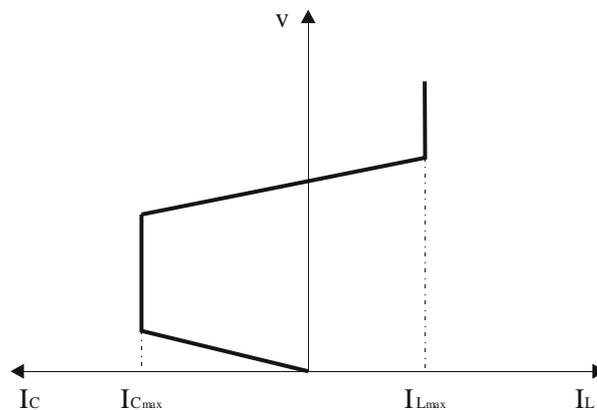


Figura 2.20 – Característica V-I do STATCOM

2.5.2.2. SSSC (STATIC SYNCHRONOUS SERIES COMPENSATOR)

O compensador SSSC é um dos controladores FACTS mais importantes [7]. É um compensador similar ao STATCOM exceto em que a sua tensão AC de saída é gerada em série com a linha de transmissão. Tipicamente é baseado num

conversor de fonte de tensão e inserido na linha através de um transformador de acoplamento, como representado na Figura 2.21.

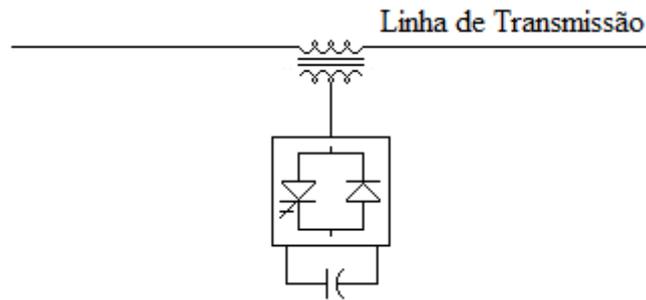


Figura 2.21 – Esquema unifilar de um SSSC

O conversor VSC do SSSC gera uma tensão de compensação que é posta em série com a linha de transmissão, de amplitude proporcional e em quadratura com a corrente de linha, com o propósito de incrementar ou decrementar a queda de tensão reativa total na linha e conseqüentemente controlar o trânsito de energia elétrica. Assim, o SSSC funciona como uma reatância série controlável, sendo uma alternativa à compensação série convencional de linhas de transmissão, que utilizam reatâncias passivas ligadas em série com a linha. O SSSC pode gerar ou absorver potência reativa, não dependendo da corrente que circula na linha.

2.5.2.3. UPFC (*UNIFIED POWER FLOW CONTROLLER*)

O UPFC é uma combinação de um STATCOM e um SSSC, ligados por um barramento DC comum, o qual permite a troca bidirecional de energia ativa entre os dois conversores. Os lados AC de ambos conversores encontram-se conectados à linha de transmissão por transformadores de acoplamento. O conversor ligado em série comporta-se como uma fonte de tensão AC síncrona, desempenhando a função principal do UPFC, ao injetar em série com a linha de transmissão um vetor de tensão controlável. O conversor paralelo comporta-se como uma fonte síncrona,

controlando a tensão do barramento DC. Na Figura 2.22 ilustra-se o esquema unifilar de um UPFC.

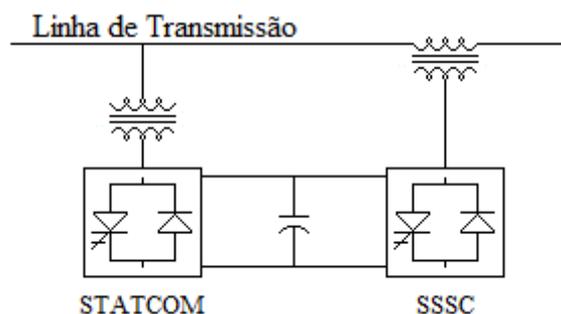


Figura 2.22 – Esquema unifilar de um UPFC

O UPFC, através do conversor série injeta na linha de transmissão um vetor de tensão AC de amplitude e fase controláveis, resultando numa troca de potência ativa e reativa entre o conversor e a linha, permitindo variar o ângulo de transmissão e a impedância da linha e consequentemente controlar de forma independente o fluxo de potência ativa e reativa da linha. A potência ativa requerida é absorvida da rede pelo conversor paralelo e transferida para o conversor série através do barramento DC. Ambos os conversores têm também a possibilidade de gerar ou de absorver energia reativa da linha de forma independente. Assim, o UPFC consegue, simultaneamente, executar as funções de um STATCOM, de um SSSC e de um regulador de ângulo de fase, tornando-o num dos controladores FACTS mais sofisticados.

2.5.2.4. IPFC (INTERLINE POWER FLOW CONTROLLER)

O IPFC é um sistema multilinhas, consistindo na instalação de um dispositivo SSSC por cada linha de transmissão, ligados entre si por um barramento DC comum, o qual permite a troca de potência ativa entre linhas. Assim, o IPFC permite um controlo flexível do trânsito de potências nas linhas, controlando de

forma independente o trânsito de potência reativa em cada linha e transferindo potência ativa entre as linhas em que se encontra ligado. Na Figura 2.23 apresenta-se o esquema unifilar de um IPFC interligando duas linhas de transmissão.

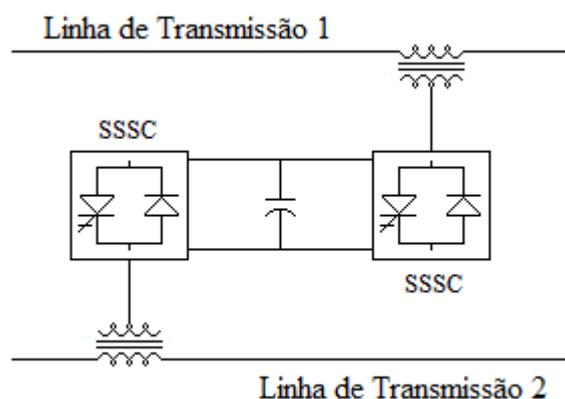


Figura 2.23 – Esquema unifilar de um IPFC

Com a aplicação desta tecnologia, torna-se assim possível controlar o fluxo de potência ativa e reativa em sistemas multilinhas e resolver problemas de congestionamento de trânsito de energia elétrica, transferindo potência de linhas próximas do limite de transporte para outras linhas subutilizadas [8].

2.6. RESUMO DOS BENEFÍCIOS DA TECNOLOGIA FACTS

Neste capítulo foram apresentados alguns dos principais controladores FACTS. A sua utilização em sistemas de transmissão de energia elétrica permite obter, de acordo com o caso, um ou mais dos seguintes benefícios [7]:

- Controlo do fluxo de potências;
- Aumento da capacidade de transmissão das linhas até ao seu limite de capacidade térmica, em função das condições ambientais e sazonais;

- Aumento da segurança do sistema elétrico através do aumento do limite de estabilidade transitória, limitando correntes de curto-circuito e sobrecargas, gerindo apagões em cascata e amortecendo oscilações eletromecânicas dos sistemas de potência e máquinas;
- Fornecer ligações seguras a instalações e regiões vizinhas, diminuindo as necessidades de reserva de produção;
- Proporcionar uma maior flexibilidade na instalação de novos sistemas de geração;
- Melhoria do desempenho das linhas de transmissão;
- Controlo dos fluxos de potência reativa permitindo o aumento da capacidade de transmissão de potência ativa nas linhas;
- Aumento da utilização da energia, sendo este um dos principais objetivos das interconexões nos sistemas de transmissão.

Visto que num sistema de transmissão os parâmetros tensão, corrente, impedância, potência ativa e potência reativa estão interrelacionados, cada controlador FACTS apresenta múltiplos atributos relativamente à sua aplicação. Na Tabela 2.1 apresentam-se as diversas capacidades de controlo para cada um dos controladores FACTS apresentados anteriormente [7].

Tabela 2.1 – Atributos de controle dos vários controladores apresentados

Atributos	SVC	TSSC / TCSC	TSSR / TCSR	TCPST	STATCOM	SSSC	UPFC	IPFC
Controlo de tensão	×				×		×	×
Estabilidade de tensão	×	×	×	×	×	×	×	×
Controlo de corrente		×	×			×		
Limitação de correntes de falha		×	×			×	×	
Estabilidade transitória e dinâmica	×	×	×	×		×	×	×
Amortecimento de oscilações	×	×	×	×	×	×	×	×
Controlo de potência ativa				×			×	
Controlo de potência reativa							×	×
Compensação de potência reativa	×				×		×	

Face ao exposto, constata-se que o UPFC é dos sistemas FACTS mais versátil, permitindo o controlo independente do fluxo de potência ativa e reativa em linhas de transmissão, permitindo o controlo real e simultâneo dos três parâmetros básicos do trânsito de potência: tensão, impedância e ângulo de fase. A sua utilização estende-se a aplicações de controlo da estabilidade transitória e dinâmica, amortecimento de oscilações e limitação de correntes de falha em linhas de transmissão [12].

Capítulo 3. UPFC NO CONDICIONAMENTO DO TRÂNSITO DE ENERGIA ELÉTRICA

Neste capítulo descreve-se brevemente o princípio de funcionamento do Controlador Unificado do Trânsito de Energia Elétrica e são obtidos os modelos do UPFC em regime estático sinusoidal e em regime dinâmico. Com base no modelo do UPFC em regime dinâmico são projetados controladores lineares com desacoplamento das potências ativa e reativa.

3.1. CONTROLADOR UNIFICADO DO TRÂNSITO DE ENERGIA

O Controlador Unificado do Trânsito de Energia (UPFC), proposto por L. Gyugyi [10], [11] em 1992, é atualmente um dos sistemas FACTS mais versátil e promissor. A sua aplicação permite o controlo independente do fluxo de potência ativa e reativa em linhas de transmissão. O UPFC permite o controlo real e simultâneo dos três parâmetros básicos do trânsito de potência (tensão, impedância e ângulo de fase) em qualquer combinação, de modo a otimizar o fluxo de potências.

3.1.1. PRINCÍPIO DE FUNCIONAMENTO

O UPFC consiste na combinação de dois conversores eletrónicos de potência AC/DC, ligados entre si por um barramento DC comum, permitindo a troca bidirecional de energia. Os conversores encontram-se ambos ligados à linha de transmissão, pelo seu lado AC, através de transformadores de acoplamento, como representado na Figura 3.1.

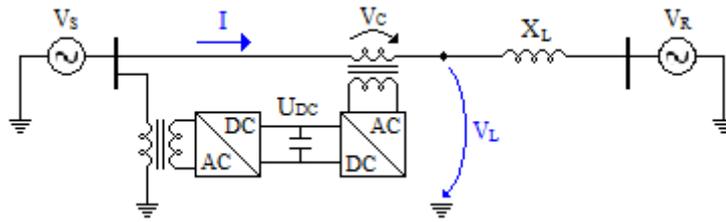


Figura 3.1 – Esquema unifilar de uma linha de transmissão com UPFC

O conversor série do UPFC desempenha a função principal do controlador, injetando em série na linha de transmissão um vetor de tensão AC controlável, com amplitude V_C e ângulo de fase ρ . Este vetor é adicionado ao vetor de tensão \vec{V}_S do barramento emissor, alterando a magnitude e o ângulo de fase do vetor de tensão \vec{V}_L da linha de transmissão, permitindo variar a corrente de linha \vec{I} , e conseqüentemente, controlar de forma independente o fluxo de potência ativa e reativa da linha de transmissão. O diagrama vetorial das tensões da linha de transmissão está representado na Figura 3.2.

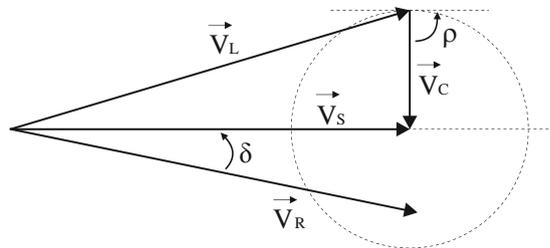


Figura 3.2 – Diagrama vetorial das tensões da linha de transmissão

Da interação entre a tensão série gerada e a corrente da linha, resultam potências ativa e reativa no conversor e na linha. A potência ativa requerida no conversor série é fornecida pelo conversor paralelo e disponibilizada ao conversor série no barramento DC, sendo a potência reativa gerada no próprio conversor.

O conversor paralelo tem por função regular a tensão do barramento DC, absorvendo ou injetando na rede a potência ativa solicitada pelo conversor série.

Este conversor pode igualmente absorver ou injetar na rede, de forma independente do conversor série, a potência reativa necessária para estabilizar a tensão AC.

3.1.2. MODELO DO UPFC EM REGIME ESTACIONÁRIO SINUSOIDAL

Para obter o modelo do UPFC em regime estacionário, considerou-se o modelo monofásico equivalente de uma linha de transmissão de energia elétrica, apresentado na Figura 3.3, na qual se inclui o UPFC.

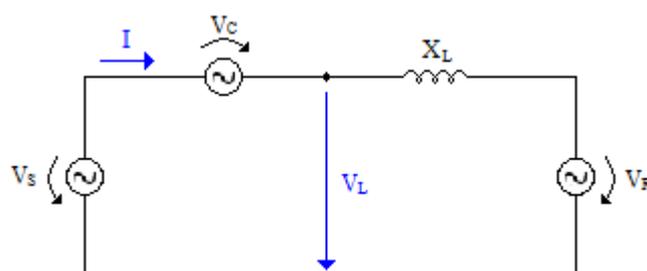


Figura 3.3 – Modelo monofásico equivalente de uma linha de transmissão com UPFC

No modelo da Figura 3.3 considerou-se uma linha de transmissão de comprimento relativamente curto e sem perdas [26] (desprezou-se a resistência da linha), ou seja representou-se por um modelo parametrizado pela impedância longitudinal da linha, representada pela reatância indutiva X_L . Os barramentos geradores são representados por duas fontes de tensão alternadas sinusoidais, com tensões simples V_S e V_R . O acoplamento entre o UPFC e a linha de transmissão é efetuado através de um transformador de acoplamento, ligado em série com a linha, representado pela tensão V_C , proporcional à tensão aos terminais do UPFC.

Pela aplicação das leis de Kirchhoff ao circuito equivalente da Figura 3.3, obtém-se a corrente do circuito (3.1) em função das tensões nos dois geradores e no UPFC e da reatância da linha.

$$\bar{I} = \frac{\bar{V}_S - \bar{V}_C - \bar{V}_R}{jX_L} \quad (3.1)$$

A potência complexa no barramento emissor (3.2) obtém-se a partir da tensão nesse barramento e da corrente do circuito.

$$\bar{S}_S = \bar{V}_S \cdot \bar{I}^* = \bar{V}_S \cdot \frac{\bar{V}_S^* - \bar{V}_C^* - \bar{V}_R^*}{-jX_L} \quad (3.2)$$

Sendo as tensões complexas \bar{V}_S , \bar{V}_R e \bar{V}_C representadas por:

$$\begin{cases} \bar{V}_S = V_S \cdot e^{j\alpha_S} \\ \bar{V}_R = V_R \cdot e^{j\alpha_R} \\ \bar{V}_C = V_C \cdot e^{j\alpha_C} \end{cases} \quad (3.3)$$

de (3.2) e (3.3) obtém-se a potência complexa em função das tensões nos geradores e no controlador, do ângulo de fase entre os dois barramentos $\delta = \alpha_S - \alpha_R$ e do ângulo de fase do controlador $\rho = \alpha_S - \alpha_C$ (3.4).

$$\bar{S}_S = \frac{V_S V_R}{X_L} \text{sen } \delta + \frac{V_S V_C}{X_L} \text{sen } \rho + j \left(\frac{V_S^2 - V_S V_R \cos \delta}{X_L} - \frac{V_S V_C \cos \rho}{X_L} \right) \quad (3.4)$$

A potência complexa (3.4) pode ser escrita em função das potências ativa e reativa no sistema não compensado, P_0 e Q_0 , e das potências ativa e reativa compensadas pelo UPFC, P_C e Q_C (3.5).

$$\bar{S}_S = P_S + jQ_S = P_0 + P_C + j(Q_0 + Q_C) \quad (3.5)$$

onde:

$$\begin{aligned}
 P_0 &= \frac{V_S V_R}{X_L} \sin \delta & P_C &= \frac{V_S V_C}{X_L} \sin \rho \\
 Q_0 &= \frac{V_S^2 - V_S V_R \cos \delta}{X_L} & Q_C &= -\frac{V_S V_C}{X_L} \cos \rho
 \end{aligned}
 \tag{3.6}$$

De (3.6) verifica-se que a potência aparente compensada pelo UPFC pode ser expressa por (3.7).

$$S_C = \sqrt{P_C^2 + Q_C^2} = \frac{V_S V_C}{X_L}
 \tag{3.7}$$

De (3.6) e (3.7), obtém-se a relação (3.8) que define a gama de controlo do UPFC.

$$(P_S - P_0)^2 + (Q_S - Q_0)^2 = \left(\frac{V_S V_C}{X_L} \right)^2
 \tag{3.8}$$

Esta gama de controlo do fluxo de potências pode ser representado no plano PQ, como ilustrado na Figura 3.4.

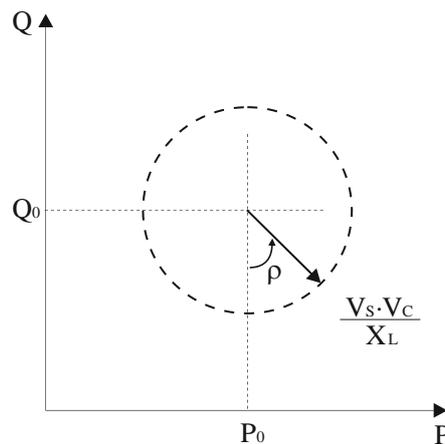


Figura 3.4 – Gama de controlo do fluxo de potências pelo UPFC

De acordo com (3.6), verifica-se que as potências ativa e reativa de compensação, P_C e Q_C , podem ser ajustadas atuando na magnitude da tensão do controlador V_C e no seu ângulo de fase ρ .

Assim, de (3.5) e (3.6), obtém-se a expressão da potência ativa P_S , em função das grandezas de controlo (3.9).

$$P_S(V_C, \rho) = \frac{V_S V_R}{X_L} \sin \delta + \frac{V_S V_C}{X_L} \sin \rho \quad (3.9)$$

Para avaliar a influência dos parâmetros V_C e ρ na expressão (3.9), e considerando que a magnitude das tensões dos dois geradores são iguais, $V_S = V_R$, dividem-se ambos os membros da expressão (3.9) por V_S^2/X_L , obtendo-se a expressão (3.10).

$$P_{SN}(V_C, \rho) = \sin \delta + \frac{V_C}{V_S} \sin \rho \quad (3.10)$$

Na expressão (3.10), assumindo que o ângulo ρ varia em torno de $\pi/2$, $\sin \rho \approx 1$, obtém-se a expressão (3.11).

$$P_{SN1}(V_C, \rho) = \sin \delta + \frac{V_C}{V_S} \quad (3.11)$$

Admitindo-se variações da tensão V_C até 10 % da tensão V_S , de (3.11), obtém-se o gráfico da Figura 3.5, o qual representa a variação da potência ativa P_{SN1} em função de V_C/V_S , para $\delta \in [-30^\circ, +30^\circ]$.

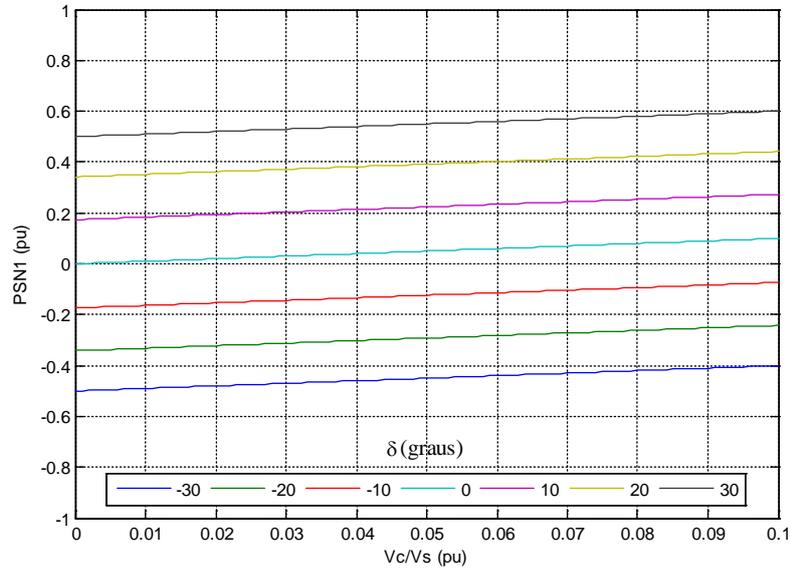


Figura 3.5 – Potência ativa em função de V_C/V_S para $\delta \in [-30^\circ, +30^\circ]$

Observando as curvas do gráfico da Figura 3.5, verifica-se que uma variação de 0.1 pu em V_C/V_S resulta numa variação de 0.1 pu da potência.

Supondo-se agora que na expressão (3.10), a tensão do controlador é constante e igual a $V_C = 0.1 \times V_S$, obtém-se a expressão (3.12).

$$P_{SN2}(V_C, \rho) = \text{sen } \delta + 0.1 \times \text{sen } \rho \quad (3.12)$$

Considerando-se uma variação do ângulo do controlador entre $-\pi/2 \leq \rho \leq \pi/2$, de (3.12), obtém-se o gráfico da Figura 3.6, o qual representa a variação da potência ativa P_{SN2} em função do ângulo ρ , parametrizada em δ ($\delta \in [-30^\circ, +30^\circ]$).

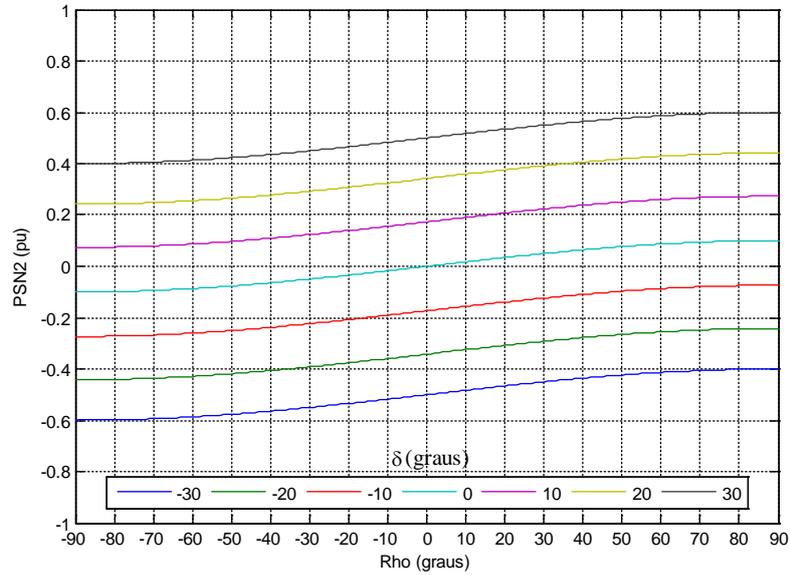


Figura 3.6 – Potência ativa em função de ρ para $\delta \in [-30^\circ, +30^\circ]$

Pela análise do gráfico da Figura 3.6 verifica-se que, para variações de $\rho = \pm 30^\circ$ em torno do ponto de funcionamento, a potência ativa não sofre alterações significativas. Variando o ângulo de fase do controlador entre $-60^\circ \leq \rho \leq 60^\circ$, resulta numa variação de 0.2 pu da potência ativa.

Para se efetuar uma análise idêntica para a variação da potência reativa em função das grandezas de controlo, escreve-se a expressão (3.13), a partir de (3.5) e (3.6).

$$Q_S(V_C, \rho) = \frac{V_S^2 - V_S V_R \cos \delta}{X_L} - \frac{V_S V_C}{X_L} \cos \rho \quad (3.13)$$

Considerando que na expressão (3.13) a magnitude das tensões dos dois barramentos geradores são iguais, $V_S = V_R$, e dividindo a expressão por V_S^2/X_L , obtém-se (3.14).

$$Q_{SN}(V_C, \rho) = (1 - \cos \delta) - \frac{V_C}{V_S} \cos \rho \quad (3.14)$$

Considerando uma variação ρ de 10 % em torno de $\pi/2$, $\cos \rho = 0.156$, obtém-se a expressão (3.15).

$$Q_{SN1}(V_C, \rho) = (1 - \cos \delta) - 0.156 \times \frac{V_C}{V_S} \quad (3.15)$$

Para variações da tensão V_C até 10 % da tensão V_S , de (3.15), obtém-se o gráfico da Figura 3.7, o qual representa a variação da potência reativa Q_{SN1} em função de V_C/V_S , parametrizada em δ .

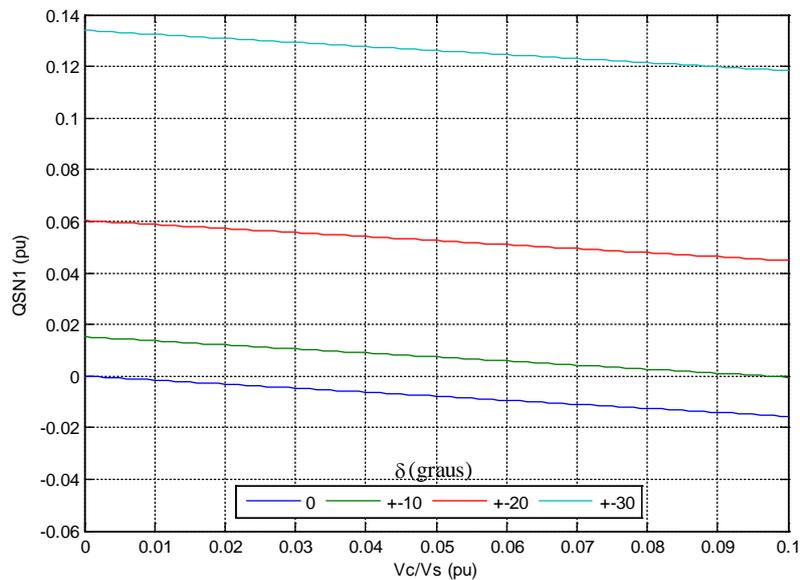


Figura 3.7 – Potência reativa em função de V_C/V_S para $\delta \in [-30^\circ, +30^\circ]$

Observando as curvas do gráfico da Figura 3.7, constata-se que uma variação de 0.1 pu em V_C/V_S resulta numa variação pouco significativa da potência reativa, com valores na ordem dos 0.018 pu.

Supondo-se agora que na expressão (3.14), a tensão do controlador é constante e igual a $V_C = 0.1 \times V_S$, obtém-se (3.16).

$$Q_{SN2}(V_C, \rho) = (1 - \cos \delta) - 0.1 \times \cos \rho \quad (3.16)$$

A partir da expressão (3.16), obtém-se o gráfico da Figura 3.8, que representa a variação da potência reativa Q_{SN2} em função de ρ ($-\pi/2 \leq \rho \leq \pi/2$), parametrizada em δ .

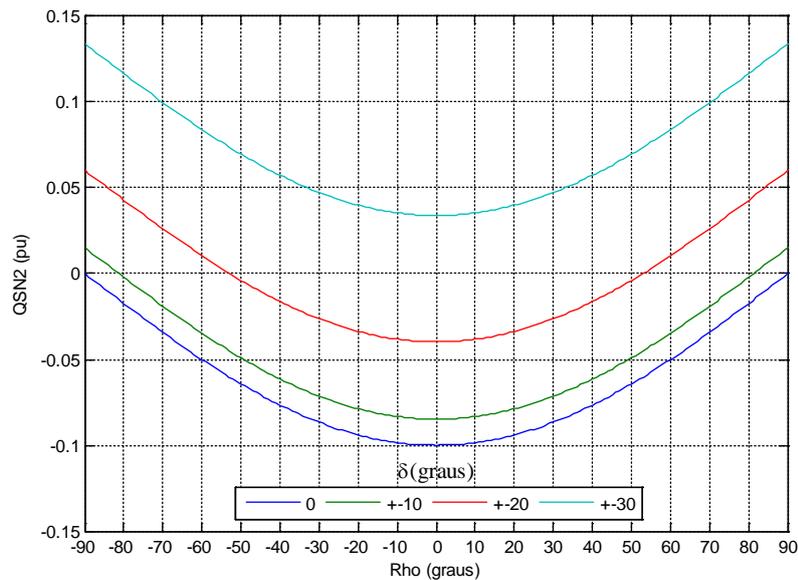


Figura 3.8 – Potência reativa em função de ρ para $\delta \in [-30^\circ, +30^\circ]$

Observando as curvas do gráfico da Figura 3.8, constata-se que a potência reativa pode variar até 0.1 pu com uma variação de ρ até 90° , sendo a máxima variação obtida quando $\rho = 0^\circ$.

3.1.3. MODELO DO UPFC EM REGIME DINÂMICO

Para descrever o modelo da dinâmica do UPFC na transmissão de energia elétrica, considere-se o circuito trifásico equivalente de uma linha de transmissão com UPFC, apresentado na Figura 3.9, no qual os barramentos geradores, emissor e recetor, são respetivamente representados pelas fontes de tensão v_S e v_R , o UPFC representado pela tensão controlável v_C e a linha de transmissão parametrizada pela indutância L_L e resistência R_L para incluir o efeito dinâmico das perdas. No circuito apresentado consideram-se que as fontes de tensão são simétricas e equilibradas e que a amplitude e a fase das mesmas são insensíveis a variações nas potências ativa e reativa, não originando nenhuma dinâmica associada às tensões V_S e V_R quando transformadas para o domínio de *Laplace*.

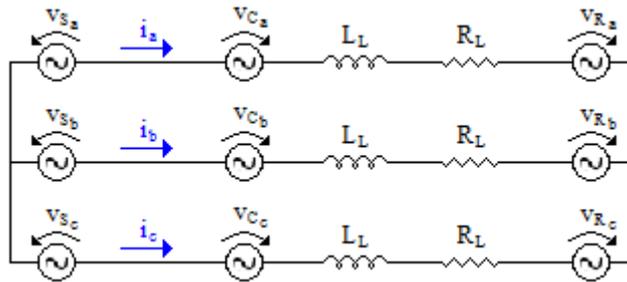


Figura 3.9 – Circuito trifásico equivalente de uma linha transmissão com UPFC

Aplicando as leis de Kirchhoff ao circuito da Figura 3.9, obtêm-se as equações de estado das correntes nas linhas (i_a , i_b , i_c), em função dos parâmetros do circuito (3.17).

$$\frac{d}{dt} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} -\frac{R_L}{L_L} & 0 & 0 \\ 0 & -\frac{R_L}{L_L} & 0 \\ 0 & 0 & -\frac{R_L}{L_L} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L_L} & 0 & 0 \\ 0 & \frac{1}{L_L} & 0 \\ 0 & 0 & \frac{1}{L_L} \end{bmatrix} \begin{bmatrix} v_{S_a} - v_{C_a} - v_{R_a} \\ v_{S_b} - v_{C_b} - v_{R_b} \\ v_{S_c} - v_{C_c} - v_{R_c} \end{bmatrix} \quad (3.17)$$

Para obter um modelo invariante no tempo, aplica-se, ao modelo de estado (3.17), a transformação de *Park* (3.18), dada pela relação (3.19), onde $\theta = \omega t$ é o ângulo do referencial girante *dq*.

$$[T] = \sqrt{\frac{2}{3}} \begin{bmatrix} \cos(\theta) & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta - \frac{4\pi}{3}\right) \\ -\text{sen}(\theta) & -\text{sen}\left(\theta - \frac{2\pi}{3}\right) & -\text{sen}\left(\theta - \frac{4\pi}{3}\right) \\ \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \end{bmatrix} \quad (3.18)$$

$$\begin{bmatrix} x_d \\ x_q \end{bmatrix} = [T] \begin{bmatrix} x_a \\ x_b \\ x_c \end{bmatrix} \quad (3.19)$$

O modelo de estado resultante da transformação, pode escrever-se no referencial girante *dq*, de acordo com (3.20).

$$\frac{d}{dt} \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} -\frac{R_L}{L_L} & \omega \\ -\omega & -\frac{R_L}{L_L} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \frac{1}{L_L} & 0 \\ 0 & \frac{1}{L_L} \end{bmatrix} \begin{bmatrix} v_{S_d} - v_{C_d} - v_{R_d} \\ v_{S_q} - v_{C_q} - v_{R_q} \end{bmatrix} \quad (3.20)$$

Aplicando a transformada de *Laplace* ao modelo de estado (3.20) obtém-se as correntes da linha no referencial dq , no domínio da frequência (3.21).

$$\begin{cases} \left(s + \frac{R_L}{L_L} \right) I_d(s) = \omega I_q(s) + \frac{1}{L_L} (V_{S_d}(s) - V_{C_d}(s) - V_{R_d}(s)) \\ \left(s + \frac{R_L}{L_L} \right) I_q(s) = -\omega I_d(s) + \frac{1}{L_L} (V_{S_q}(s) - V_{C_q}(s) - V_{R_q}(s)) \end{cases} \quad (3.21)$$

O sistema (3.21) é reescrito em (3.22) de forma a isolar cada uma das componentes (d e q) da corrente da linha, em função das tensões V_S , V_R e V_C .

$$\begin{bmatrix} I_d(s) \\ I_q(s) \end{bmatrix} = \frac{\begin{bmatrix} (sL_L + R_L) & \omega L_L \\ -\omega L_L & sL_L + R_L \end{bmatrix}}{(sL_L + R_L)^2 + (\omega L_L)^2} \begin{bmatrix} V_{S_d}(s) - V_{C_d}(s) - V_{R_d}(s) \\ V_{S_q}(s) - V_{C_q}(s) - V_{R_q}(s) \end{bmatrix} \quad (3.22)$$

O modelo dinâmico do UPFC nas coordenadas de *Park* (3.22) será utilizado para projetar controladores lineares para controlo das potências ativa e reativa, permitindo este modelo dimensionar compensadores PI com desacoplamento das potências ativa P_S e reativa Q_S [31], [32].

3.2. CONTROLADOR LINEAR COM DESACOPLAMENTO DAS POTÊNCIAS ATIVA E REATIVA

Para o circuito trifásico equivalente de uma linha de transmissão, apresentado na Figura 3.9, a potência ativa trifásica instantânea no gerador do barramento emissor pode ser calculada pelo somatório do produto entre as tensões simples do gerador e as correntes de cada fase da linha [33], como indicado em (3.23), onde por comodidade de omitiu a dependência de t das variáveis.

$$p_S = v_{S_a} i_a + v_{S_b} i_b + v_{S_c} i_c \quad (3.23)$$

À equação (3.23) corresponde a representação matricial (3.24).

$$p_S = \begin{bmatrix} v_{S_a} \\ v_{S_b} \\ v_{S_c} \end{bmatrix}^T \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.24)$$

Pode-se aplicar à equação (3.24) a transformada de *Park* (3.18) e (3.19). A equação resultante da transformação corresponde à expressão da potência ativa em função da tensão e da corrente no referencial girante *dq* (3.25).

$$\begin{aligned} p_S &= \left([T]^T \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix} \right)^T [T]^T \begin{bmatrix} i_d \\ i_q \end{bmatrix} \Leftrightarrow \\ p_S &= \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix}^T [T][T]^T \begin{bmatrix} i_d \\ i_q \end{bmatrix} \Leftrightarrow \\ p_S &= \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix}^T \begin{bmatrix} i_d \\ i_q \end{bmatrix} \end{aligned} \quad (3.25)$$

Para o mesmo sistema trifásico representado na Figura 3.9, em regime sinusoidal puro, a componente reativa da potência trifásica no gerador do barramento emissor pode ser calculada pelo somatório do produto entre as tensões compostas do gerador com as correntes de linha em quadratura [33], como indicado em (3.26), onde por comodidade de omitiu a dependência de *t* das variáveis.

$$q_S = \frac{1}{\sqrt{3}} (v_{S_{bc}} i_a + v_{S_{ca}} i_b + v_{S_{ab}} i_c) \quad (3.26)$$

À equação (3.26) corresponde a representação matricial (3.27).

$$q_s = \frac{1}{\sqrt{3}} \begin{bmatrix} v_{S_{bc}} \\ v_{S_{ca}} \\ v_{S_{ab}} \end{bmatrix}^T \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \quad (3.27)$$

Num sistema de tensões trifásicas equilibradas, para o qual se verificam as relações (3.28), a equação (3.27) pode ser escrita em função das tensões simples de acordo com (3.29).

$$\begin{cases} v_{S_{ab}} = v_{S_a} - v_{S_b} \\ v_{S_{bc}} = v_{S_b} - v_{S_c} \\ v_{S_{ca}} = v_{S_c} - v_{S_a} \end{cases} \quad (3.28)$$

$$\begin{aligned} q_s &= \frac{1}{\sqrt{3}} \begin{bmatrix} v_{S_b} - v_{S_c} \\ v_{S_c} - v_{S_a} \\ v_{S_a} - v_{S_b} \end{bmatrix}^T \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \Leftrightarrow \\ q_s &= \frac{1}{\sqrt{3}} \left(\begin{bmatrix} 0 & 1 & -1 \\ -1 & 0 & 1 \\ 1 & -1 & 0 \end{bmatrix} \begin{bmatrix} v_{S_a} \\ v_{S_b} \\ v_{S_c} \end{bmatrix} \right)^T \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \Leftrightarrow \\ q_s &= \frac{1}{\sqrt{3}} \begin{bmatrix} v_{S_a} \\ v_{S_b} \\ v_{S_c} \end{bmatrix}^T \begin{bmatrix} 0 & -1 & 1 \\ 1 & 0 & -1 \\ -1 & 1 & 0 \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} \end{aligned} \quad (3.29)$$

Aplica-se à equação (3.29) a transformada de *Park* (3.18), dada pela relação (3.19). A equação resultante da transformação corresponde à expressão da potência reativa em função da tensão e da corrente da linha no referencial girante dq (3.30).

$$\begin{aligned}
q_s &= \frac{1}{\sqrt{3}} \left([T]^T \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix} \right)^T \begin{bmatrix} 0 & -1 & 1 \\ 1 & 0 & -1 \\ -1 & 1 & 0 \end{bmatrix} [T]^T \begin{bmatrix} i_d \\ i_q \end{bmatrix} \Leftrightarrow \\
q_s &= \frac{1}{\sqrt{3}} \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix}^T [T] \begin{bmatrix} 0 & -1 & 1 \\ 1 & 0 & -1 \\ -1 & 1 & 0 \end{bmatrix} [T]^T \begin{bmatrix} i_d \\ i_q \end{bmatrix} \Leftrightarrow \\
q_s &= \begin{bmatrix} v_{S_d} \\ v_{S_q} \end{bmatrix}^T \begin{bmatrix} 0 & -1 \\ 1 & 0 \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix}
\end{aligned} \tag{3.30}$$

De (3.25) e (3.30) obtém-se o sistema (3.31) com as expressões da potência ativa e reativa fornecidas pelo gerador do barramento emissor.

$$\begin{bmatrix} p_s \\ q_s \end{bmatrix} = \begin{bmatrix} v_{S_d} & v_{S_q} \\ v_{S_q} & -v_{S_d} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} \tag{3.31}$$

Considerando que na transformação de *Park* realizada a tensão do gerador do barramento emissor está em sincronismo com o referencial girante dq , tal que o valor da tensão segundo o eixo q é nulo ($v_{S_q} = 0$), resulta que o sistema de equações (3.31) pode ser simplificado por (3.32).

$$\begin{cases} p_s = v_{S_d} i_d \\ q_s = -v_{S_d} i_q \end{cases} \tag{3.32}$$

O sistema (3.32) permite verificar que pela transformação das grandezas de cálculo para o referencial girante dq , obtém-se uma simplificação no processo de cálculo das potências trifásicas, resultante da anulação da componente da tensão segundo o eixo q , permitindo que o cálculo de cada uma das grandezas dependa unicamente de uma das componentes da corrente que circula na linha. Verifica-se então, que o cálculo da potência ativa depende unicamente da componente direta

da corrente i_d e o cálculo da potência reativa depende da componente em quadratura i_q .

Substituindo em (3.32) as correntes definidas por (3.22), obtêm-se as potências ativa e reativa na linha em função das tensões nos barramentos e no UPFC e dos parâmetros da linha (3.33). Para efeito de simplificação de notação não é representada a dependência do operador s de *Laplace* nas variáveis.

$$\begin{cases} P_S = V_{S_d} \left[\frac{(sL_L + R_L)(V_{S_d} - V_{R_d}) - \omega L_L V_{R_q}}{(sL_L + R_L)^2 + (\omega L_L)^2} - \frac{(sL_L + R_L)V_{C_d} + \omega L_L V_{C_q}}{(sL_L + R_L)^2 + (\omega L_L)^2} \right] \\ Q_S = V_{S_d} \left[\frac{(sL_L + R_L)V_{R_q} + \omega L_L (V_{S_d} - V_{R_d})}{(sL_L + R_L)^2 + (\omega L_L)^2} - \frac{\omega L_L V_{C_d} - (sL_L + R_L)V_{C_q}}{(sL_L + R_L)^2 + (\omega L_L)^2} \right] \end{cases} \quad (3.33)$$

Cada uma das potência definidas por (3.33) é composta por duas frações, uma fração constante que corresponde às potências ativa e reativa no sistema não compensado, P_0 e Q_0 , a qual depende das tensões nos barramentos e dos parâmetros da linha, e uma fração variável que corresponde às potências ativa e reativa compensadas pelo UPFC, ΔP e ΔQ , a qual depende da tensão gerada na linha pelo controlador (3.34).

$$\begin{cases} P_S = P_0 + \Delta P \\ Q_S = Q_0 + \Delta Q \end{cases} \quad (3.34)$$

As expressões das potências compensadas pelo UPFC, ΔP e ΔQ , são apresentadas na forma matricial (3.35).

$$\begin{bmatrix} \Delta P \\ \Delta Q \end{bmatrix} = \frac{-V_{S_d}}{(sL_L + R_L)^2 + (\omega L_L)^2} \begin{bmatrix} (sL_L + R_L) & \omega L_L \\ \omega L_L & -(sL_L + R_L) \end{bmatrix} \begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} \quad (3.35)$$

A expressão (3.35) pode ser escrita na forma simplificada (3.36),

$$\begin{bmatrix} \Delta P \\ \Delta Q \end{bmatrix} = \frac{V_{S_d}}{\det[A]} [A] \begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} \quad (3.36)$$

na qual se introduziu a matriz A contendo os parâmetros da linha de transmissão, sendo:

$$\det[A] = -(sL_L + R_L)^2 + (\omega L_L)^2 \quad (3.37)$$

$$[A] = \begin{bmatrix} (sL_L + R_L) & \omega L_L \\ \omega L_L & -(sL_L + R_L) \end{bmatrix}$$

A expressão (3.37) corresponde à compensação das potências ativa e reativa na linha pelo UPFC, estando escrita em ordem à dinâmica direta do sistema de controlo. Para se projetar um controlador linear com desacoplamento das potências ativa e reativa irá recorrer-se a um processo de linearização do sistema por dinâmica inversa [31].

3.2.1. LINEARIZAÇÃO POR DINÂMICA INVERSA

Invertendo o modelo (3.36) obtém-se o modelo (3.38), no qual as variáveis de controlo V_{C_d} e V_{C_q} são escritas em função da dinâmica das potências ativa e reativa controláveis ΔP_{ref} e ΔQ_{ref} .

$$\begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} = \frac{1}{V_{S_d}} \det[A] [A]^{-1} \begin{bmatrix} \Delta P_{ref} \\ \Delta Q_{ref} \end{bmatrix} \quad (3.38)$$

De referir que no modelo (3.38) se verificam as seguintes relações:

$$\det[A][A]^{-1} = \text{adj}[A]$$

$$\text{adj}[A] = \begin{bmatrix} -(sL_L + R_L) & -\omega L_L \\ -\omega L_L & (sL_L + R_L) \end{bmatrix} = -[A] \quad (3.39)$$

De acordo com (3.39), o modelo (3.38) pode ser reescrito numa forma mais simplificada (3.40).

$$\begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} = -\frac{1}{V_{S_d}} [A] \begin{bmatrix} \Delta P_{ref} \\ \Delta Q_{ref} \end{bmatrix} \quad (3.40)$$

O modelo (3.40) pode ser utilizado num sistema de controlo em malha aberta para calcular os sinais de controlo V_{C_d} e V_{C_q} . No entanto, este cálculo não é viável devido à existência de zeros na função de transferência do sistema, para além de que o controlo em cadeia aberta resultaria numa elevada sensibilidade a erros de modelação ou a dinâmica não representada [31]. Para se obter um sistema de controlo das potências ativa e reativa em cadeia fechada, adiciona-se o controlador linear de primeira ordem (integrador) $C(s) = 1/sT_p$, para dotar o sistema (3.40) com erro estático de posição nulo, obtendo-se o modelo (3.41).

$$\begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} = -\frac{1}{sT_p} \frac{1}{V_{S_d}} [A] \begin{bmatrix} \Delta P_{ref} - \Delta P \\ \Delta Q_{ref} - \Delta Q \end{bmatrix} \quad (3.41)$$

De (3.36) e (3.41) obtém-se a cadeia de controlo em malha fechada das potências ativa e reativa, representada na Figura 3.10.

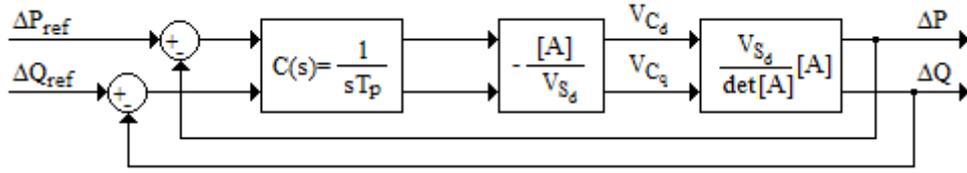


Figura 3.10 – Diagrama de blocos em cadeia fechada do controlador com desacoplamento das potências ativa e reativa

O controlador definido por (3.41) pode ser escrito em função das potências ativa e reativa totais na linha, de acordo com as considerações apresentadas em (3.42), obtendo-se o modelo de controle (3.43).

$$\begin{cases} \Delta P = P_S - P_0 \\ \Delta Q = Q_S - Q_0 \end{cases} \Rightarrow \begin{cases} \Delta P_{ref} - \Delta P = P_{S_{ref}} - P_0 - P_S + P_0 = P_{S_{ref}} - P_S \\ \Delta Q = Q_{S_{ref}} - Q_0 - Q_S + Q_0 = Q_{S_{ref}} - Q_S \end{cases} \quad (3.42)$$

$$\begin{cases} \Delta P_{ref} = P_{S_{ref}} - P_0 \\ \Delta Q_{ref} = Q_{S_{ref}} - Q_0 \end{cases}$$

$$\begin{bmatrix} V_{C_d} \\ V_{C_q} \end{bmatrix} = -\frac{1}{V_{S_d}} \begin{bmatrix} \frac{(sL_L + R_L)}{sT_p} & \frac{\omega L_L}{sT_p} \\ \frac{\omega L_L}{sT_p} & -\frac{(sL_L + R_L)}{sT_p} \end{bmatrix} \begin{bmatrix} P_{S_{ref}} - P_S \\ Q_{S_{ref}} - Q_S \end{bmatrix} \quad (3.43)$$

O modelo (3.43) é constituído por dois controladores proporcionais integrais e dois controladores integrais, sendo cada uma das duas saídas do controlador formada por duas dinâmicas distintas do sistema. O diagrama de blocos do sistema global de controlo com desacoplamento das potências ativa e reativa é apresentado na Figura 3.11.

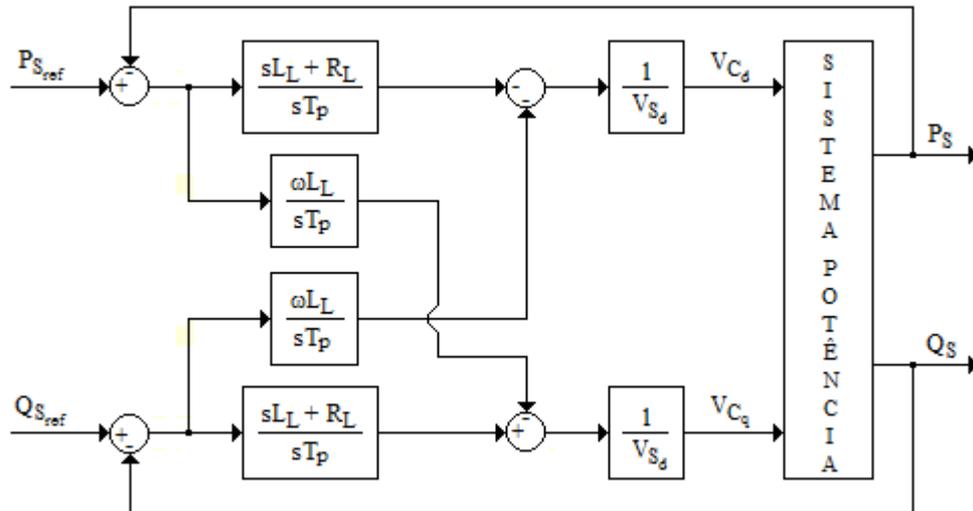


Figura 3.11 – Diagrama de blocos do sistema global de controle com desacoplamento das potências ativa e reativa

O controlador com desacoplamento das potências ativa e reativa projetado neste capítulo será utilizado na implementação dos algoritmos de controle do controlador do conversor do DPFC, proporcionando, tal como no UPFC, um controle independente das potências ativa e reativa.

Capítulo 4. CONTROLADORES DISTRIBUÍDOS DE TRÂNSITO DE ENERGIA

Neste capítulo apresenta-se o Controlador Distribuído de Trânsito de Energia (DPFC). Neste contexto, é exposto o seu princípio de funcionamento e definida a topologia proposta para o conversor série dos módulos DPFC. Obtém-se o modelo comutado no espaço de estados para o conversor proposto e projetam-se controladores com compensadores proporcionais integrais para controlo da tensão DC no barramento de alimentação do conversor. Partindo do modelo comutado no espaço de estados, definem-se as leis de controlo da tensão AC de saída do conversor, utilizando o método de Controlo por Modo de Deslizamento (SMC – *Sliding Mode Control*). Define-se a estratégia de comutação que permite projetar o modulador por largura de impulso (PWM) para o conversor dos módulos DPFC.

4.1. CONFIGURAÇÃO DO DPFC

Na Figura 4.1 é ilustrada a configuração dos dispositivos DPFC projetados. Cada dispositivo é constituído por um conversor eletrónico de potência com um condensador DC capaz de fornecer a tensão U_{dc} requerida pelo conversor, um transformador série para acoplamento à linha de transmissão e um filtro passa-baixo capaz de reduzir as harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC.

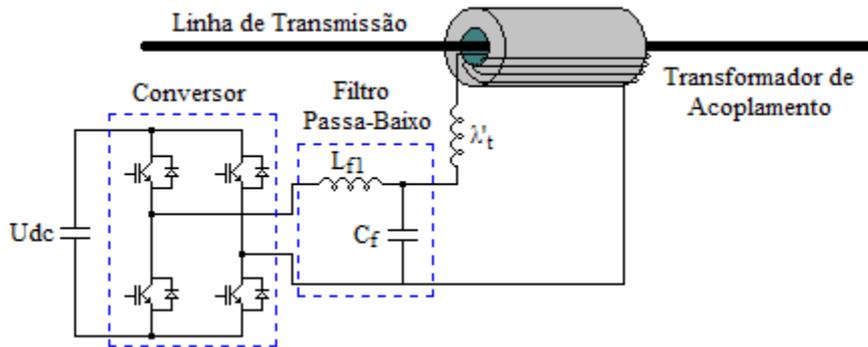


Figura 4.1 – Configuração dos módulos DPFC

4.2. PRINCÍPIO DE FUNCIONAMENTO

O DPFC é um sistema modular que pode ser inserido nas linhas elétricas de transmissão existentes. Tendo a possibilidade de controlar o trânsito de energia, executa as funções clássicas de um UPFC. O DPFC utiliza múltiplos conversores monofásicos de pequenas dimensões, distribuídos em série com cada uma das fases da linha de transmissão, eventualmente cooperando entre eles, para controlar de forma independente as potências ativa e reativa. Cada módulo DPFC injeta na linha de transmissão um vetor de tensão AC de amplitude relativamente pequena e fase controláveis, para variar o ângulo de transmissão e a impedância da linha e conseqüentemente controlar o trânsito de energia da linha. A utilização de um número elevado de módulos DPFC em cada fase da linha de transmissão proporciona uma grande fiabilidade ao sistema devido à possibilidade de redundância oferecida pelo número elevado de módulos. Cada conversor dentro do DPFC é independente e tem o seu próprio condensador DC, permitindo obter a tensão DC necessária para fornecer a tensão AC de saída. A Figura 4.2 ilustra o esquema da configuração de uma fase da linha de transmissão com módulos DPFC.



Figura 4.2 – Linha de transmissão com módulos DPFC

Para proporcionar um controlo independente das potências ativa e reativa, tal como no UPFC, é necessário fornecer potência ativa aos módulos DPFC, garantido o valor da tensão DC do condensador (U_{dc}). Para eliminar o conversor paralelo do UPFC, propõe-se que a potência ativa necessária seja entregue a todos os módulos DPFC usando uma corrente de terceira-harmónica injetada na linha de transmissão. É possível com o DPFC absorver potência ativa na terceira-harmónica e injetá-la à frequência fundamental. Na Figura 4.3 ilustra-se um diagrama do fluxo de potências numa linha de transmissão com módulos DPFC, onde cada módulo lida com potência ativa e reativa à frequência fundamental e potência ativa à frequência da terceira-harmónica. A potência ativa requerida pelos módulos DPFC pode ser fornecida por um conversor de tensão paralelo convencional, como descrito em [20], representado na Figura 4.3 como uma fonte de corrente de terceira-harmónica (I_{3h}).

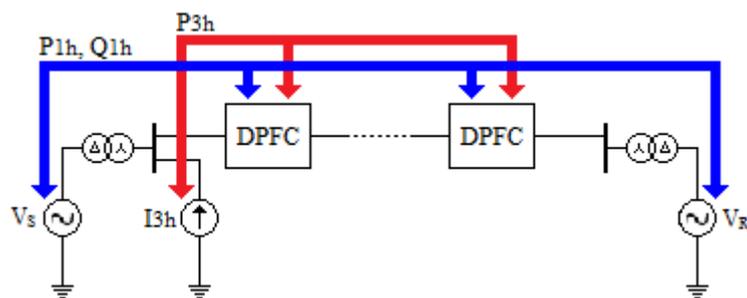


Figura 4.3 – Diagrama do fluxo de potências

Como ilustrado na Figura 4.3, a linha de transmissão transporta correntes na frequência fundamental e na terceira-harmônica. De modo a bloquear a harmônica que transporta a potência ativa para os módulos DPFC, prevenindo a sua propagação pela restante rede de transmissão, foi escolhida uma harmônica de sequência zero, visto que os transformadores mais utilizados nos sistemas de transmissão são em triângulo-estrela, os quais bloqueiam estas componentes de forma natural. Na Figura 4.4 apresenta-se o modelo simplificado do transformador triângulo-estrela, com e sem ligação do neutro à terra, para componentes de sequência zero.

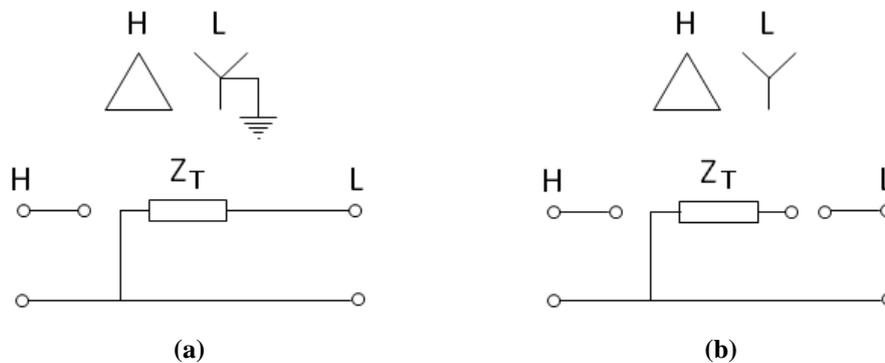


Figura 4.4 – Modelo simplificado do transformador estrela-triângulo para componentes de sequência zero: a) Com ligação do neutro à terra. b) Sem ligação do neutro à terra

4.3. TOPOLOGIA DE CONVERSÃO

4.3.1. MODELO DO CONVERSOR

A topologia proposta para o conversor série dos módulos DPFC consiste num conversor monofásico em ponte completa, como representado na Figura 4.5. Cada um dos dois braços do conversor partilha o barramento DC comum, fornecido pela tensão do condensador v_C ($v_C \approx U_{dc}$), permitindo ao conversor entregar um de três possíveis níveis de tensão U_{dc} , 0 ou $-U_{dc}$.

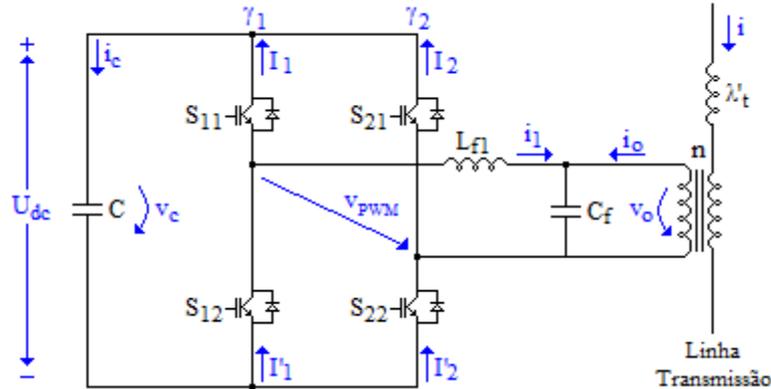


Figura 4.5 – Topologia do conversor série do DPFC

4.3.1.1. VARIÁVEIS DE COMUTAÇÃO

Assumindo os semicondutores de potência como interruptores ideais, cada braço do conversor pode ser representado pela variável de comutação γ_k ($k \in \{1,2\}$) e cada interruptor representado pela variável de controle S_{ki} . Embora cada interruptor tenha dois estados possíveis, *ON* ($S_{ki} = 1$) ou *OFF* ($S_{ki} = 0$), para garantir as restrições topológicas deste conversor, para cada braço, a estratégia de comutação deve garantir estados complementares entre o par de condutores de cada braço ($S_{k1} = \overline{S_{k2}}$). De acordo com esta restrição, a variável de comutação γ_k é definida por (4.1).

$$\gamma_k(t) = \begin{cases} 1 & \text{se } S_{k1} \text{ ON e } S_{k2} \text{ OFF} \\ 0 & \text{se } S_{k2} \text{ ON e } S_{k1} \text{ OFF} \end{cases} \quad (4.1)$$

Assim, para o conversor monofásico em ponte completa, representado na Figura 4.5, são permitidas quatro possíveis combinações dos estados dos interruptores, resultando nos três diferentes níveis de tensão de saída indicados na Tabela 4.1.

Tabela 4.1 – Níveis da tensão de saída do conversor monofásico em ponte completa para os correspondentes estados dos interruptores

γ_1	γ_2	S_{11}	S_{12}	S_{21}	S_{22}	v_{PWM}
0	0	0	1	0	1	0
0	1	0	1	1	0	$-U_{dc}$
1	0	1	0	0	1	U_{dc}
1	1	1	0	1	0	0

4.3.1.2. MODELO COMUTADO NO ESPAÇO DE ESTADOS

Analisando o conversor da Figura 4.5, na qual o filtro passa-baixo de saída é considerado praticamente ideal, a tensão v_{PWM} (4.2) e as correntes I_k (4.3) podem ser escritas como função das variáveis de comutação γ_k .

$$v_{PWM} = (\gamma_1 - \gamma_2)v_C \quad (4.2)$$

$$\begin{cases} I_1 = -\gamma_1 i_1 \\ I_2 = +\gamma_2 i_1 \end{cases} \quad (4.3)$$

Utilizando as leis de Kirchhoff, a derivada da tensão do condensador do conversor v_C é dada por (4.4).

$$\frac{dv_C}{dt} = \frac{(\gamma_2 - \gamma_1)}{C} i_1 \quad (4.4)$$

Considerando a Figura 4.5, a corrente de saída na indutância L_{f1} do conversor (i_1) e a tensão de saída no condensador C_f (v_o) podem ser expressas por (4.5).

$$\begin{aligned}\frac{di_1}{dt} &= \frac{1}{L_{f1}} [(\gamma_1 - \gamma_2)v_C - v_o] \\ \frac{dv_o}{dt} &= \frac{1}{C_f}(i_1 + i_o)\end{aligned}\quad (4.5)$$

Considerando as expressões (4.4) e (4.5), obtém-se o modelo comutado no espaço de estados (4.6) para o conversor proposto, com variáveis de estado v_C , i_1 e v_o .

$$\frac{d}{dt} \begin{bmatrix} v_C \\ i_1 \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & \frac{\gamma_2 - \gamma_1}{C} & 0 \\ \frac{\gamma_1 - \gamma_2}{L_{f1}} & 0 & -\frac{1}{L_{f1}} \\ 0 & \frac{1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} v_C \\ i_1 \\ v_o \end{bmatrix} + \begin{bmatrix} 0 \\ 0 \\ \frac{1}{C_f} \end{bmatrix} i_o \quad (4.6)$$

De (4.2) verifica-se que todas as variáveis de estado do modelo dependem da corrente da linha de transmissão, refletida na corrente do secundário do transformador i_o e nos estados das variáveis de comutação γ_k , as quais estão incluídas na matriz da dinâmica. Os parâmetros da linha de transmissão não são relevantes para o modelo, visto que a informação relativa à corrente na linha i_o já se encontra incluída no mesmo. Assim, para controlar este sistema, a dinâmica da tensão do condensador DC v_C deve ser considerada muito lenta, para que possa ser separada das dinâmicas mais rápidas da corrente i_1 e da tensão v_o , sendo esta última controlada utilizando os graus de liberdade das variáveis de comutação γ_k . Conclui-se também que, para que o modelo tenha suficientes variáveis de controlo, a corrente de saída i_o deve conter duas componentes distintas, a diferentes frequências.

4.3.2. MODELO SIMPLIFICADO

Do ponto de vista conceptual, para controlar a potência ativa e reativa da linha e para absorver potência ativa usando uma corrente de terceira-harmónica injetada na linha, cada módulo DPFC pode ser visto como duas fontes de tensão controladas dispostas em série com a linha de transmissão. Assim, o conversor apresentado na Figura 4.5 deve gerar uma tensão com duas componentes, cada uma a frequência diferente, uma à frequência fundamental ($v_{o,1h}$) e outra à frequência da terceira-harmónica ($v_{o,3h}$), como representado na Figura 4.6.

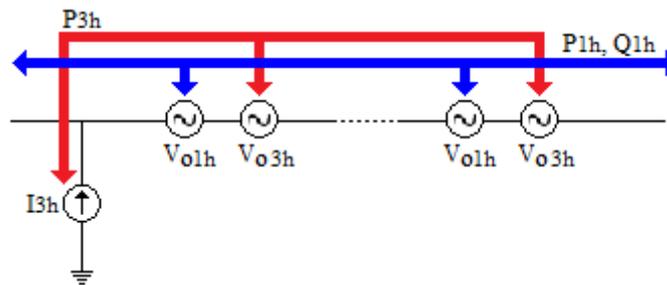


Figura 4.6 – Modelo simplificado do DPFC

A tensão $v_{o,1h}$ gerada em série com a linha, atua como uma fonte de tensão AC síncrona à frequência fundamental, com magnitude e ângulo de fase controlável, resultando na injeção de potência ativa e reativa entre o conversor e a linha, permitindo o controlo independente da potência ativa e reativa da linha à frequência fundamental (P_{1h} e Q_{1h}). A potência reativa é trocada entre o conversor e a linha e a potência ativa é fornecida pelo conversor à custa da energia do condensador DC. Assim, a tensão série $v_{o,3h}$ deve regular a tensão do barramento DC ($v_C \approx U_{dc}$), absorvendo potência ativa da corrente de linha à frequência da terceira-harmónica (P_{3h}). Esta potência ativa absorvida da terceira-harmónica, desprezando perdas, iguala a potência ativa injetada pelo conversor à frequência fundamental, para uma tensão v_C constante.

4.4. ALGORITMOS DE MODULAÇÃO

Num sistema de transmissão com múltiplos módulos DPFC, cada módulo possui um controlador local para o seu conversor. Adicionalmente, é necessário um sistema de controlo central para sincronismo e para gerar os sinais de referência para todos os módulos DPFC, que poderão ser transmitidos por comunicação sem fios (*wireless*) entre os módulos DPFC e o sistema de operação da rede elétrica.

Na Figura 4.7 apresenta-se o diagrama de blocos do controlador projetado para o conversor série dos módulos DPFC.

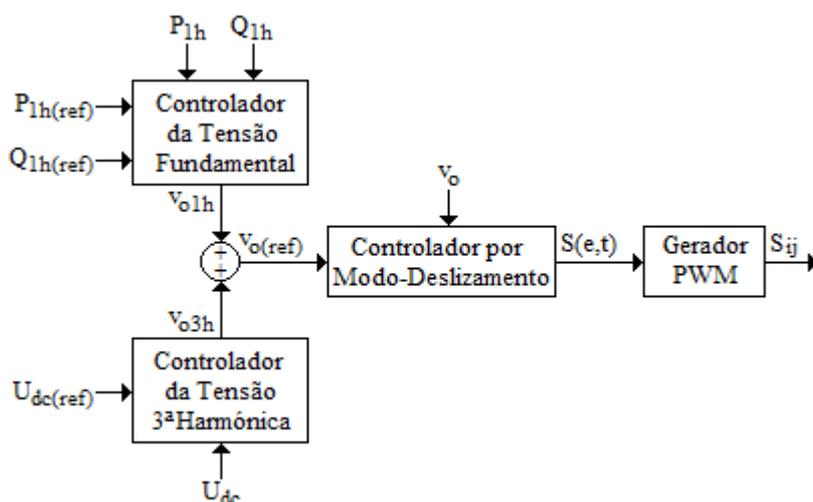


Figura 4.7 – Diagrama blocos do controlador do conversor do DPFC

O controlador apresentado a Figura 4.7 tem duas malhas de controlo principais:

- 1) Controlador da componente fundamental da tensão de saída;
- 2) Controlador da componente de terceira-harmónica da tensão de saída.

Cada malha de controlo é responsável por gerar o valor de referência da tensão $v_{o,1h}$ e $v_{o,3h}$, à frequência correspondente, de modo que a tensão de saída do

conversor seja $v_o = v_{o,1h} + v_{o,3h}$. Para gerar os sinais de comutação aplicados aos semicondutores do conversor é utilizado um controlador por modo de deslizamento [22], [23], [24], [25] e um modulador por largura de impulso (PWM). A função de cada controlador é seguidamente explicada.

4.4.1. CONTROLADOR DA TENSÃO AC FUNDAMENTAL

O controlador da tensão AC fundamental é a principal malha do controlador do conversor do DPFC, proporcionando, tal como no UPFC, um controlo independente das potências ativa e reativa. O princípio de funcionamento do controlador consiste em injetar um vetor de tensão controlável à frequência fundamental, de amplitude relativamente pequena, cooperando no controlo da potência ativa e reativa na linha. A gama de controlo pelo DPFC, do fluxo de potências ativa e reativa, P_{1h} e Q_{1h} , depende desta tensão gerada, sendo esta capacidade representada pela seguinte relação (de (3.8)):

$$\left(P_{1h} - P_{0,1h}\right)^2 + \left(Q_{1h} - Q_{0,1h}\right)^2 = \left(\frac{V_{o,1h} V_S}{X_{L,1h}}\right)^2 \quad (4.7)$$

onde $P_{0,1h}$ e $Q_{0,1h}$ são respetivamente as potências ativa e reativa não compensadas do sistema à frequência fundamental, $X_{L,1h}$ a impedância da linha à frequência fundamental, $V_{o,1h}$ a magnitude da tensão gerada à frequência fundamental e V_S a magnitude da tensão do gerador do barramento AC emissor. A capacidade de controlo do fluxo de potências expressa em (4.7) pode ser representado no plano PQ, como ilustrado na Figura 4.8.

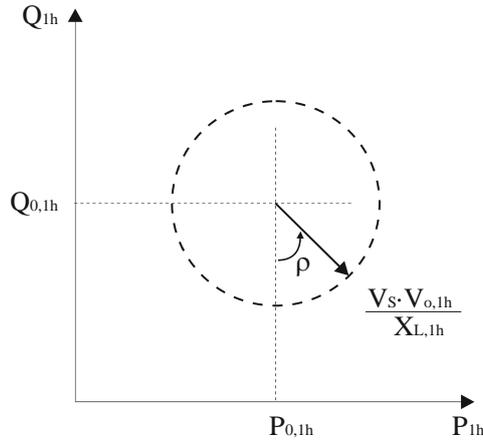


Figura 4.8 – Gama de controle do fluxo de potências pelo DPFC

Considerando que a linha de transmissão está equipada com n dispositivos DPFC, a gama de controle das potências, de cada dispositivo DPFC, é dada por:

$$\begin{cases} P_{dpfc} = \frac{P_{1h} - P_{0,1h}}{n_{dpfcs}} = \frac{V_S V_{o,1h} \sin \rho}{X_L} \\ Q_{dpfc} = \frac{Q_{1h} - Q_{0,1h}}{n_{dpfcs}} = \frac{-V_S V_{o,1h} \cos \rho}{X_L} \end{cases} \quad (4.8)$$

onde o vetor de tensão injetado pelo conversor $v_{o,1h} = \sqrt{2}V_{o,1h} \sin(\omega_n t + \rho)$ é representado pela magnitude $\sqrt{2}V_{o,1h}$ e pelo ângulo de fase ρ . A partir das expressões (4.7) e (4.8), obtêm-se as equações que definem a magnitude da tensão de saída à frequência fundamental (4.9) e do ângulo de fase (4.10) em função dos parâmetros da linha ($X_{L,1h}$) e da compensação realizada (P_{dpfc} , Q_{dpfc} e S_{dpfc}).

$$V_{o,1h} = \frac{S_{dpfc} X_{L,1h}}{V_S} \quad (4.9)$$

$$\rho = \tan^{-1} \left(-\frac{P_{dpfc}}{Q_{dpfc}} \right) \quad (4.10)$$

A expressão da tensão (4.9) determina a gama global de controlo da potência na linha pelo DPFC, enquanto que a variação do ângulo de fase (4.10) resulta num incremento ou decréscimo da potência ativa e reativa, de acordo com a Tabela 4.2.

Tabela 4.2 – Variação do fluxo de potências ativa e reativa de acordo com o ângulo de fase da tensão gerada

ρ (graus)	P_{1h}	Q_{1h}
-180		Aumenta
]-180, -90[Diminui	Aumenta
-90	Diminui	
]-90, 0[Diminui	Diminui
0		Diminui
]0, 90[Aumenta	Diminui
90	Aumenta	
]90, 180[Aumenta	Aumenta

4.4.2. CONTROLADOR DA TENSÃO DC

A malha de controlo à frequência da terceira-harmónica é responsável por manter o nível de tensão do barramento DC do conversor do DPFC, utilizando potência ativa da linha à frequência da terceira-harmónica. Assim, o produto da corrente de terceira-harmónica injetada na linha com uma terceira-harmónica da tensão controlável, gerada em série com a linha, traduzir-se-á numa potência ativa entregue ao conversor do DPFC.

Para tal, a tensão série gerada deve comportar-se como se fosse a tensão aos terminais de uma resistência série virtual ($R_{3h}(t)$), de lenta variação no tempo, de modo a que no transformador se tenha uma tensão de terceira-harmónica no enrolamento do secundário $v_{o,3h} = nR_{3h}i_{3h}$, onde i_{3h} é a corrente de linha de

terceira-harmónica e n a razão de transformação do transformador. A troca de energia na terceira-harmónica entre o DPFC e a linha de transmissão varia em resposta à variação do valor da resistência virtual R_{3h} . Como resultado, a tensão do barramento DC do conversor pode ser regulada.

Dado que o DPFC lida com grandezas à frequência fundamental e à frequência da terceira-harmónica, a troca de energia no conversor do DPFC pode ser representada por um circuito equivalente com duas malhas operando a diferentes frequências, partilhando o mesmo barramento DC, como ilustrado na Figura 4.9.

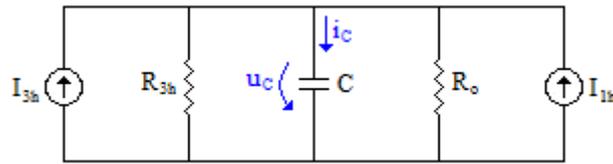


Figura 4.9 – Circuito equivalente da transferência de energia no conversor do DPFC

A energia trocada entre o lado DC do conversor e a linha de transmissão é dada por:

$$P_{dc} = u_c i_c = P_{o,1h} + P_{o,3h} = R_o i_{1h}^2 + R_{3h} i_{3h}^2 \quad (4.11)$$

onde R_{3h} é a resistência virtual à frequência da terceira-harmónica e R_o é a resistência equivalente de saída à frequência fundamental. De (4.11) obtém-se a dinâmica da tensão do barramento DC (du_c/dt) (4.12).

$$\frac{du_c}{dt} = \frac{i_c}{C} \Rightarrow u_c \frac{du_c}{dt} = \frac{u_c i_c}{C} \Rightarrow \frac{1}{2} \frac{du_c^2}{dt} = \frac{R_o i_{1h}^2 + R_{3h} i_{3h}^2}{C} \quad (4.12)$$

De (4.12), a dinâmica do quadrado da tensão do barramento DC pode ser escrita no domínio de Laplace:

$$U_C^2(s) = \frac{2(R_o I_{1h}^2(s) + R_{3h} I_{3h}^2(s))}{sC} \quad (4.13)$$

Considerando que a corrente de terceira-harmônica i_{3h} injetada é 10 % da corrente de linha i_{1h} , a equação (4.13) pode ser rescrita por:

$$U_C^2(s) = 2(100R_o + R_{3h}) \frac{I_{3h}^2(s)}{sC} \quad (4.14)$$

Com base no modelo (4.14), obtém-se o diagrama de blocos linearizado do controlador projetado, representado na Figura 4.10, no qual se assume que a ação do controlador da tensão de saída tem um atraso igual a metade do período de comutação PWM ($T_d = T_{3h}/2$) e ganho unitário $K_D = 1$, sendo a função de transferência aproximada por um polinômio de primeira ordem.

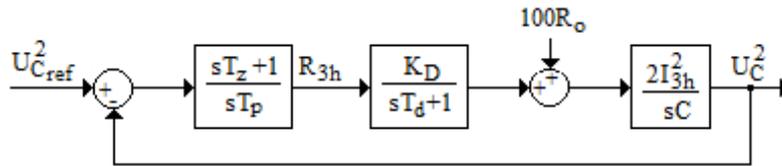


Figura 4.10 – Diagrama de blocos linearizado do controlador da tensão U_C^2

Para controlo do valor da resistência virtual $R_{3h}(t)$, escolheu-se um controlador proporcional-integral (PI), com constantes de tempo T_z e T_p , de forma a garantir um erro nulo em regime permanente, mesmo considerando a variação dos parâmetros e as perturbações.

Para o sistema representado na Figura 4.10, a função de transferência em malha aberta é:

$$U_C^2(s) = \frac{2I_{3h}^2}{sC} \left(\frac{sT_z + 1}{sT_p} \frac{K_D}{sT_d + 1} U_{C_{ref}}^2(s) + 100R_o(s) \right) \quad (4.15)$$

Aplicando o teorema da sobreposição à função de transferência (4.15), considerando perturbações nulas ($R_o(s) = 0$), obtém-se o diagrama de blocos simplificado representado na Figura 4.11.

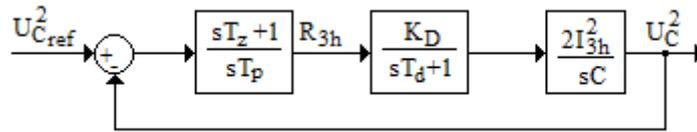


Figura 4.11 – Diagrama de blocos linearizado do controlador da tensão U_C^2 considerando perturbações nulas

Para o sistema representado na Figura 4.11, a função de transferência em cadeia fechada $U_C^2(s)/U_{C_{ref}}^2(s)$ é:

$$\frac{U_C^2(s)}{U_{C_{ref}}^2(s)} = \frac{2(sT_z + 1)K_D I_{3h}^2}{s^3(T_p T_d C) + s^2(T_p C) + s(2T_z K_D I_{3h}^2) + 2K_D I_{3h}^2} \quad (4.16)$$

Aplicando o critério de simetria ótima ($b_k^2 = 2b_{k-1}b_{k+1}$) [34] ao polinômio denominador da expressão (4.16), obtêm-se os valores de T_z e T_p para o controlador PI da resistência virtual R_{3h} :

$$\begin{cases} (2T_z K_D I_{3h}^2)^2 = 4K_D I_{3h}^2 T_p C \\ (T_p C)^2 = 4T_z K_D I_{3h}^2 T_p T_d C \end{cases} \Leftrightarrow \begin{cases} T_z = 4T_d \\ T_p = \frac{16T_d^2 K_D I_{3h}^2}{C} \end{cases} \quad (4.17)$$

Substituindo (4.17) na função de transferência (4.16), vem:

$$\frac{U_C^2(s)}{U_{C_{ref}}^2(s)} = \frac{s4T_d + 1}{s^3(8T_d^3) + s^2(8T_d^2) + s(4T_d) + 1} \quad (4.18)$$

Verifica-se que o ganho em regime permanente é unitário, cumprindo o objetivo de controlo ($u_C(t) = u_{C_{ref}}(t)$).

$$\lim_{s \rightarrow 0} \frac{U_C^2(s)}{U_{C_{ref}}^2(s)} = \frac{s4T_d + 1}{s^3(8T_d^3) + s^2(8T_d^2) + s(4T_d) + 1} = 1 \quad (4.19)$$

Para verificar a insensibilidade do controlador a perturbações, aplica-se o teorema da sobreposição linear à função de transferência (4.15), considerando $u_{C_{ref}}(s) = 0$, na qual se substitui os valores obtidos em (4.17), obtendo-se a função de transferência em cadeia fechada $U_C^2(s)/R_o(s)$:

$$\frac{U_C^2(s)}{R_o(s)} = \frac{s \left(\frac{1600I_{3h}^2 T_d^2}{C} \right) (sT_d + 1)}{s^3(8T_d^3) + s^2(8T_d^2) + s(4T_d) + 1} \quad (4.20)$$

Verifica-se que o ganho em regime permanente é nulo, o que traduz insensibilidade em regime permanente do controlador a perturbações em R_o .

$$\lim_{s \rightarrow 0} \frac{U_C^2(s)}{R_o(s)} = \frac{s \left(\frac{1600I_{3h}^2 T_d^2}{C} \right) (sT_d + 1)}{s^3(8T_d^3) + s^2(8T_d^2) + s(4T_d) + 1} = 0 \quad (4.21)$$

Os ganhos proporcional e integral do controlador PI projetado são calculados através dos parâmetros T_z e T_p , como indicado em (4.22).

$$\begin{cases} K_p = \frac{T_z}{T_p} \\ K_i = \frac{1}{T_p} \end{cases} \quad (4.22)$$

O projeto deste controlador apenas é válido para pequenas perturbações em R_o . Para regimes de grandes perturbações, ou o conversor satura ou podem ocorrer grandes sobretensões, o que pode comprometer o conversor. Para evitar esta situação, podem usar-se blocos não lineares para limitar ou inibir a componente integral do controlador PI em caso de saturação, como representado na Figura 4.12.

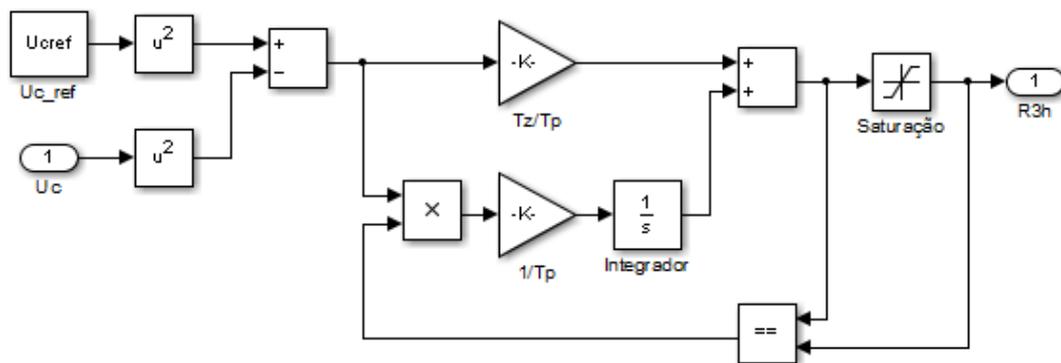


Figura 4.12 – Controlador PI da tensão U_c^2 com limitador e inibidor da integração na situação de saturação

4.5. CONTROLO POR MODO DE DESLIZAMENTO

Em aplicações de conversão de energia elétrica os semicondutores de potência funcionam como interruptores, sendo os conversores comutados de potência estruturas variáveis, no sentido em que a sua ação de controlo varia rapidamente entre, normalmente, dois possíveis valores $\gamma(t)$, variando ciclicamente a topologia do conversor. Tal é conseguido à custa de um modulador,

o qual gera o valor da variável de comutação $\gamma(t)$, impondo $\gamma(t) = 1$ ou $\gamma(t) = 0$, para ligar ou desligar os semicondutores de potência.

O controlo de sistemas de estrutura variável pode caracterizar-se por ações de comando descontínuas. Por ligação ou desligação de semicondutores de potência, um conversor eletrónico de potência, pode comutar de uma topologia para outra sempre que necessário. A comutação entre as várias topologias possíveis, a uma frequência bastante elevada (teoricamente infinita), origina uma dada trajetória no espaço de estados, que geralmente se pretende tender para um erro de seguimento nulo. A técnica de comando designada modo de deslizamento (SMC) [35], [36], [37], [38] está bem adaptada ao funcionamento dos conversores eletrónicos de potência, cujos semicondutores funcionam em regime de comutação.

O controlo baseado no modo de deslizamento, revela-se como uma importante estratégia ao garantir um bom desempenho dos conversores eletrónicos de potência, permitindo robustez no controlo mesmo face a variações de parâmetros e condições de operação [35], [36].

A teoria do controlo por modo de deslizamento pode partir da representação canónica de controlabilidade [39], para estabelecer a lei de comando do conversor, que conjugada com uma estratégia de comutação que possibilite um funcionamento estável, origina um modulador não linear permitindo aplicar diretamente os sinais de comando aos semicondutores de potência.

4.5.1. PRINCÍPIOS DO CONTROLO POR MODO DE DESLIZAMENTO

Considere-se um conversor, cujo modelo comutado no espaço de estados, pode ser escrito na forma canónica de controlabilidade [39] para cada saída controlável $\mathbf{y} = \mathbf{x}$, de acordo com (4.23):

$$\frac{d}{dt} \begin{bmatrix} x_h \\ \vdots \\ x_{j-1} \\ x_j \end{bmatrix} = \begin{bmatrix} x_{h+1} \\ \vdots \\ x_j \\ -f_h(\mathbf{x}) - p_h(t) + b_h(\mathbf{x})u_h(t) \end{bmatrix} \quad (4.23)$$

onde $\mathbf{x} = [x_h, \dots, x_{j-1}, x_j]^T = [x_h, \dot{x}_h, \ddot{x}_h, \dots, x_h^m]^T$, onde $m = j - h$, é o vetor de estado do sistema, $f_h(\mathbf{x})$ e $b_h(\mathbf{x})$ são funções de \mathbf{x} , $p_h(t)$ representa as perturbações externas e $u_h(t)$ é a variável de entrada de controle.

4.5.1.1. SUPERFÍCIE DE DESLIZAMENTO

A dinâmica em malha fechada pretendida para o vetor de saída do sistema $\mathbf{y} = \mathbf{x}$, pode ser escolhida de forma que em (4.24) os valores de k_i sejam escolhidos para que se verifique uma aproximação ao Controlo Adaptativo por Modelo de Referência (MRAC – *Model Reference Adaptive Control*) para impor uma trajetória de estado que vantajosamente reduz a ordem do sistema ($j - h + 1$) [35].

$$\frac{dx_j}{dt} = - \sum_{i=h}^{j-1} \frac{k_i}{k_j} x_{i+1} \quad (4.24)$$

Num sistema de uma entrada e uma saída (SISO – *Single-Input Single-Output*) a ordem é reduzida em uma unidade, aplicando a restrição (4.24). Num sistema de múltiplas entradas e múltiplas saídas (MIMO – *Multiple-Input Multiple-Output*), no qual possam ser impostas v restrições independentes (normalmente com v graus de liberdade), a ordem pode ser reduzida de v unidades, porque de (4.24) verifica-se que a dinâmica do termo j^{th} do vetor \mathbf{x} é linearmente dependente das dinâmicas dos $j - h$ primeiros termos:

$$\frac{dx_j}{dt} = -\sum_{i=h}^{j-1} \frac{k_i}{k_j} x_{i+1} = -\sum_{i=h}^{j-1} \frac{k_i}{k_j} \frac{dx_i}{dt} \quad (4.25)$$

O modelo canônico de controlabilidade permite o cálculo do valor da ação de controlo equivalente para obter a dinâmica desejada (4.24). O vetor de estado \mathbf{x} segue o vetor de referência $\mathbf{x}_r = [x_{h_r}, \dot{x}_{h_r}, \ddot{x}_{h_r}, \dots, x_{h_r}^m]^T$ para a origem $x_{h_r} = \dot{x}_{h_r} = \dots = 0$, com erro de seguimento $\mathbf{e}_r = [x_{h_r} - x_h, \dot{x}_{h_r} - \dot{x}_h, \ddot{x}_{h_r} - \ddot{x}_h, \dots, x_{h_r}^m - x_h^m]^T$ assintoticamente nulo:

$$\begin{aligned} \mathbf{e}_r &= [x_{h_r} - x_h \quad \dots \quad x_{j-1_r} - x_{j-1} \quad x_{j_r} - x_j]^T = \\ &= [e_{x_h} \quad \dots \quad e_{x_{j-1}} \quad e_{x_j}]^T \end{aligned} \quad (4.26)$$

Equacionando as subexpressões de (4.23) e (4.24) em ordem a dx_j/dt , a ação de controlo equivalente $u_h(t)$ é:

$$\begin{aligned} u_h(t) &= \frac{p_h(t) + f_h(\mathbf{x}) + \frac{dx_j}{dt}}{b_h(\mathbf{x})} = \\ &= \frac{p_h(t) + f_h(\mathbf{x}) - \sum_{i=h}^{j-1} \frac{k_i}{k_j} x_{i+1_r} + \sum_{i=h}^{j-1} \frac{k_i}{k_j} e_{x_{i+1}}}{b_h(\mathbf{x})} \end{aligned} \quad (4.27)$$

A lei de controlo (4.27) depende fortemente dos parâmetros do sistema e das perturbações exteriores. Da sua aplicação, resulta uma gama de variação contínua para $u_h(t)$, que não considera o funcionamento comutado dos conversores de potência.

A teoria de controlo por modo de deslizamento [35], [36], [37], [38] permite contornar as dificuldades de (4.27) em sistemas de estrutura variável, assumindo um certo erro dinâmico tendendo para zero. Assim, pode considerar-se a superfície

de deslizamento $S(x_i, t)$ (4.28) como uma combinação linear de todas as variáveis de estado do modelo de controlabilidade. A equação (4.28) permite obter a dinâmica imposta por (4.24), como se prova anulando a primeira derivada temporal de $S(x_i, t)$, $\dot{S}(x_i, t) = 0$, resolvendo em ordem a dx_j/dt e substituindo o resultado em (4.27).

$$S(x_i, t) = \sum_{i=h}^j k_i x_i = 0 \quad (4.28)$$

A superfície de deslizamento (4.28), deve ser um polinómio *Routh-Hurwitz* e verificar as condições $S(x_i, t) = 0$ e $\dot{S}(x_i, t) = 0$, para existir modo de deslizamento.

Em sistemas de controlo em malha fechada, em lugar de variáveis de estado x_i , que tendem para a origem, é vantajoso considerar como novas variáveis de estado os erros de x_i , e_{x_i} definidos em (4.31), componentes do vetor de erro \mathbf{e} (4.29), relativamente a uma dada referência x_{i_r} .

$$\mathbf{e} = \left[e_{x_h} \quad \dot{e}_{x_h} \quad \ddot{e}_{x_h} \quad \cdots \quad e_{x_h}^{(m)} \right]^T \quad (4.29)$$

O modelo do vetor de erro \mathbf{e} na forma canónica de controlabilidade pode ser representado por:

$$\frac{d}{dt} \begin{bmatrix} e_{x_h} \\ \vdots \\ e_{x_{j-1}} \\ e_{x_j} \end{bmatrix} = \begin{bmatrix} e_{x_{h+1}} \\ \vdots \\ e_{x_j} \\ -f_e(\mathbf{e}) + p_e(t) - b_e(\mathbf{e})u_h(t) \end{bmatrix} \quad (4.30)$$

onde $f_e(\mathbf{e})$ e $b_e(\mathbf{e})$ são funções do vetor de erro \mathbf{e} e $p_e(t)$ perturbações.

A transformação de variáveis em (4.31) é linear.

$$e_{x_i} = x_{i_r} - x_i \quad \text{com } i = h, \dots, j \quad (4.31)$$

Então, pode definir-se a superfície de deslizamento $S(e_{x_i}, t)$ como:

$$S(e_{x_i}, t) = \sum_{i=h}^j k_i e_{x_i} = 0 \quad (4.32)$$

Para garantir um sistema estável, como $e_{x_{i+1}}(s) = s e_{x_i}(s)$, o polinómio $S(e_{x_i}, t)$ terá de obedecer ao critério de *Routh-Hurwitz*. Pode usar-se, por exemplo, um polinómio binomial $S(\mathbf{e}, s) = e_{x_i}(s + \omega_0)^m$ [35], onde ω_0 representa a frequência de corte da resposta do conversor. A superfície de deslizamento (4.32) assegura robustez, visto que a dinâmica do sistema, em modo de deslizamento, não depende dos parâmetros do circuito, perturbações ou condições de funcionamento mas apenas dos parâmetros k_i impostos e das variáveis de estado dos erros e_{x_i} , os quais podem ser medidos ou estimados [35], [36]. A lei de controlo (4.32) permite a dinâmica desejada das variáveis de saída se a estratégia de comutação dos semicondutores for delineada para garantir a estabilidade do sistema [35].

4.5.1.2. ESTABILIDADE

Um sistema diz-se em modo de deslizamento se cumprir a condição (4.32), ou seja, se $S(e_{x_i}, t) = 0$ [35], [36]. Para se manter em modo de deslizamento, o sistema de controlo deve ainda garantir a condição $\dot{S}(e_{x_i}, t) = 0$. Assim, a condição de existência de modo de deslizamento implica $S(e_{x_i}, t) = 0$ e $\dot{S}(e_{x_i}, t) = 0$. Na prática, estas condições só podem ser asseguradas se o sistema de estrutura variável comutar a uma frequência infinita.

Então, por exemplo, se $S(e_{x_i}, t) > 0$, o sistema poderá voltar ao modo de deslizamento se o comando do sistema assegurar $\dot{S}(e_{x_i}, t) < 0$. Analogamente, se

$S(e_{x_i}, t) < 0$, o comando do sistema deve garantir $\dot{S}(e_{x_i}, t) > 0$. Estas condições de estabilidade do modo de deslizamento podem ser escritas:

$$S(e_{x_i}, t)\dot{S}(e_{x_i}, t) < 0 \quad (4.33)$$

O cumprimento desta condição de estabilidade garante a convergência das trajetórias do sistema no espaço de estados para a superfície de comutação $S(e_{x_i}, t) = 0$, já que:

- Se $S(e_{x_i}, t) > 0$ e $\dot{S}(e_{x_i}, t) < 0$, então $S(e_{x_i}, t)$ vai diminuir tendendo para zero;
- Se $S(e_{x_i}, t) < 0$ e $\dot{S}(e_{x_i}, t) > 0$, então $S(e_{x_i}, t)$ vai aumentar tendendo para zero.

Assim, desde que se verifique a condição (4.33), $S(e_{x_i}, t)$ no sistema comutado desliza ao longo de uma trajetória para zero, a menos de um certo tremor [35], [36].

Dado o modelo no espaço de estados (4.30) como função vetor de erro \mathbf{e} , e considerando $\dot{S}(e_{x_i}, t) = 0$, a ação de controlo equivalente $U_{eq}(t)$ é dada por:

$$U_{eq}(t) = \frac{k_h \frac{de_{x_h}}{dt} + k_{h+1} \frac{de_{x_{h+1}}}{dt} + \dots + k_{j-1} \frac{de_{x_{j-1}}}{dt} + k_j (-f_e(\mathbf{e}) + p_e(t))}{k_j b_e(\mathbf{e})} \quad (4.34)$$

A ação de controlo equivalente $U_{eq}(t)$ garante o funcionamento do conversor em modo de deslizamento [35], [36].

A partir do modelo no espaço de estados (4.30) pode-se escrever a seguinte expressão:

$$\frac{de_{x_j}}{dt} = -f_e(\mathbf{e}) + p_e(t) - b_e(\mathbf{e})u_h(t) \quad (4.35)$$

Calculando a derivada temporal de (4.32) obtém-se a condição de chegada ao modo de deslizamento (4.36).

$$\dot{S}(e_x, t) = \sum_{i=h+1}^j k_i e_{x_i} - f_e(\mathbf{e}) + p_e(t) - b_e(\mathbf{e})u_h(t) \quad (4.36)$$

Se $S(e_{x_i}, t) > 0$, devido a (4.33), então $\dot{S}(e_{x_i}, t) < 0$. Neste caso, para atingir $S(e_{x_i}, t) = 0$, é necessário impor $-b_e(\mathbf{e})u_h(t) = -U$ em (4.36), com U suficientemente elevado para garantir $\dot{S}(e_{x_i}, t) < 0$, ou seja, na presença de quaisquer perturbações, cargas ou condições de operação. Este mesmo raciocínio pode ser aplicado para $S(e_{x_i}, t) < 0$, sendo agora necessário impor $-b_e(\mathbf{e})u_h(t) = +U$, com U suficientemente elevado para garantir $\dot{S}(e_{x_i}, t) > 0$. Por consequência, o sistema atingirá o modo de deslizamento, permanecendo nele se U for suficientemente elevado, ou seja:

$$U > \sum_{i=h+1}^j k_i e_{x_i} - f_e(\mathbf{e}) + p_e(t) \quad (4.37)$$

Isto significa que o valor da tensão U da fonte de alimentação deve ser suficientemente elevado para contrariar os máximos efeitos possíveis das perturbações.

4.5.1.3. LEI DE COMUTAÇÃO

Das considerações anteriores sobre estabilidade e condição de chegada ao modo de deslizamento, considerando um sistema com duas estruturas possíveis, a

estratégia de comutação dos semicondutores deve garantir que, se $S(e_{x_i}, t) > 0$, os semicondutores devem comutar para a estrutura que impõe $\dot{S}(e_{x_i}, t) < 0$, o que implica, como visto, $-b_e(\mathbf{e})u_h(t) = -U$ (o sinal de $b_e(\mathbf{e})$ deve ser conhecido). Por outro lado, se $S(e_{x_i}, t) < 0$, então os semicondutores devem comutar para a estrutura que garante $\dot{S}(e_{x_i}, t) > 0$, o que implica $-b_e(\mathbf{e})u_h(t) = +U$. Assim, para este sistema com duas estruturas, a lei de comutação que define o valor da entrada de controle $u_h(t)$ pode ser dada por:

$$u_h(t) = \begin{cases} +\frac{U}{b_e(\mathbf{e})} & \text{se } S(e_{x_i}, t) > 0 \\ -\frac{U}{b_e(\mathbf{e})} & \text{se } S(e_{x_i}, t) < 0 \end{cases} \quad (4.38)$$

De (4.38) resulta que o conversor iria comutar entre as duas estruturas a uma frequência infinita, permitindo que a trajetória deslizesse sobre a superfície de comutação, com erro nulo. Na prática os semicondutores de potência só podem comutar a frequências finitas, pelo que se assume um erro suficientemente pequeno, ε , para $S(e_{x_i}, t)$, admitindo-se que o sistema está em modo de deslizamento se $-\varepsilon < S(e_{x_i}, t) < +\varepsilon$. Neste caso, a lei de comutação entre as duas estruturas do sistema será:

$$u_h(t) = \begin{cases} +\frac{U}{b_e(\mathbf{e})} & \text{se } S(e_{x_i}, t) > +\varepsilon \\ -\frac{U}{b_e(\mathbf{e})} & \text{se } S(e_{x_i}, t) < -\varepsilon \end{cases} \quad (4.39)$$

A condição (4.39) determina o valor da entrada de controle a ser aplicada ao conversor. Consequentemente representa a estratégia de comutação para os semicondutores [35], [36].

4.5.1.4. ROBUSTEZ

A dinâmica de um sistema comutado, com controlo em cadeia fechada utilizando a lei de controlo (4.32) e a lei de comutação (4.39), não depende do ponto de funcionamento do sistema, carga, parâmetros do circuito ou perturbações, desde que a entrada de controlo $u_h(t)$ seja suficientemente elevada para manter o conversor em modo de deslizamento. A dinâmica pretendida para as variáveis de saída é determinada apenas pelos coeficientes k_i da lei de controlo (4.32), desde que a lei de comutação (4.39) mantenha o conversor em modo de deslizamento [35], [36]. Diz-se que a dinâmica do conversor comutado de potência, funcionando neste modo de deslizamento, é robusta relativamente a alterações nas condições de funcionamento, variações dos parâmetros do circuito e perturbações externas [35], [36].

4.5.2. CONTROLADOR POR MODO DE DESLIZAMENTO DA TENSÃO DE SAÍDA AC

Para gerar os sinais de comutação aplicados aos semicondutores do conversor, utilizando o método de controlo por modo de deslizamento, sintetiza-se um controlador baseado nos níveis de tensão disponibilizados pelo conversor monofásico em ponte completa do DPFC. Partindo do modelo comutado no espaço de estados do conversor, define-se as superfícies de deslizamento que constituem as leis de controlo e delinea-se uma estratégia de comutação para a escolha dos níveis de tensão do conversor que faça convergir para zero o erro da tensão alternada de saída do conversor.

4.5.2.1. LEI DE CONTROLO

Considere-se o circuito simplificado do conversor do DPFC, apresentado na Figura 4.5, com filtro de saída $L_{f1}C_f$ [40], [41], no qual a tensão de saída v_o

aplicada ao enrolamento secundário do transformador é a variável de controlo. De (4.6), onde se considera que a tensão v_c é praticamente constante ($v_c \approx U_{dc}$), o modelo comutado no espaço de estados simplificado, com variáveis de estado i_1 e v_o , é:

$$\frac{d}{dt} \begin{bmatrix} i_1 \\ v_o \end{bmatrix} = \begin{bmatrix} 0 & -\frac{1}{L_{f1}} \\ \frac{1}{C_f} & 0 \end{bmatrix} \begin{bmatrix} i_1 \\ v_o \end{bmatrix} + \begin{bmatrix} \frac{1}{L_{f1}} & 0 \\ 0 & \frac{1}{C_f} \end{bmatrix} \begin{bmatrix} v_{PWM} \\ i_o \end{bmatrix} \quad (4.40)$$

onde $v_{PWM} = \gamma(t)U_{dc}$ é a tensão PWM de saída do conversor e $\gamma(t) = \gamma_1(t) - \gamma_2(t)$ é a variável de comutação definida em (4.1).

Para aplicar o método de controlo por modo de deslizamento, é conveniente transformar o modelo (4.40) para a forma canónica de controlabilidade [35], [36]. Utilizando a variável auxiliar θ , definida por (4.41), e calculando a sua primeira derivada, $d\theta/dt$, dado que a primeira derivada da tensão de saída v_o , dv_o/dt , não contém explicitamente a entrada de controlo $\gamma(t)$. Obtém-se o modelo canónico de controlabilidade (4.42).

$$\frac{dv_o}{dt} = \theta = \frac{i_1 + i_o}{C} \quad (4.41)$$

$$\frac{d}{dt} \begin{bmatrix} v_o \\ \theta \end{bmatrix} = \begin{bmatrix} \theta \\ \frac{1}{C_f L_{f1}} (\gamma(t)U_{dc} - v_o) + \frac{1}{C_f} \frac{di_o}{dt} \end{bmatrix} \quad (4.42)$$

O modelo (4.42), contém duas variáveis de estado, v_o e θ , cuja dinâmica depende da entrada de controlo $\gamma(t)U_{dc}$ e da perturbação i_o , a qual corresponde à imagem da corrente na linha de transmissão. Para além disso, a tensão v_o tem um grau relativo de dois, podendo dizer-se que o grau relativo representa o número de

vezes que a variável de controlo deve ser derivada até que a entrada de controlo apareça explicitamente no modelo da dinâmica. Da teoria de controlo por modo de deslizamento [35], [36], [37], [38], uma superfície de deslizamento robusta para controlar a variável v_o , tendo um certo grau relativo, pode ser obtida considerando uma combinação linear dos erros das variáveis de estado do modelo de controlabilidade, neste caso v_o e θ . Assim, para obter um sistema controlado em cadeia fechada utilizando (4.42), considera-se os erros representados por (4.43), definindo-se a superfície de deslizamento que determina a lei de controlo dos semicondutores (4.44).

$$\begin{cases} e_{v_o} = v_{o_{ref}} - v_o \\ e_{\theta} = \theta_{ref} - \theta \end{cases} \quad (4.43)$$

$$\begin{aligned} S(e_{v_o}, t) &= e_{v_o} + \beta e_{\theta} = e_{v_o} + \beta \frac{de_{v_o}}{dt} = \\ &= (v_{o_{ref}} - v_o) + \beta \left(\frac{dv_{o_{ref}}}{dt} - \frac{dv_o}{dt} \right) = \\ &= C_f \left(\frac{1}{\beta} (v_{o_{ref}} - v_o) + \frac{dv_{o_{ref}}}{dt} \right) - i_1 - i_o \end{aligned} \quad (4.44)$$

Na superfície de deslizamento (4.44), o parâmetro β corresponde à constante de tempo da resposta de primeira ordem desejada da tensão de saída v_o ($\beta \gg T > 0$). A Figura 4.13 representa o diagrama de blocos do controlador por modo de deslizamento da tensão de saída.

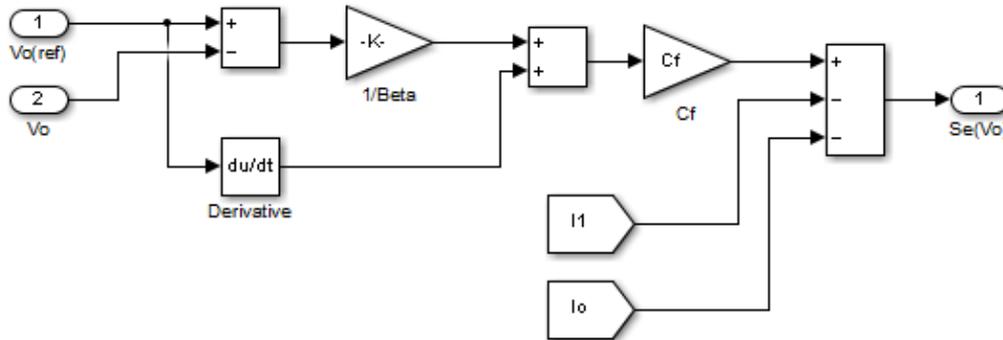


Figura 4.13 – Implementação do controlador por modo de deslizamento da tensão de saída

Este sistema diz-se em modo de deslizamento se $S(e_{v_o}, t) = 0$. Para que permaneça neste regime, o sistema de controlo deve também garantir $\dot{S}(e_{v_o}, t) = 0$. Para além disso, se $S(e_{v_o}, t) > 0$, então deverá ser $\dot{S}(e_{v_o}, t) < 0$ para que o sistema retorne ao modo de deslizamento. Então, a condição de estabilidade $S(e_{v_o}, t) \dot{S}(e_{v_o}, t) < 0$ deve ser verificada, como definido por (4.33). Significa isto que se $S(e_{v_o}, t) > 0$ então a ação de controlo do conversor deve garantir $\dot{S}(e_{v_o}, t) < 0$, e se $S(e_{v_o}, t) < 0$ então o controlador deve assegurar $\dot{S}(e_{v_o}, t) > 0$. Deve também ser garantida uma condição de chegada ao modo de deslizamento, devendo a tensão do barramento DC $v_c \approx U_{dc}$ ter uma amplitude suficientemente elevada para assegurar a condição de chegada.

4.5.2.2. ESTRATÉGIA DE COMUTAÇÃO

Dado que a derivada da superfície de deslizamento (4.45) depende da variável de comutação $\gamma(t)$, pois contém o termo $-\gamma(t)U_{dc}$, facilmente se conclui que se $S(e_{v_o}, t) > 0$, para que a ação de controlo do conversor garanta $\dot{S}(e_{v_o}, t) < 0$, o termo $-\gamma(t)U_{dc}$ em $\dot{S}(e_{v_o}, t)$ deve ser suficientemente negativo e $\gamma(t) = 1$.

$$\begin{aligned} \dot{S}(e_{v_o}, t) = & C_f \left(\frac{1}{\beta} \frac{dv_{o_{ref}}}{dt} + \frac{d^2 v_{o_{ref}}}{dt^2} \right) - \frac{1}{\beta} (i_1 + i_o) \\ & + \frac{1}{L_{f1}} (v_o - \gamma(t) U_{dc}) - \frac{di_o}{dt} \end{aligned} \quad (4.45)$$

Por outro lado, se $S(e_{v_o}, t) < 0$ então a ação de controlo do conversor deve garantir $\gamma(t) = -1$, para que $\dot{S}(e_{v_o}, t) > 0$. Dado que o conversor de potência apenas pode comutar a frequências finitas, assume-se um pequeno erro ε para a superfície de deslizamento. Como no conversor monofásico em ponte completo da Figura 4.5 $\gamma(t) \in \{-1, 0, 1\}$, pode se dizer que se $-\varepsilon < S(e_{v_o}, t) < \varepsilon$, então $\gamma(t) = 0$.

A estratégia de controlo acima descrita, denominada estratégia de comutação, é descrita por (4.46) e permite projetar o modulador PWM para o conversor monofásico em ponte completa, representado na Figura 4.14, para que seja garantido o seguimento do valor de referência da tensão de saída $v_o = v_{o_{ref}}$.

$$\begin{cases} S(e_{v_o}, t) > +\varepsilon \Rightarrow \dot{S}(e_{v_o}, t) < 0 \Rightarrow v_{PWM} > 0 \Rightarrow \gamma(t) = 1 \\ -\varepsilon < S(e_{v_o}, t) < +\varepsilon \Rightarrow v_{PWM} = 0 \Rightarrow \gamma(t) = 0 \\ S(e_{v_o}, t) < -\varepsilon \Rightarrow \dot{S}(e_{v_o}, t) > 0 \Rightarrow v_{PWM} < 0 \Rightarrow \gamma(t) = -1 \end{cases} \quad (4.46)$$

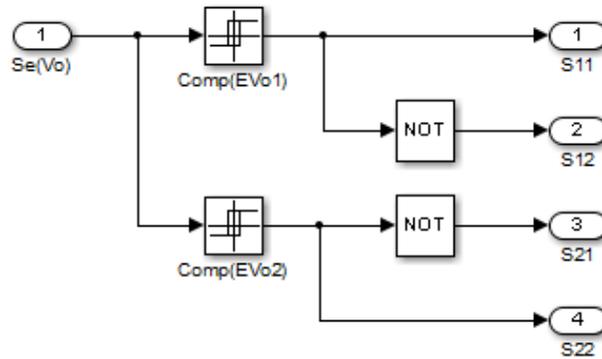


Figura 4.14 – Implementação do modelador PWM para o conversor monofásico em ponte completa

O modulador PWM da Figura 4.14 pode ser implementado de forma equivalente através de dois comparadores de histerese com larguras de banda ε_1 e ε_2 que fornecem diretamente as variáveis de estado γ_1 e γ_2 , a partir dos quais se obtêm os sinais de comutação S_{ki} aplicados aos semicondutores do conversor.

A estratégia de comutação delineada neste capítulo, será implementada nos modelos de simulação e nos algoritmos do controlador do protótipo laboratorial, para gerar os sinais de comutação aplicados aos semicondutores do conversor, permitindo sintetizar um controlador baseado nos níveis de tensão disponibilizados pelo conversor monofásico em ponte completa do DPFC.

Capítulo 5. CONCRETIZAÇÃO EXPERIMENTAL

Neste capítulo descreve-se o princípio de funcionamento e faz-se o dimensionamento do transformador de acoplamento e do filtro passa-baixo a utilizar na ligação dos módulos DPFC à linha de transmissão. O dimensionamento do transformador é feito tendo em conta a otimização do seu peso, no qual se inclui o peso do núcleo ferromagnético e o peso dos enrolamentos do transformador. Para o filtro passa-baixo é proposto um filtro LCL capaz de reduzir as harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC. Apresentam-se duas topologias de circuitos para amortecimento das oscilações à frequência de ressonância, considerando-se a minimização das perdas resistivas e da energia armazenada nos componentes reativos do filtro.

5.1. TRANSFORMADOR DE ACOPLAMENTO

5.1.1. PRINCÍPIO DE FUNCIONAMENTO

Para acoplamento dos módulos DPFC à linha de transmissão é utilizado um transformador COT (*Clamp-On Transformer*) [42]. Para permitir o acoplamento do transformador à linha, o COT compreende duas metades de um núcleo magnético toroidal (semelhante a um cilindro oco comprido) envolvendo a linha de transmissão, como representado na Figura 5.1. Enquanto a linha de transmissão, com corrente de linha i_p , atua como o enrolamento do primário do transformador com uma espira ($n_p = 1$), o enrolamento do secundário com n_s espiras é bobinado em torno do núcleo magnético do transformador. O filtro passa-baixo de saída e o conversor AC/DC encontram-se ligados ao secundário do transformador.

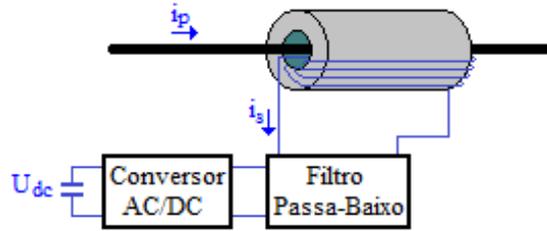


Figura 5.1 – Esquema simplificado do transformador COT

5.1.2. DIMENSIONAMENTO DO TRANSFORMADOR

Utilizando a lei de *Faraday*, a tensão u_k no enrolamento k de um transformador, contendo n_k espiras, é dada por:

$$u_k(t) = n_k \frac{d\phi(t)}{dt} \quad (5.1)$$

onde ϕ é o fluxo magnético no núcleo do transformador. Assim, supondo uma tensão V_p aplicada ao enrolamento do primário do transformador, com n_p espiras, durante um período de tempo δT , desprezando as perdas e os fluxos de dispersão, o fluxo magnético é dado por:

$$\phi = \int_0^{\delta T} \frac{u_k}{n_k} dt + \phi(0) = \frac{V_p}{n_p} \delta T + \phi(0) \quad (5.2)$$

sendo $\phi(0)$ o fluxo magnético inicial. Assumindo que o transformador opera na zona quase linear da curva da densidade do fluxo magnético $B = f(H)$, onde H representa o campo magnético, o fluxo magnético inicial é tal que o funcionamento é simétrico em torno da origem, de forma a evitar a saturação magnética do núcleo. Resulta que as formas de onda da tensão e corrente nos enrolamentos do transformador apresentam um valor médio nulo. Para estas condições de funcionamento, desprezando o efeito de histerese, o fluxo magnético inicial é $\phi(0) = -V_p \delta T / 2n_p$.

Estabelecendo-se como tensão aplicada ao enrolamento do primário do transformador u_p , a tensão de saída do conversor do DPFC, formada por uma componente à frequência fundamental $u_{p,1h}$ e outra à frequência da terceira-harmónica $u_{p,3h}$, tal que $u_p = u_{p,1h} + u_{p,3h}$, de (5.2) obtém-se a expressão do fluxo magnético no núcleo do transformador (valor máximo de pico) em regime permanente sinusoidal:

$$\begin{aligned} \phi &= \int_0^{T/2} \frac{\sqrt{2}V_{p,1h} \sin(\omega_s t)}{n_p} + \frac{\sqrt{2}V_{p,3h} \sin(3\omega_s t)}{n_p} dt + \phi(0) = \\ &= \frac{\sqrt{2}V_{p,1h}}{2\pi f_s n_p} + \frac{\sqrt{2}V_{p,3h}}{6\pi f_s n_p} \end{aligned} \quad (5.3)$$

onde $V_{p,1h}$ e $V_{p,3h}$ representam respetivamente os valores eficazes (RMS – *Root Mean Square*) das componentes fundamental e de terceira-harmónica da tensão aplicada ao enrolamento do primário do transformador e $f_s = 50$ Hz a frequência fundamental da rede.

O fluxo magnético total que percorre uma determinada superfície S está relacionado com a densidade do fluxo magnético através da expressão:

$$\phi = \iint_S B dS \quad (5.4)$$

na qual a superfície S representa a área efetiva A_{fe} da seção do núcleo do transformador, como ilustrado na Figura 5.2.

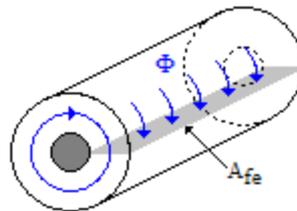


Figura 5.2 – Representação da área efetiva da seção do núcleo do transformador

Considerando que o vetor da densidade do fluxo magnético B é uniforme, constante e perpendicular à seção do núcleo do transformador, a expressão (5.4) reduz-se a:

$$\phi = BA_{fe} \quad (5.5)$$

Para evitar a saturação magnética do núcleo do transformador, considera-se na expressão (5.5) um valor máximo de fluxo magnético que poderá circular no núcleo, tal que $\phi \leq \phi_{max}$, obtendo-se a expressão (5.6).

$$\phi_{max} = B_{max} A_{fe} \quad (5.6)$$

Assim, de (5.3) e (5.6) obtém-se a equação fundamental do dimensionamento do transformador, a qual relaciona a tensão V_p aplicada ao enrolamento do primário do transformador, contendo n_p espiras, com a densidade máxima do fluxo magnético B_{max} , a frequência fundamental da rede f_s e a área efetiva A_{fe} da seção do núcleo do transformador:

$$B_{max} A_{fe} \geq \frac{\sqrt{2}}{6\pi f_s n_p} (3V_{p,1h} + V_{p,3h}) \quad (5.7)$$

Com base na equação (5.7), selecionando o material magnético do núcleo do transformador e estabelecendo o valor máximo permitido da densidade do fluxo magnético B_{max} , conhecendo-se o valor máximo da tensão aplicada ao enrolamento primário do transformador $V_{p,1h}$, $V_{p,3h}$, dado que $f_s = 50$ Hz e $n_p = 1$, é possível calcular a área efetiva A_{fe} da seção do núcleo do transformador.

A tensão $V_{p,1h}$, $V_{p,3h}$ aplicada ao primário do transformador consiste na tensão gerada em série na linha de transmissão, pelos dispositivos DPFC, sendo esta estabelecida de acordo com as especificações de controlo. Para efeitos de dimensionamento, considere-se uma linha de transmissão de $V_n = 220$ kV e $S_n =$

300 MVA, equipada com um total de 4500 dispositivos DPFC (1500 dispositivos distribuídos por cada fase) com uma gama de controlo do fluxo de potência de 0.20 pu. Assim, cada dispositivo DPFC deve ter uma gama de controlo de $S_{dpfc} = 13.3$ kVA, o que significa que de (4.9) a tensão máxima de saída do DPFC, no primário do transformador, à frequência fundamental é dada por:

$$V_{p,1h} = \frac{\sqrt{3}S_{dpfc}Z_L}{V_n} = 3.1 \text{ V} \quad (5.8)$$

onde $Z_L = 29.7 \Omega$ é a impedância da linha de transmissão (Tabela C.1).

Sendo a corrente máxima da linha à frequência fundamental $I_{1h} = S_n/\sqrt{3}V_n = 787$ A, para a tensão calculada em (5.8), a potência aparente máxima de saída do DPFC à frequência fundamental é:

$$S_{o,1h} = V_{p,1h}I_{1h} = 2.45 \text{ kVA} \quad (5.9)$$

Assumindo que o ângulo de fase da tensão $V_{p,1h}$ varia em torno de $\rho = \pm \pi/2 \pm 10\%$, de (5.9), a potência ativa máxima gerada pelo DPFC à frequência fundamental é:

$$P_{o,1h} = S_{o,1h} \cos(\rho) = 383 \text{ W} \quad (5.10)$$

Esta potência ativa gerada à frequência fundamental deve ser igual à potência ativa absorvida pelo DPFC à frequência da terceira-harmónica $P_{o,3h}$. De forma a poder compensar as perdas no transformador, no filtro passa-baixo e no conversor do DPFC, assumindo-se um rendimento de $\eta = 1/1.2$ obtém-se $P_{o,3h} = 1.2 \times P_{o,1h} = 459$ W. Para a potência $P_{o,3h}$ verifica-se a seguinte relação:

$$P_{o,3h} = V_{p,3h}I_{3h} \quad (5.11)$$

onde I_{3h} é a corrente de terceira-harmónica injetada na linha de transmissão, como representado na Figura 4.3. Para garantir uma baixa distorção harmónica (THD – *Total Harmonic Distortion*) da corrente na linha ($THD = I_{3h}/I_{1h}$), a corrente de terceira-harmónica injetada não deve exceder 10 % da corrente nominal da rede ($I_{3h} = 0.1 \times I_{1h}$). Assim, das considerações anteriores e utilizando (5.11), a tensão máxima de saída do DPFC à frequência da terceira-harmónica é:

$$V_{p,3h} = \frac{P_{o,3h}}{0.1 \times I_{1h}} = 5.8 \text{ V} \quad (5.12)$$

Para iniciar o dimensionamento do transformador, a partir da equação (5.7), o valor da densidade máxima do fluxo magnético B_{max} deve ser estabelecido de acordo com as características do material magnético do núcleo do transformador. Normalmente este valor é escolhido a partir da curva de magnetização do material, como o maior valor de B antes da zona de saturação. Assumindo um núcleo formado por lâminas semicirculares de ferro silício do tipo M4 (*M4 grade Grain-Orientation (GO) 3 % Silicon Steel (Si-Fe)*), cujas propriedades se apresentam na Tabela 5.1, estima-se que este valor seja $B_{max} = 1.8 \text{ T}$. Assim, considerando a tensão máxima de saída do DPFC obtida por (5.8) e (5.12), a partir de (5.7) vem que a área efetiva mínima da seção do núcleo do transformador é $A_{fe} = 1.26 \times 10^{-2} \text{ m}^2$.

Tabela 5.1 – Propriedades das lâminas de ferro silício do tipo M4

Parâmetro	Valor
Espessura (mm)	0.27
Densidade (kg/m^3)	7650
Densidade máxima do fluxo magnético (T)	1.8
Permeabilidade magnética (H/m)	$7.32\pi \times 10^{-4}$

Para o valor de A_{fe} calculado, dimensiona-se o tamanho do núcleo tendo em conta a otimização do peso total do transformador, no qual se inclui o peso do

núcleo ferromagnético $W_{fe} = V_{fe}J_{fe}$ e o peso do enrolamento do secundário do transformador $W_{cu} = V_{cu}J_{cu}$, onde V_{fe} representa o volume do núcleo ferromagnético, V_{cu} o volume do cobre do enrolamento do secundário do transformador e $J_{fe} = 7650 \text{ kg/m}^3$, $J_{cu} = 8920 \text{ kg/m}^3$ as respectivas densidades. Para iniciar este dimensionamento, começa-se por estabelecer o número de espiras do enrolamento do secundário n_s , de acordo com a tensão máxima pretendida no lado secundário do transformador. Considerando $n_s = 20$, tal que $V_s = (n_s/n_p)\sqrt{V_{p,1h}^2 + V_{p,3h}^2} = 132.2 \text{ V}$ e considerando a densidade de corrente máxima no cobre $J_s = 4 \text{ A/mm}^2$, escolhe-se para o enrolamento do secundário do transformador condutores de seção $A_{cu} = 10 \text{ mm}^2$ ($A_{cu} > I_s/J_s$). Para a seção escolhida, a área da seção transversal do enrolamento secundário é $A_{w_s} = A_{cu}n_s = 200 \text{ mm}^2$. Tendo em conta a seção dos condutores da linha de transmissão $A_{w_p} = 500 \text{ mm}^2$, a área total dos condutores na janela do transformador é:

$$A_w = A_{w_p} + A_{w_s} = 700 \text{ mm}^2 \quad (5.13)$$

Com base no valor calculado para a área total dos condutores (5.13), calcula-se a área total da janela do transformador de acordo com a expressão:

$$W_A = \frac{A_w}{K_w} \quad (5.14)$$

onde K_w é o fator de espaçamento da janela do transformador, o qual pode ser calculado pela formula empírica [43]:

$$K_w = \frac{10}{30 + HV} \quad (5.15)$$

na qual HV representa o valor da tensão, expresso em kV, no enrolamento de tensão mais elevada (secundário do transformador). Assim, de (5.14), dado o fator de

espaçamento $K_w = 0.33$, obtém-se o valor da área da janela do transformador $W_A = 2.1 \times 10^{-3} \text{ m}^2$, o que representa um núcleo com um diâmetro interno $d_i = 5.18 \text{ cm}$. A largura da seção transversal do núcleo $((d_e - d_i)/2)$ e o comprimento do transformador L_{fe} (Figura 5.3) podem agora ser calculados de acordo com a relação (5.16), tendo em conta a otimização do peso total do transformador.

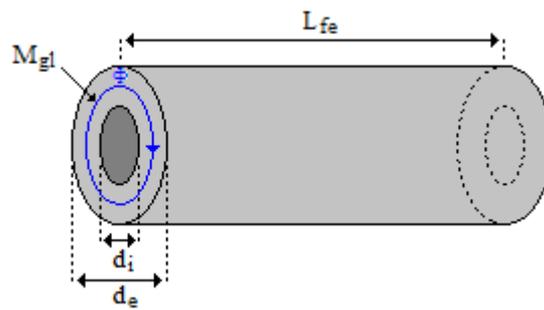


Figura 5.3 – Representação das dimensões do núcleo do transformador

$$A_{fe} = L_{fe} \left(\frac{d_e - d_i}{2} \right) \quad (5.16)$$

Representando as dimensões do núcleo do transformador e dos condutores dos enrolamentos em função do comprimento médio do circuito magnético $M_{gl} = \pi (d_e + d_i)/2$, indicado na Figura 5.3, obtém-se o gráfico da Figura 5.4, no qual o peso do transformador é dado em função de M_{gl} .

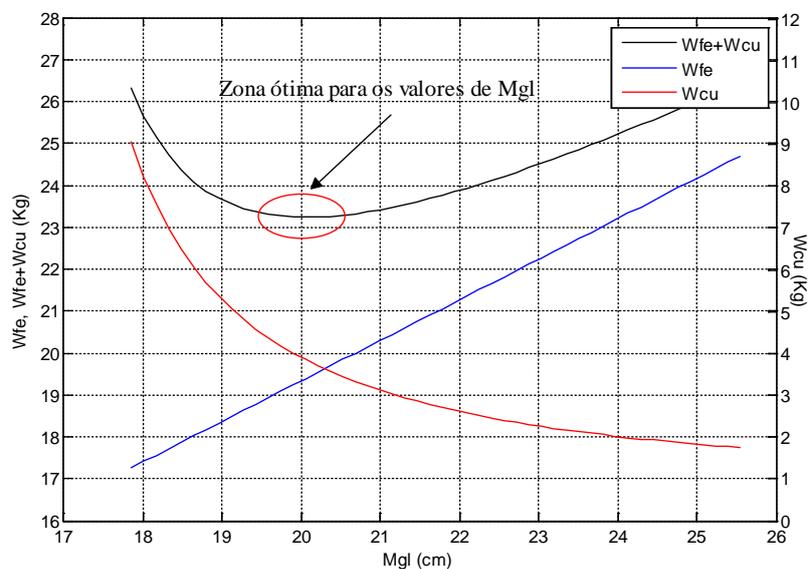


Figura 5.4 – Otimização do peso do transformador

Pela análise do gráfico, verifica-se que o valor ótimo de M_{gl} se encontra na gama dos 19 – 21 cm . Escolhendo $M_{gl} = 20.05 \times 10^{-2}$ m , obtém-se um transformador com as características físicas apresentadas na Tabela 5.2.

Tabela 5.2 – Características físicas do transformador

Parâmetro	Valor
Diâmetro interno do núcleo (m)	5.18×10^{-2}
Diâmetro externo do núcleo (m)	7.58×10^{-2}
Comprimento do núcleo (m)	1.05
Peso do núcleo (kg)	19.38
Secção do enrolamento secundário (m ²)	10×10^{-6}
Comprimento do enrolamento secundário (m)	43.16
Peso do enrolamento secundário (kg)	3.85
Peso total (kg)	23.23

5.1.3. MODELO DO TRANSFORMADOR

O circuito equivalente simplificado do transformador é apresentado na Figura 5.5. No modelo inclui-se o “transformador ideal”, com a relação de transformação $n = n_s/n_p$, as indutâncias de fugas dos enrolamentos do primário e do secundário, λ_{11} e λ_{22} , e a indutância de magnetização L_{mag} .

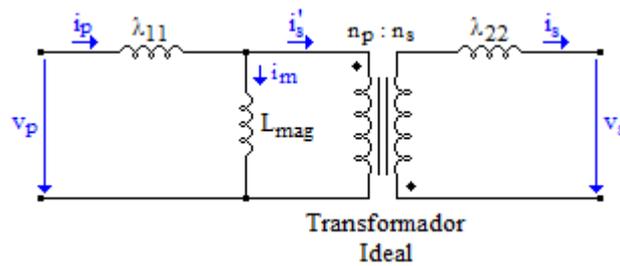


Figura 5.5 – Circuito equivalente simplificado do transformador

Assumindo condutores ideais (resistência nula dos enrolamentos), o transformador da Figura 5.5 segue as seguintes relações:

$$\begin{cases} V_p = L_{11} \frac{di_p}{dt} - L_M \frac{di_s}{dt} \\ V_s = L_M \frac{di_p}{dt} - L_{22} \frac{di_s}{dt} \end{cases} \quad (5.17)$$

onde L_{11} e L_{22} são respetivamente os coeficientes de autoindução dos enrolamentos do primário e do secundário (5.18) e $L_M = L_{mag}(n_s/n_p)$ o coeficiente de indução mútua.

$$\begin{cases} L_{11} = \lambda_{11} + \frac{n_p}{n_s} L_M \\ L_{22} = \lambda_{22} + \frac{n_s}{n_p} L_M \end{cases} \quad (5.18)$$

Assumindo que transformador é constituído por um núcleo formado por um material magnético homogéneo e linear com permeabilidade magnética μ , tal que $B = \mu H$, com área efetiva da seção A_{fe} e comprimento médio do circuito magnético M_{gl} e por $k = \{1,2\}$ enrolamentos de n_k espiras com área da seção transversal A_{w_k} e comprimento médio por espira w_{mt_k} , dada a relutância magnética do núcleo $R_M = M_{gl}/(\mu A_{fe})$, pode mostrar-se que os parâmetros do transformador da Figura 5.5 podem ser estimados por (5.19) [44].

$$\begin{cases} L_{mag} = \frac{n_p^2}{R_M} = \mu n_p^2 \frac{A_{fe}}{M_{gl}} \\ \lambda_{kk} = \frac{\mu_0 n_k^2 w_{mt_k} A_{w_k}}{3M_{gl}^2} \end{cases} \quad (5.19)$$

Na Tabela 5.3 são apresentadas as características elétricas do transformador.

Tabela 5.3 – Características elétricas do transformador

Parâmetro	Valor
Potência nominal (kVA)	2.45
Relação de transformação	20
Tensão nominal do primário (V)	6.6
Tensão nominal do secundário (V)	132.2
Indutância de fugas do primário (H)	5.49×10^{-9}
Indutância de fugas do secundário (H)	1.80×10^{-6}
Indutância de magnetização (H)	145×10^{-6}

5.2. FILTRO PASSA-BAIXO

5.2.1. DIMENSIONAMENTO DO FILTRO LCL

Em aplicações com ligação à rede, para cumprimento da norma IEEE 519-1992, são exigidos baixos níveis de distorção harmónica. Para tal, propõe-se a utilização de um filtro passa-baixo para ligar os módulos DPFC à rede de transmissão (Figura 5.6), de modo a reduzir as harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC.

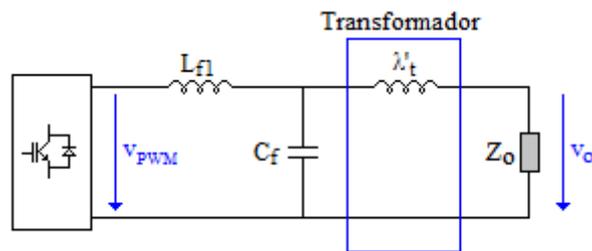


Figura 5.6 – Configuração do filtro LCL

Dado que entre o filtro e a rede é utilizado um transformador de isolamento, o qual insere uma indutância de fugas vista pela rede, o filtro de saída compreende um filtro LC e adicionalmente a indutância de fugas do transformador (λ'_t), podendo ser visto como um filtro LCL, considerando a indutância de fugas constante $L_{f2} = \lambda'_t$. Desprezando as resistências parasitas e considerando uma impedância equivalente de saída $Z_o = R_o + sL_o$, vista pelo transformador, para o filtro passa-baixo de terceira-ordem apresentado na Figura 5.6, a função de transferência é dada por (5.20).

$$\frac{V_o(s)}{V_{PWM}(s)} = \frac{\frac{L_o}{C_f L_{f1} (L_{f2} + L_o)} \left(s + \frac{R_o}{L_o} \right)}{s^3 + s^2 \frac{R_o}{L_{f2} + L_o} + s \frac{L_{f1} + L_{f2} + L_o}{C_f L_{f1} (L_{f2} + L_o)} + \frac{R_o}{C_f L_{f1} (L_{f2} + L_o)}} \quad (5.20)$$

Na função de transferência (5.20) o numerador apresenta um zero real, imposto pela impedância equivalente de saída ($z_1 = R_o/L_o$), sendo o denominador definido por um polo real (p_1) e dois polos complexos conjugados ($p_2 = p_{2r} \pm jp_{2i}$), representando-se o denominador pelo seguinte polinómio:

$$\begin{aligned} d(s) &= (s + p_1) \left(s^2 + s2p_{2r} + |p_2|^2 \right) \\ &= (s + p_1) \left(s^2 + s2\xi\omega_p + \omega_p^2 \right) \end{aligned} \quad (5.21)$$

onde ξ é o fator de amortecimento e ω_p a frequência angular de corte do filtro. Igualando os coeficientes do denominador da função de transferência (5.20) com os coeficientes do polinómio (5.21), obtêm-se as expressões (5.22) que permitem calcular os elementos do filtro LCL.

$$\left\{ \begin{aligned} L_{f1} &= \frac{2R_o (2\xi^2\omega_p + \xi\omega_p^2 + p_1\xi)}{p_1\omega_p (p_1 + 2\xi\omega_p)} \\ L_{f2} &= \frac{R_o - L_o p_1 - 2L_o\xi\omega_p}{p_1 + 2\xi\omega_p} \\ C_f &= \frac{(p_1 + 2\xi\omega_p)^2}{2R_o\omega_p (2\xi^2\omega_p + \xi\omega_p^2 + p_1\xi)} \end{aligned} \right. \quad (5.22)$$

Nas expressões (5.22) os parâmetros ξ e ω_p devem ser estabelecidos de acordo com as características desejadas para o filtro passa-baixo, sendo o polo p_1 utilizado para anular o zero z_1 , o qual deve ser colocado o mais próximo possível

de z_1 (idealmente $p_1 = z_1$), de forma a reduzir a atenuação do filtro na banda passante ($|A| = 20 \log_{10}(p_1/z_1)$).

Dado que em (5.22) a indutância L_{f2} é imposta pela indutância de fugas do transformador, $L_{f2} = \lambda'_t$, estabelecendo-se o valor pretendido da frequência angular de corte ω_p , vem que os valores do fator de amortecimento ξ e do polo p_1 ficam restringidos por:

$$\begin{cases} \xi = \frac{R_o - p_1(L_{f2} + L_o)}{2\omega_p(L_{f2} + L_o)} \\ p_1 < \frac{R_o}{L_{f2} + L_o} \end{cases} \quad (5.23)$$

Como se pode verificar em (5.23), a aproximação do polo p_1 ao zero z_1 compromete (reduz) o valor do fator de amortecimento do filtro, o que provoca um aumento da sobrelevação da tensão na frequência de ressonância.

Para dimensionamento dos parâmetros do filtro, L_{f1} e C_f , estabelece-se o valor da frequência de corte do filtro $f_p = 750$ Hz e posiciona-se o polo $p_1 = 0.9 \times R_o / (L_{f2} + L_o)$. Dados os valores estimados das indutâncias de fugas do transformador (Tabela 5.3), tal que $L_{f2} = n^2 \lambda_{11} + \lambda_{22} = 3.99 \times 10^{-6}$ H, para uma impedância equivalente de saída vista pelo transformador $Z_o = R_o + sL_o$ ($R_o = 0.18 \Omega$ e $L_o = 5$ mH), os parâmetros do filtro LC são:

$$\begin{cases} L_{f1} = 0.55 \times 10^{-3} \text{ H} \\ C_f = 90.10 \times 10^{-6} \text{ F} \end{cases} \quad (5.24)$$

Para os parâmetros dimensionados, de (5.20) calcula-se a função de transferência do filtro passa-baixo:

$$H(s) = \frac{19.97 \times 10^6 (s + 35.95)}{(s + 32.33)(s^2 + s3.59 + 22.21 \times 10^6)} \quad (5.25)$$

Na Figura 5.7 apresenta-se o diagrama de Bode de magnitude do filtro LCL representado pela função de transferência (5.25).

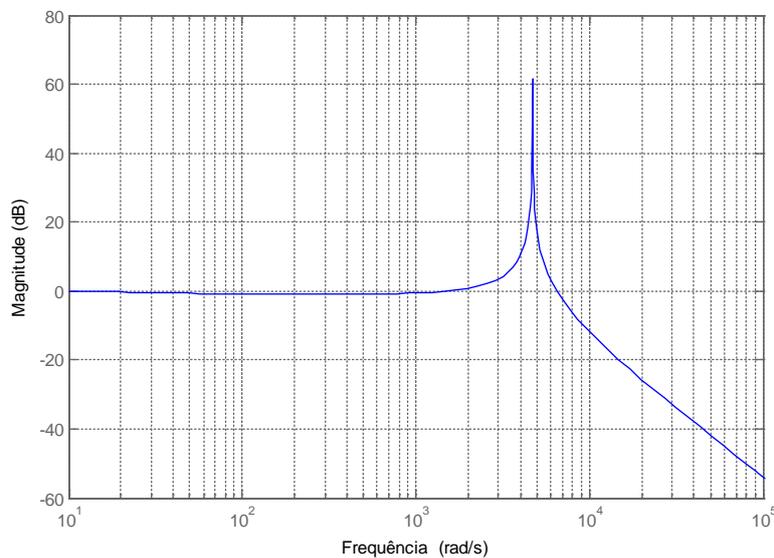


Figura 5.7 – Diagrama de Bode de magnitude do filtro LCL

No diagrama de bode de magnitude do filtro LCL, apresentado na Figura 5.7, a atenuação na banda passante é de $|A| = 20 \log_{10}(p_1/z_1) = -0.922$ dB. À frequência de ressonância $\omega_r = \omega_p \sqrt{1 - 2\xi^2} = 4.7 \times 10^3$ rad/s o fator de amortecimento do filtro é $\xi = 3.81 \times 10^{-4}$, para o qual de obtém um pico de ressonância de $|M_r| = 20 \log_{10}(1/(2\xi\sqrt{1 - 2\xi^2})) = 62.36$ dB.

5.2.2. AMORTECIMENTO DO FILTRO LCL

Dado que os filtros LCL passivos apresentam baixas características de amortecimento (*damping*) à frequência de ressonância, estes podem causar a instabilidade do sistema, quer em regime dinâmico ou em regime permanente. Assim, deve ser adicionado ao filtro um circuito de amortecimento para evitar ressonâncias, mas sem que este reduza a atenuação do filtro na frequência de comutação ou afete a frequência fundamental. Para além destas condições, também devem ser consideradas outras restrições no dimensionamento do circuito de amortecimento, incluindo-se a minimização das perdas resistivas e a energia armazenada nos componentes reativos do filtro.

Várias topologias de amortecimento podem ser utilizadas, cada uma com as suas características particulares [45]. Na Figura 5.8 ilustram-se duas aproximações práticas para amortecimento do filtro LCL.

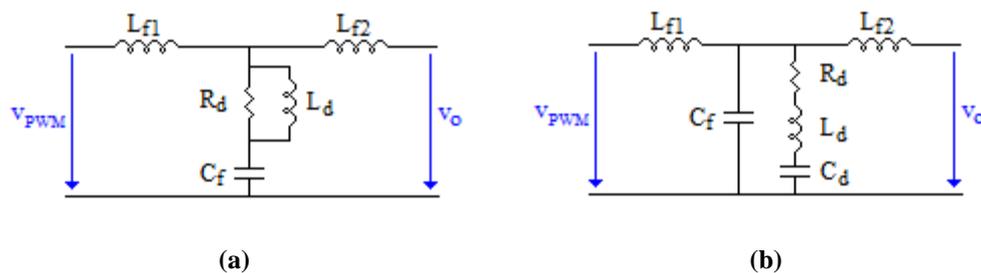


Figura 5.8 – Aproximações práticas para amortecimento do filtro LCL: (a) Ramo paralelo R_d e L_d em série com o condensador C_f . (b) Ramo série R_d , L_d e C_d em paralelo com o condensador C_f .

5.2.2.1. CIRCUITO DE AMORTECIMENTO COM RAMO PARALELO R_d E L_d EM SÉRIE COM O CONDENSADOR C_f

Para amortecimento das oscilações à frequência de ressonância, pode adicionar-se uma resistência R_d em série com o condensador C_f , como ilustrado na Figura 5.8 (a). Dado que à frequência de ressonância o filtro tem uma impedância

nula, o objetivo do circuito de amortecimento consiste em introduzir uma impedância a esta frequência para evitar (reduzir) as oscilações. O valor da resistência de amortecimento R_d deve ser suficientemente elevado para evitar as oscilações, mas devendo ter-se em consideração que perdas resistivas elevadas conduzem a uma redução da eficácia do filtro. A principal desvantagem deste método de amortecimento é que a sua função de transferência contém um zero de alta frequência $z_2 = 1/(C_f R_d)$, o qual degrada o declive da assíntota de alta frequência de -40 dB/década para -20 dB/década, reduzindo a atenuação do filtro acima da frequência de ressonância. Assim, R_d deve ser escolhido de modo a que o valor da frequência do zero z_2 seja significativamente maior que ω_r . Esta condição pode ser expressa por (5.26).

$$R_d \ll \frac{1}{\omega_r C_f} \quad (5.26)$$

Estabelecendo o valor da impedância da resistência de amortecimento como um terço do valor da impedância do condensador C_f à frequência de ressonância [46], vem que $R_d = 1/(3C_f \omega_r) = 0.78 \Omega$. Para o valor calculado, o fator de amortecimento do filtro passa a ser $\xi = 0.167$ e o pico de ressonância $|M_r| = 9.65$ dB. No diagrama de bode de magnitude da Figura 5.9 ilustra-se como a inclusão da resistência de amortecimento influencia a amplitude da função de transferência do filtro, reduzindo a amplitude das oscilações à frequência de ressonância, mas também reduzindo a atenuação do filtro acima desta frequência de -40 dB/década para -20 dB/década.

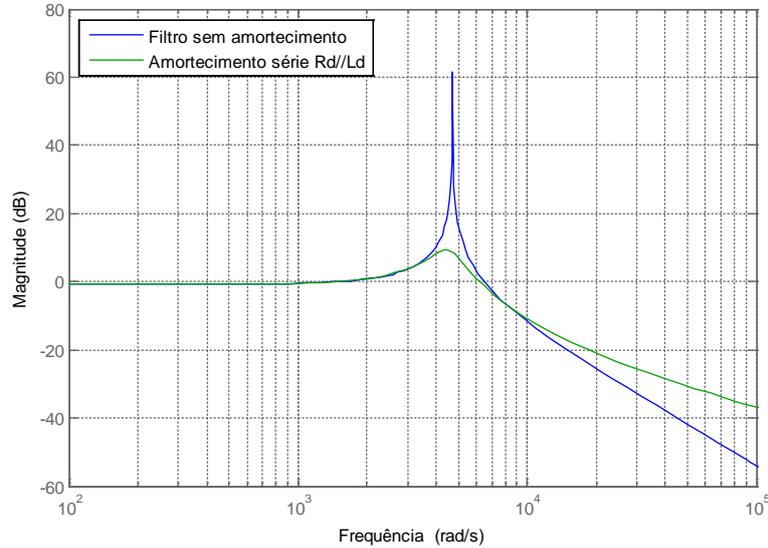


Figura 5.9 – Diagrama de Bode de magnitude do filtro LCL com circuito de amortecimento com ramo paralelo R_d e L_d em série com o condensador C_f

Para evitar perdas significativas na resistência de amortecimento, insere-se em paralelo com R_d uma indutância L_d , como representado na Figura 5.8 (a), fornecendo um caminho alternativo para as baixas frequências. Como a indutância L_d apresenta uma baixa impedância às frequências de interesse da tensão, a sua inclusão vai permitir diminuir a corrente que percorre a resistência R_d , reduzindo as perdas resistivas. Nas altas frequências a influência da indutância L_d será mínima, já que a sua impedância é elevada. Da associação em paralelo de R_d e L_d resulta a admitância (5.27).

$$|Y_d| = \frac{sL_d + R_d}{sL_d R_d} \quad (5.27)$$

De forma a permitir o amortecimento do filtro pela resistência R_d , à frequência de ressonância o valor da impedância da indutância L_d deve ser suficientemente maior que R_d , tal que $|Z_d|_{\omega_r} \approx R_d$. No entanto, o aumento do

valor de L_d aumenta também o valor das perdas resistivas em R_d . Assim, o valor da indutância é escolhida como $L_d = 4 \times R_d / \omega_r = 0.69$ mH. Na Tabela 5.4 são apresentados os valores dos parâmetros do circuito de amortecimento.

Tabela 5.4 – Parâmetros do circuito de amortecimento com ramo paralelo R_d e L_d em série com o condensador C_f

Parâmetro	Valor
R_d (Ω)	0.78
L_d (H)	0.69×10^{-3}

Substituindo os valores da Tabela 5.4 na função de transferência (5.27), obtém-se o diagrama de Bode de magnitude da Figura 5.10, no qual se mostra a influência da indutância L_d na admitância $|Y_d|$ do ramo de amortecimento.

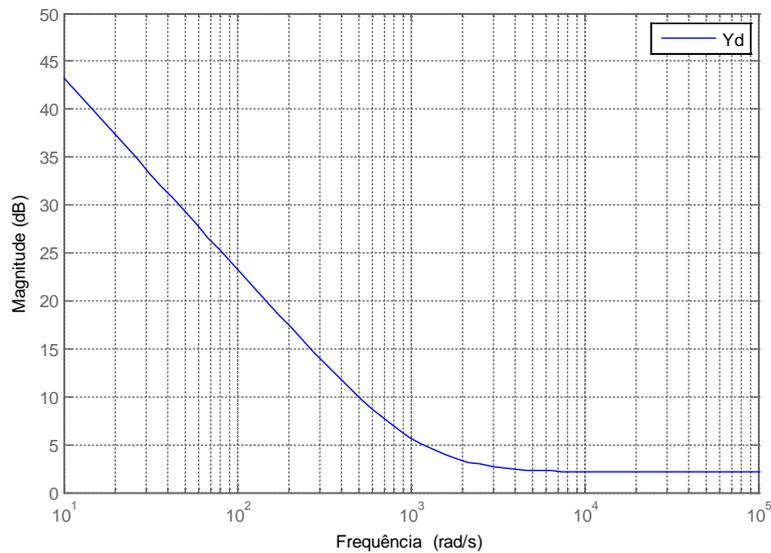


Figura 5.10 – Diagrama de Bode de magnitude da admitância do ramo paralelo R_d e L_d

Como se pode verificar, nas baixas frequências é predominante a influência da indutância L_d no valor da admitância do ramo de amortecimento, diminuindo

com um declive -20 dB/década até à frequência $\omega = R_d/L_d$. À frequência ressonância a influência da indutância L_d é mínima, sendo a admitância dada por $|Y_d|_{\omega_r} \approx 1/R_d$.

5.2.2.2. CIRCUITO DE AMORTECIMENTO COM RAMO SÉRIE R_d , L_d E C_d EM PARALELO COM O CONDENSADOR C_f

Outra aproximação para amortecimento do filtro LCL consiste em adicionar uma resistência R_d em paralelo com o condensador C_f , como ilustrado na Figura 5.8 (b). A influência da resistência permite reduzir o efeito de ressonância, aumentando o amortecimento com o aumento do valor de R_d . A aplicação deste método resulta no entanto em perdas bastante elevadas, pelo que só por si não é uma solução prática.

Para obter o mesmo fator de amortecimento do método anterior ($\xi = 0.167$), a resistência R_d é calculada pela expressão (5.28).

$$R_d = \frac{L_{f2} + L_o}{C_f (p_1 + 2\xi\omega_p)(L_{f2} + L_o) - C_f R_o} = 7.1 \Omega \quad (5.28)$$

No diagrama de bode de magnitude da Figura 5.11 ilustra-se como a inclusão da resistência de amortecimento reduz a amplitude das oscilações à frequência de ressonância, não influenciando a capacidade de atenuação das altas frequência pelo filtro.

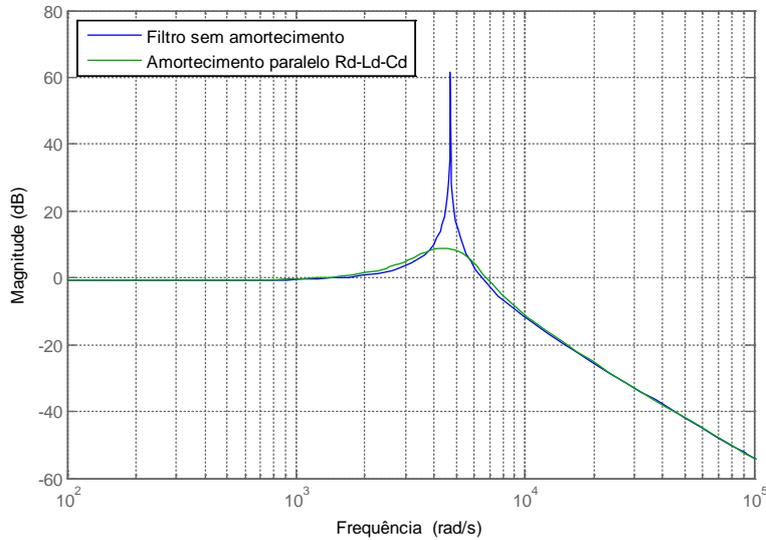


Figura 5.11 – Diagrama de Bode de magnitude do filtro LCL com circuito de amortecimento com ramo série R_d , L_d e C_d em paralelo com o condensador C_f

Uma solução prática para reduzir significativamente as perdas na resistência de amortecimento, consiste em adicionar um circuito $L_d - C_d$ sintonizado em série com R_d , como ilustrado na Figura 5.8 (b). Desta associação resulta uma admitância no ramo de amortecimento dada por (5.29).

$$|Y_d| = \frac{sC_d}{s^2L_dC_d + sR_dC_d + 1} \quad (5.29)$$

Para permitir o amortecimento do filtro pela resistência R_d , o valor da indutância L_d de bloqueio dos sinais de alta frequência e o valor do condensador C_d de bloqueio dos sinais de baixa frequência, são dimensionados para que à frequência de ressonância a impedância do ramo de amortecimento seja dominada pela resistência R_d ($|Z_d|_{\omega_r} \approx R_d$). Desta consideração resulta a seguinte relação:

$$\omega_r = \frac{1}{\sqrt{L_d C_d}} \quad (5.30)$$

Assim, os valores da indutância L_d e do condensador C_d são dimensionados por (5.31).

$$\begin{cases} L_d = \frac{R_d}{\omega_r} = 1.5 \text{ mH} \\ C_d = \frac{1}{\omega_r^2 L_d} = 31 \text{ } \mu\text{F} \end{cases} \quad (5.31)$$

Na Tabela 5.5 apresentam-se os valores calculados para os parâmetros do circuito de amortecimento.

Tabela 5.5 – Parâmetros do circuito de amortecimento com ramo série R_d , L_d e C_d em paralelo com o condensador C_f

Parâmetro	Valor
R_d (Ω)	7.1
L_d (H)	1.5×10^{-3}
C_d (F)	31×10^{-6}

Substituindo os valores da Tabela 5.5 na função de transferência (5.29), obtém-se o diagrama de Bode de magnitude da Figura 5.12, no qual se mostra a influência da indutância L_d e do condensador C_d na admitância $|Y_d|$ do ramo de amortecimento.

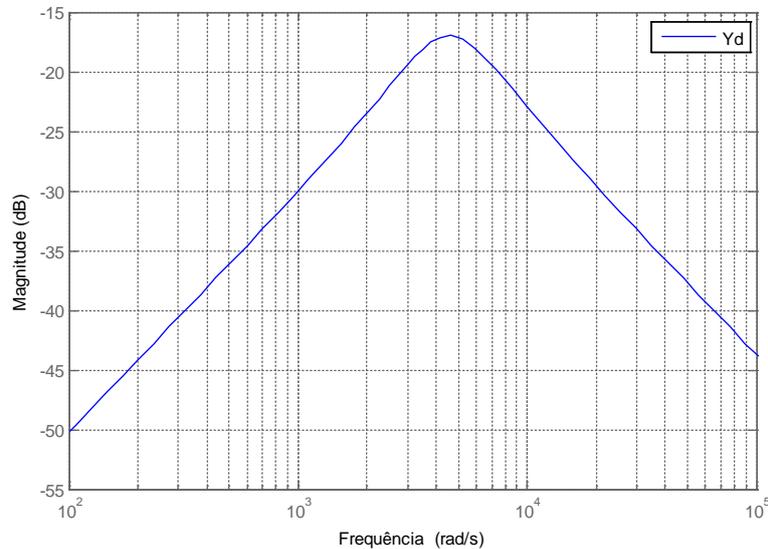


Figura 5.12 – Diagrama de Bode de magnitude da admitância do ramo série R_d , L_d e C_d

O diagrama de Bode de magnitude da Figura 5.12 tem duas assíntotas com declive -20 dB/década, que permitem reduzir o efeito da resistência de amortecimento fora da frequência de ressonância. A assíntota de baixa frequência é imposta pelo condensador C_d , sendo a assíntota de alta frequência imposta pela indutância L_d . À frequência de ressonância a admitância do ramo de amortecimento é predominantemente resistiva, sendo dada por $|Y_d|_{\omega_r} \approx 1/R_d$.

5.2.3. PERDAS E ENERGIA ARMAZENADA

Embora os dois métodos de amortecimento propostos possam ser utilizados para reduzir as oscilações causadas pela ressonância, o desempenho de cada método depende da potência de perdas (P_p) na resistência de amortecimento e da energia armazenada (E) pelos elementos reativos do filtro. Estas características podem ser calculadas pelas expressões (5.32).

$$\begin{cases} P_p = R_d I_d^2 \\ E = \sum_n \frac{1}{2} L_n I_n^2 + \sum_n \frac{1}{2} C_n V_n^2 \end{cases} \quad (5.32)$$

Na Figura 5.13 e Figura 5.14 comparam-se as perdas resistivas e a energia armazenada entre os dois métodos de amortecimento propostos, para um fator de amortecimento $\xi = 0.167$ na frequência de ressonância.

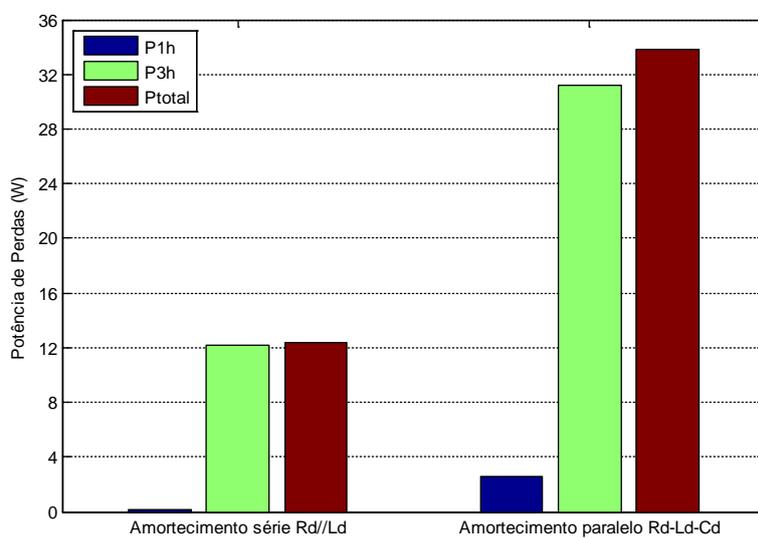


Figura 5.13 – Potência de perdas no filtro LCL

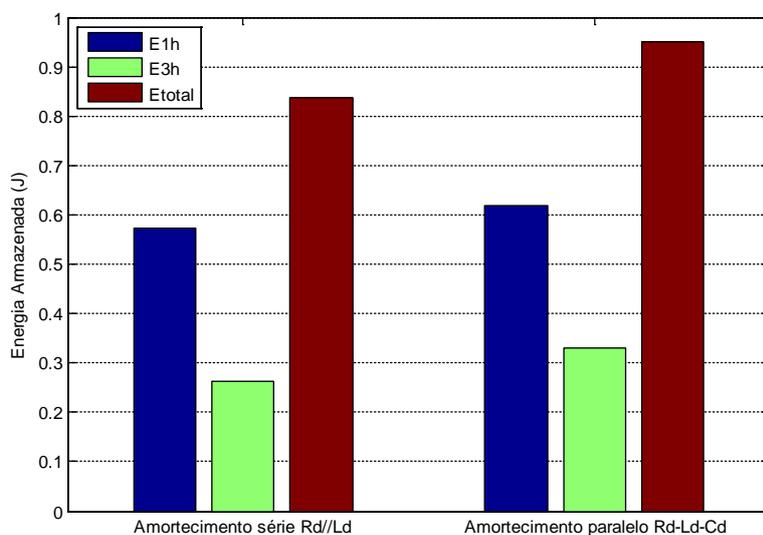


Figura 5.14 – Energia armazenada no filtro LCL

Como pode ser verificado, o circuito de amortecimento composto pelo ramo paralelo R_d e L_d em série com o condensador C_f apresenta um melhor desempenho, registrando menores perdas resistivas e menor energia armazenada, sendo esta a configuração utilizada nas simulações e procedimentos experimentais.

Capítulo 6. RESULTADOS DE SIMULAÇÃO E EXPERIMENTAIS

Neste capítulo são apresentados os resultados de simulação e experimentais obtidos no estudo dos dispositivos DPFC aplicados ao controlo do trânsito de potências em redes de energia elétrica. No processo de simulação foram desenvolvidos modelos do sistema e dos controladores projetados em *Matlab/Simulink*. As simulações foram realizadas considerando-se a aplicação do sistema de controlo de potências numa rede de transporte de energia elétrica de alta tensão. No plano experimental foram realizados ensaios laboratoriais do sistema utilizando um protótipo laboratorial de um DPFC constituído por um conversor monofásico em ponte completa de baixa potência, comandado por um sistema de processamento digital de sinal, aplicado a uma rede de elétrica de baixa tensão.

6.1. PROGRAMA DE SIMULAÇÃO MATLAB/SIMULINK

Para a modelação e simulação dos dispositivos DPFC, do sistema de controlo e comando do conversor e da rede de transporte de energia elétrica, utilizou-se a ferramenta *Simulink* incluída no programa *Matlab*.

Os modelos desenvolvidos em *Matlab/Simulink* são apresentados no Apêndice A. Com base nesses modelos obtiveram-se os resultados gráficos de simulação apresentados neste capítulo.

6.2. PROTÓTIPO LABORATORIAL

No plano experimental foram realizados ensaios laboratoriais utilizando um protótipo laboratorial de um dispositivo DPFC aplicado a uma rede elétrica de baixa tensão. O dispositivo DPFC implementado é constituído por um conversor monofásico em ponte completa, comandado por um sistema de processamento digital de sinal, um filtro passa-baixo de saída, um transformador para acoplamento à rede elétrica e circuitos auxiliares para aquisição de grandezas elétricas.

6.2.1. CONVERSOR DC-AC DO DPFC

Na Figura 6.1 representa-se o diagrama de blocos da arquitetura do dispositivo DPFC implementado.

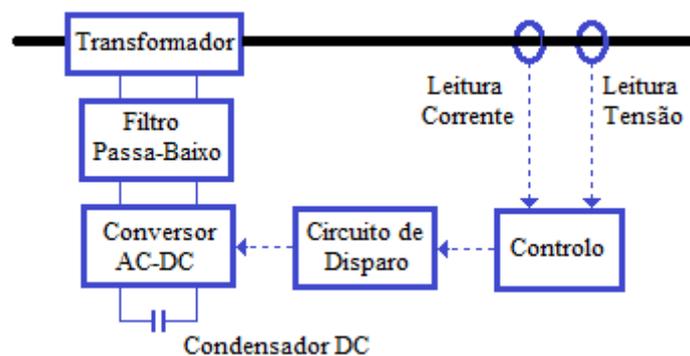


Figura 6.1 – Diagrama de blocos da arquitetura do DPFC

O circuito de potência do conversor AC-DC do DPFC é composto por dois módulos de semicondutores IGBT do tipo SKM50GB12T4 do fabricante Semikron. Cada módulo contém dois IGBT associados em meia ponte com dois díodos em antiparalelo, como se mostra na Figura 6.2.

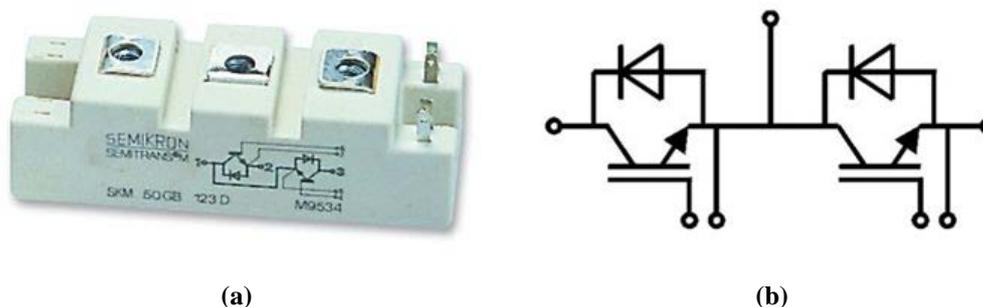


Figura 6.2 – Módulo de semicondutores IGBT do tipo SKM50GB12T4: (a) Encapsulamento Semitrans@2; (b) Esquema elétrico.

No circuito de disparo dos semicondutores do conversor foram utilizados *drivers* SKYPER 32 R do fabricante Semikron (Figura 6.3). Este circuito permite colocar à condução ou ao corte os semicondutores do conversor de acordo com os sinais provenientes do sistema de controlo. Para garantir o isolamento galvânico entre os sinais de comando e os sinais do circuito de potência do conversor foram utilizados acopladores óticos HCPL-2231 e fontes comutadas.



Figura 6.3 – Driver SKYPER 32 R

Para aquisição das correntes e tensões necessárias para o controlo das potências foram implementados circuitos com transdutores. Os sensores de corrente utilizados para leitura das correntes que circulam na linha foram do tipo LA 25-NP

do fabricante *LEM* e os sensores de tensão utilizados na leitura das tensões foram do tipo AD215 do fabricante *Analog Devices*.

No Apêndice D são apresentados os esquemas elétricos dos circuitos implementados e no Apêndice E fotografias do protótipo laboratorial implementado.

6.2.2. PLACA DE PROCESSAMENTO DIGITAL DE SINAL DS1104

Para controlo e comando do conversor do DPFC no plano experimental, foi utilizado o sistema de processamento digital de sinal DS1104 do fabricante *dSPACE*, onde foram implementados os algoritmos de controlo projetados. Este sistema permite efetuar a aquisição dos sinais analógicos provenientes dos sensores de corrente e de tensão, processar toda a informação com uma velocidade de cálculo adequada à implementação do algoritmo e gerar os sinais digitais de comando dos semicondutores a frequências da ordem dos kHz. O sistema de controlo DS1104 encontra-se disponível sob a forma de uma placa preparada para ser inserida no barramento PCI (*Peripheral Component Interconnect*) de um computador pessoal (Figura 6.4).



Figura 6.4 – Placa de processamento digital DS1104

A placa DS1104 é baseada no processador de 64 bits MPC8240, o qual constitui a unidade principal de processamento (*Master PPC*). A sua velocidade de operação é de 250 MHz e possui uma memória cache L2 de 2x16 KB. A comunicação entre o processador e os restantes periféricos do sistema é efetuada através de um barramento PCI que opera a 33 MHz.

A placa DS1104 possui ainda uma unidade de processamento secundária (*Slave DSP*) baseada no processador digital de sinal (DSP – *Digital Signal Processor*) de 16 bits TMS320F240 do fabricante *Texas Instruments*, o qual opera à velocidade de 30 MHz.

Para armazenamento do programa de controlo desenvolvido, a placa DS1104 disponibiliza duas áreas de memória distintas: a Memória Global (*Global Memory*), volátil, do tipo SDRAM (*Synchronous Dynamic Random Access Memory*), com 32 MB de capacidade e a Memória Flash (*Flash Memory*), não volátil, do tipo EEPROM (*Electrically-Erasable Programmable Read-Only Memory*), com 8 MB de capacidade.

Para além do processador, a unidade de processamento principal da placa DS1104 possui um módulo controlador de interrupções com capacidade de resposta a interrupções de *hardware* e *software* e uma unidade de temporização composta por quatro temporizadores de uso geral de 32 bits, um decrementador de 32 bits e um contador de 64 bits. Estes dois módulos (controlador de interrupções e temporização), utilizados em conjunto, desempenham um papel particularmente importante no controlador implementado, permitindo estabelecer uma frequência de amostragem constante para o controlador digital.

A unidade de processamento principal da placa DS1104 está equipada com um conjunto de periféricos que permitem o interface do sistema com o exterior, dos quais se destacam a unidade digital de entrada saída (*Bit I/O Unit*) constituída por vinte linhas digitais de entrada/saída paralelas, a unidade de conversão analógico/digital (*ADC Unit*) composta por quatro canais multiplexados de 16 bits e quatro canais paralelos de 12 bits e a unidade de conversão digital/analógica (*DAC Unit*) composta por oito canais de 16 bits. Estes periféricos são essenciais para o

funcionamento do sistema de controlo implementado, permitindo adquirir os sinais analógicos provenientes dos sensores de corrente e de tensão, gerar os sinais digitais de comando dos semicondutores e criar os sinais analógicos correspondentes aos valores das potências ativas e reativas calculados no interior do processador, de forma a possibilitar a sua visualização num osciloscópio.

Na Figura 6.5 representa-se a arquitetura da placa de processamento digital de sinal DS1104. A descrição detalhada das características e funcionalidades do DS1103 pode ser consultada em [47], [48], [49], [50].

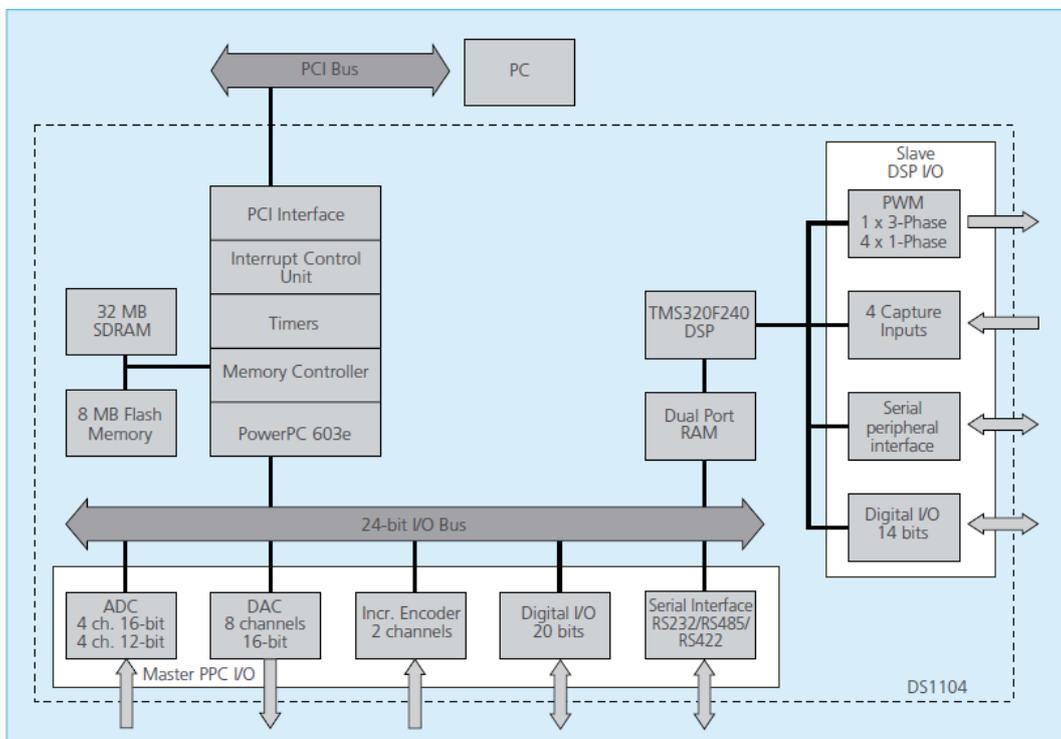


Figura 6.5 – Arquitetura da placa de processamento digital de sinal DS1104

Para a implementação dos algoritmos do sistema de comando e controlo do conversor do DPFC foi desenvolvido um programa em linguagem C, para programação do sistema de processamento digital de sinal DS1104. Este programa encontra-se listado no Apêndice B.

não deve exceder 10 % da corrente nominal da rede ($I_{3h} = 0.1 \times I_{1h}$). Na Tabela C.1 do Apêndice C pode ser consultada a lista completa dos parâmetros de simulação da rede, dos dispositivos DPFC e respetivo módulo de controlo e comando e do gerador da corrente de terceira-harmónica. Os modelos de simulação desenvolvidos em *Matlab/Simulink* são apresentados no Apêndice A.

As simulações realizadas pretendem mostrar o comportamento das grandezas controladas e verificar o funcionamento dos dispositivos DPFC tendo em conta a sua aplicação na rede de transmissão da Figura 6.6. As grandezas controladas são as potências à frequência fundamental na linha na qual o sistema de controlo é instalado (P_{1h} e Q_{1h}) e a tensão do barramento DC do conversor do DPFC (U_{dc}).

As simulações têm por objetivo verificar se os controladores projetados garantem que as grandezas controladas seguem os seus valores de referência. Para tal, estabelecem-se, para as potências ativa e reativa à frequência fundamental na linha 1, os sinais de referência variáveis no tempo $P_{1h_{ref}}$ e $Q_{1h_{ref}}$ e para a tensão do barramento DC do conversor do DPFC o sinal de referência $U_{dc_{ref}}$ (Tabela 6.1).

Tabela 6.1 – Valores de referência de simulação das grandezas controladas

Parâmetro	Valor	
$P_{1h_{ref}}$ (MW)	180	150
$Q_{1h_{ref}}$ (MVar)	35	30
$U_{dc_{ref}}$ (V)	180	

De acordo com os parâmetros de simulação considerados, em regime normal e permanente, sem a aplicação do sistema de controlo do trânsito de energia, a potência ativa à frequência fundamental na linha 1 é $P_{1h} = 123$ MW e a potência reativa $Q_{1h} = 36$ MVar.

Incluindo-se no modelo de simulação os dispositivos DPFC, obtiveram-se os resultados de simulação apresentados na Figura 6.7 e Figura 6.8 para as potências ativa P_{1h} e reativa Q_{1h} na linha 1.

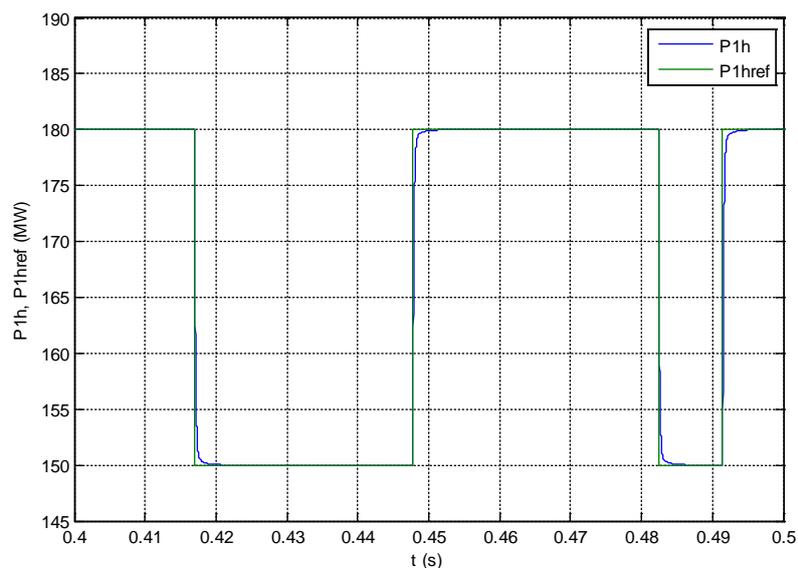


Figura 6.7 – Resultado de simulação da potência ativa na linha 1

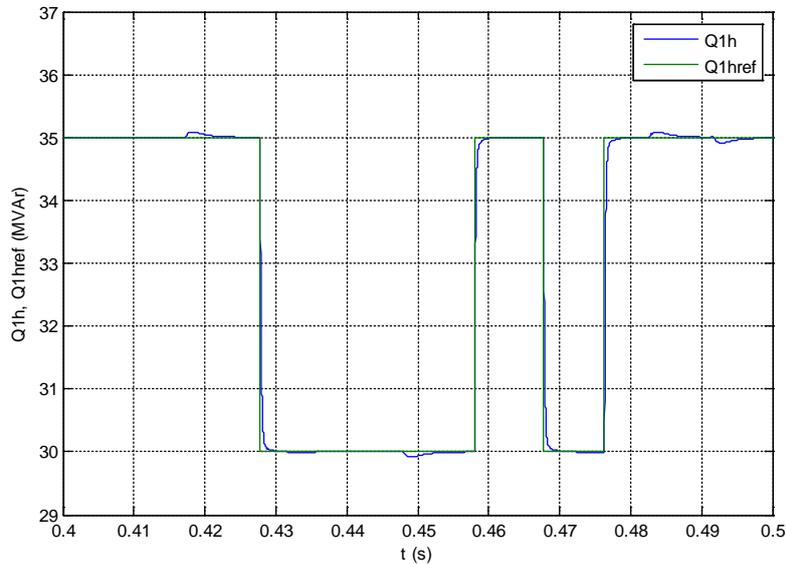


Figura 6.8 – Resultado de simulação da potência reativa na linha 1

Pela análise da Figura 6.7 e da Figura 6.8 verifica-se que o controlador impõe que as potências sigam os respectivos valores de referência estabelecidos na simulação, P_{1href} e Q_{1href} , garantido um controlo praticamente desacoplado das potências ativa e reativa (apenas na potência reativa são visíveis pequenas perturbações, devidas a variações da potência ativa).

Na Figura 6.9 e na Figura 6.10 mostra-se uma ampliação da Figura 6.7 e Figura 6.8, na gama dos 0,30 s a 0,34 s, nas quais as potências ativa e reativa são expressas como percentagem dos seus valores de referência. Como se pode verificar, o erro em regime estacionário da potência ativa controlada é inferior a 0,008 % e o erro da potência reativa é inferior a 0,4 % e são devidos ao tremor das grandezas do conversor.

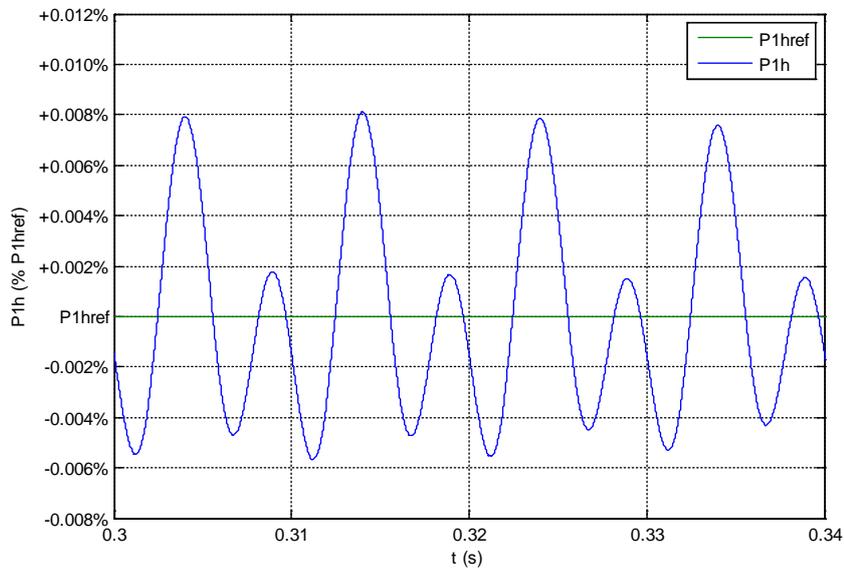


Figura 6.9 – Resultado de simulação do regime estacionário da potência ativa na linha 1

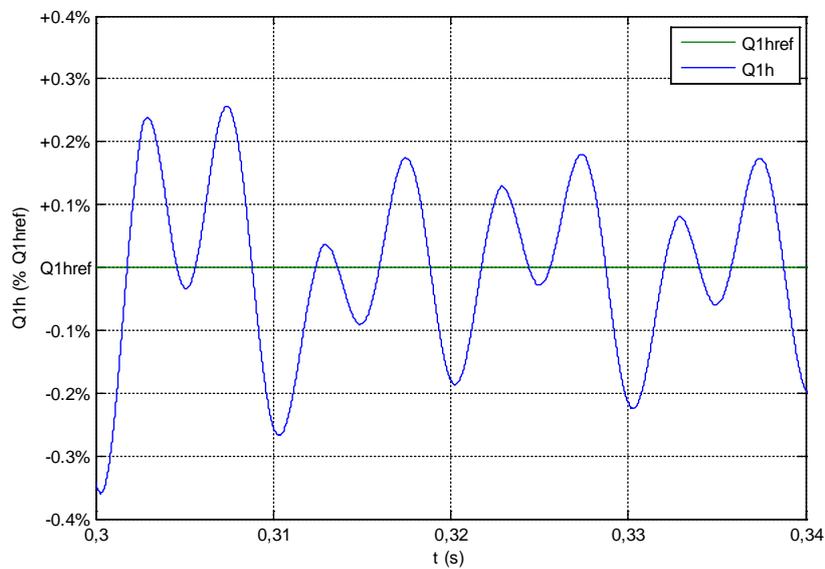


Figura 6.10 – Resultado de simulação do regime estacionário da potência reativa na linha 1

Na Figura 6.11 e Figura 6.12 mostra-se o regime dinâmico das potências ativa e reativas controladas em resposta à variação dos seus valores de referência.

Em ambas as figuras pode-se verificar que os tempos de resposta são rápidos, sem qualquer sobrelevação nas potências, com um tempo de estabelecimento do sistema de controlo de aproximadamente 1.5 ms.

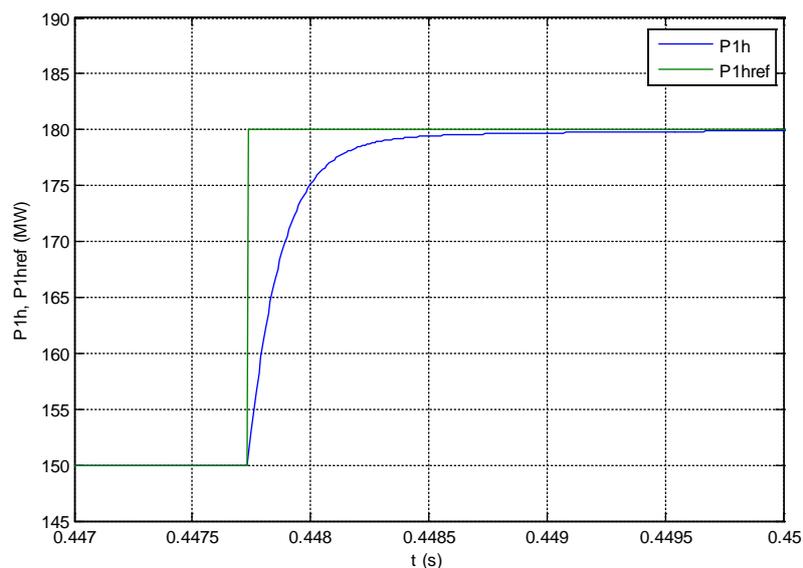


Figura 6.11 – Resultado de simulação do regime dinâmico da potência ativa na linha 1

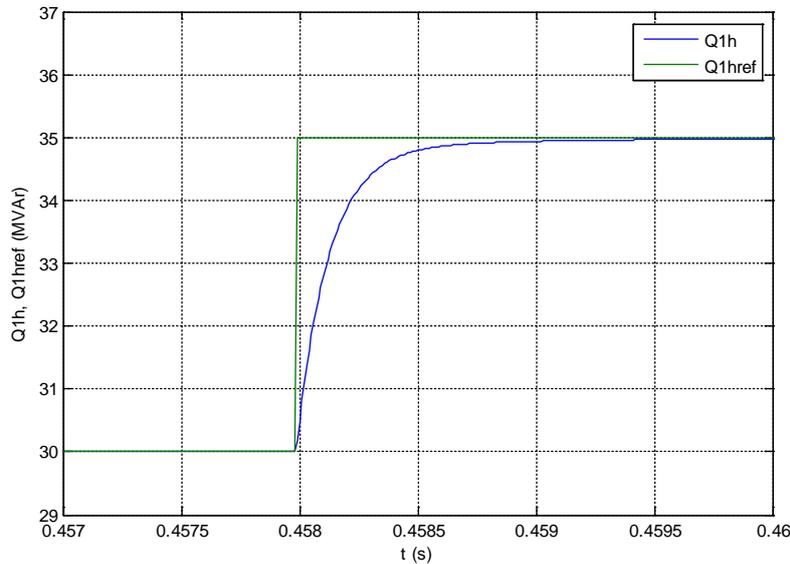


Figura 6.12 – Resultado de simulação do regime dinâmico da potência reativa na linha 1

Na Figura 6.13 apresentam-se os resultados de simulação da tensão de saída do DPFC à frequência fundamental $v_{o,1h}$, vista do lado do secundário do transformador, e a sua referência $v_{o,1h_{ref}}$. Esta capacidade de injetar um vetor de tensão controlável à frequência fundamental em série com a linha de transmissão é responsável pelo controlo desacoplado das potências ativa e reativa. O vetor de tensão de referência é calculado pelo controlador de acordo com os valores estabelecidos para as potências ativa e reativa. Como se pode verificar, a tensão de saída segue a sua referência sem erro apreciável.

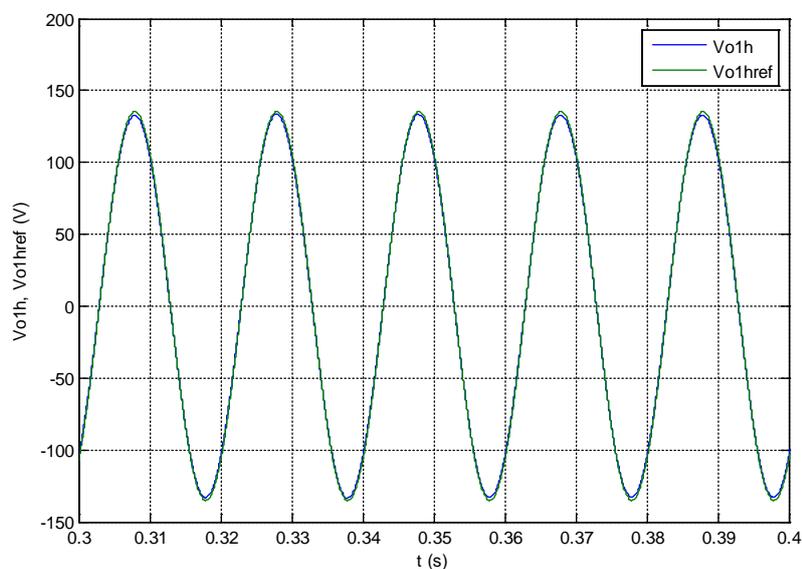


Figura 6.13 – Resultado de simulação da tensão de saída do DPFC à frequência fundamental

A forma de onda da tensão de saída do DPFC à frequência da terceira-harmônica $v_{o,3h}$, vista do lado do secundário do transformador, e a sua referência $v_{o,3h_{ref}}$, são apresentadas na Figura 6.14. Este vetor de tensão injetado é responsável por manter o nível da tensão do condensador DC do conversor, absorvendo potência ativa da linha à frequência da terceira-harmônica. O vetor de tensão de referência é calculado pelo controlador em resposta à variação do valor da resistência virtual R_{3h} , proporcional ao erro entre o valor de referência da tensão do barramento DC do conversor $U_{dc_{ref}}$ e o seu valor atual U_{dc} . Como se pode verificar, o controlador garante que tensão de saída siga a sua referência sem erro apreciável.

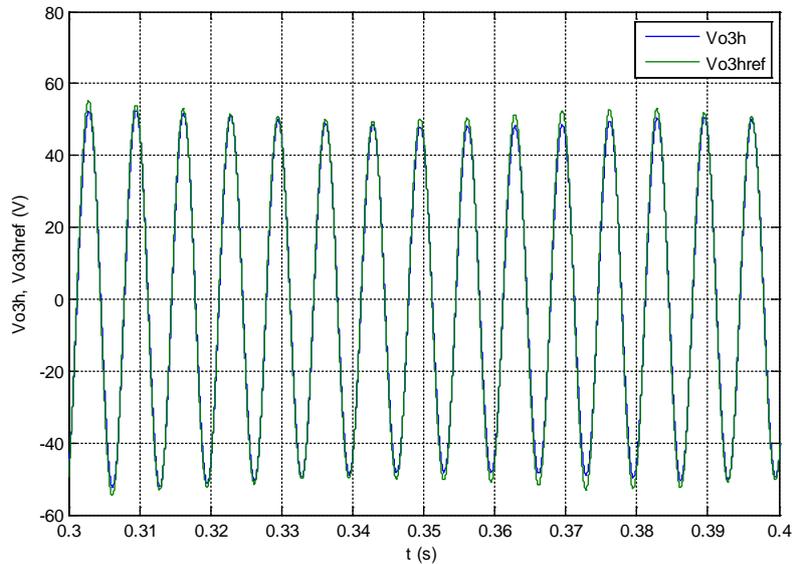


Figura 6.14 – Resultado de simulação da tensão de saída do DPFC à frequência da terceira-harmônica

A tensão de saída total $v_o = v_{o,1h} + v_{o,3h}$ injetada pelos dispositivos DPFC, vista do lado do secundário do transformador, e a sua referência $v_{o,ref} = v_{o,1h,ref} + v_{o,3h,ref}$ são apresentadas na Figura 6.15. Esta tensão corresponde à tensão de saída do filtro passa-baixo dimensionado no Capítulo 5, com circuito de amortecimento composto por ramo paralelo R_d e L_d em série com o condensador C_f . Como se pode verificar o filtro garante a redução das harmônicas da frequência de comutação injetadas pelo conversor do DPFC, permitindo que a tensão de saída do conversor siga a sua referência sem erro apreciável.

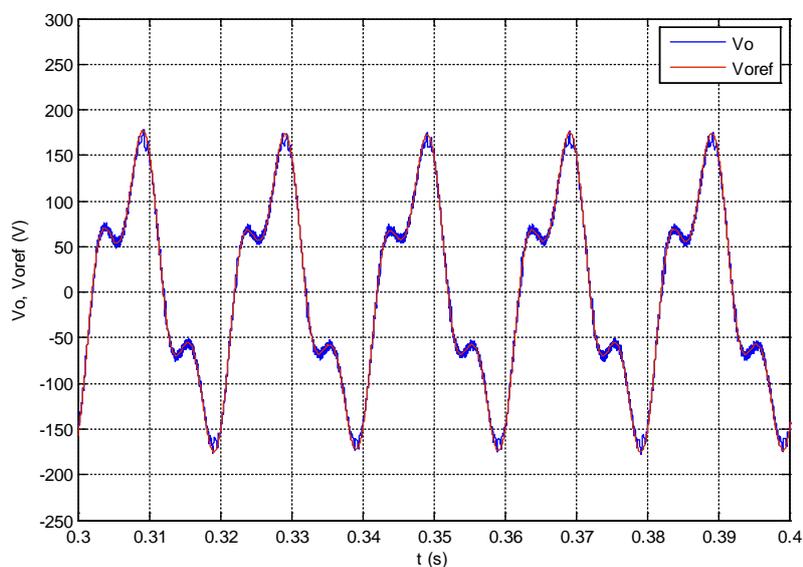


Figura 6.15 – Resultado de simulação da tensão de saída total do DPFC

Na Figura 6.16 apresenta-se a análise espectral da tensão de saída total do DPFC, na qual se destacam as componentes à frequência fundamental e à frequência da terceira harmónica. Como se pode verificar, o filtro dimensionado reduz as harmónicas da frequência de comutação injetadas pelo conversor do DPFC, registando-se uma distorção harmónica total de $THD = 9.97 \%$.

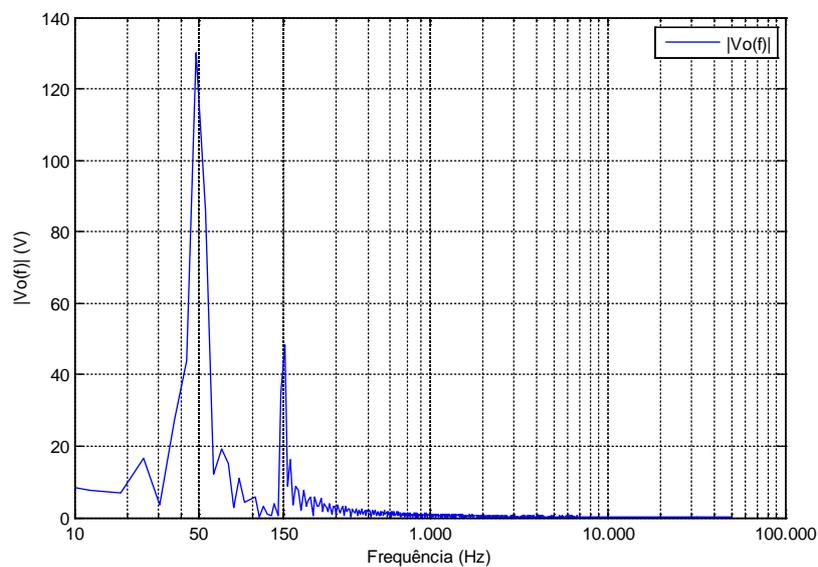


Figura 6.16 – Análise espectral da tensão de saída total do DPFC

Na Figura 6.17 mostra-se a tensão PWM de saída do conversor do DPFC, gerada pelo modelador PWM projetado para o conversor monofásico em ponte completa, vista do lado do secundário do transformador. A estratégia de comutação adotada permite gerar uma tensão comutada tal que a tensão de saída do filtro do DPFC siga a sua referência $v_o = v_{o_{ref}}$.

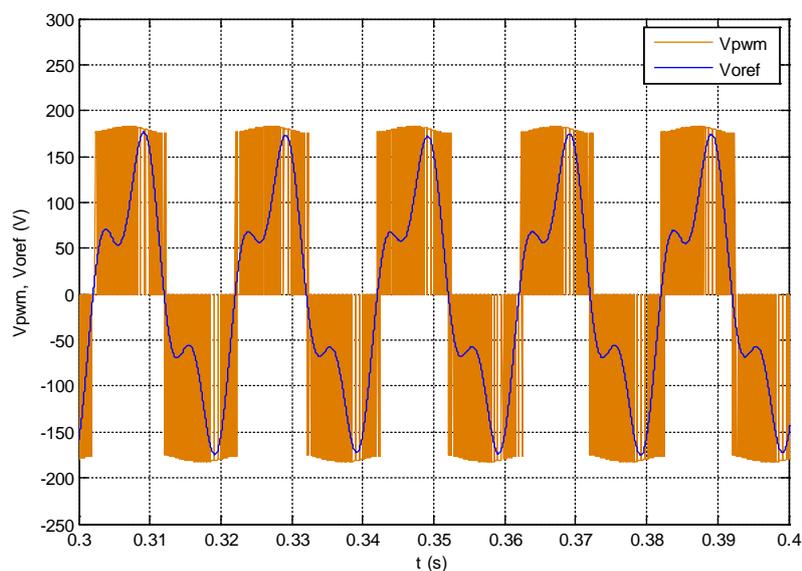


Figura 6.17 – Resultado de simulação da tensão PWM de saída do conversor do DPFC

Na Figura 6.18 mostra-se a tensão do barramento DC do conversor U_{dc} , expressa como porcentagem do seu valor de referência, $U_{dc_{ref}} = 180$ V. Este valor de referência é calculado de acordo com a capacidade de controle do trânsito de potências do DPFC. Como pode ser visto, o controlador PI da resistência virtual de terceira-harmônica R_{3h} garante o seguimento do valor de referência da tensão do barramento DC do conversor, com um tremor inferior a 3 %, não excedendo os limites estabelecidos nos parâmetros de simulação ($dU_{dc} = 0.03 \times U_{dc_{ref}} = 5.4$ V).

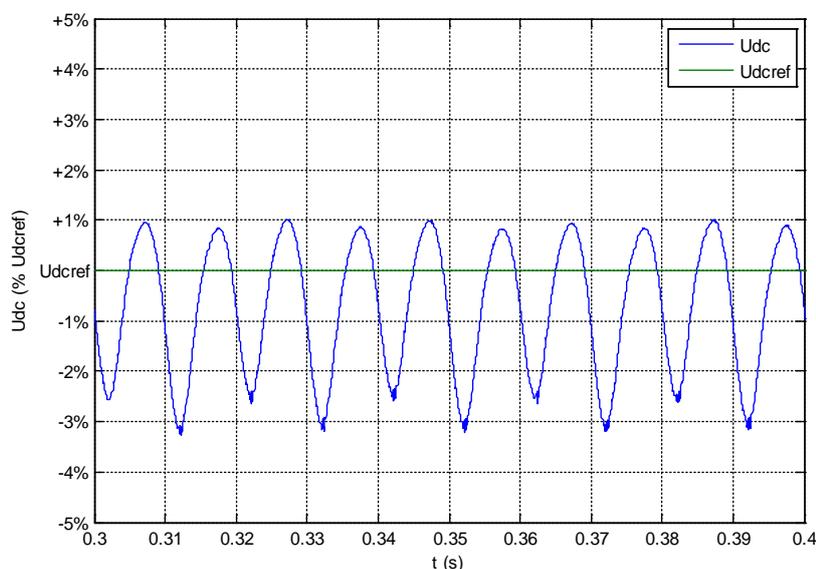


Figura 6.18 – Resultado de simulação da tensão do condensador DC do conversor do DPFC

Na Figura 6.19 pode visualizar-se o processo inicial de carga do condensador do conversor do DPFC bem como a dinâmica da tensão do condensador devido às variações das potências ativa e reativa.

Durante a carga inicial, até se atingir o valor de referência da tensão do barramento DC ($U_{dc_{ref}}$), os semicondutores do conversor encontram-se ao corte, o que permite que o conversor funcione como um retificador utilizando os díodos colocados em anti paralelo com os semicondutores. Como se pode observar, a carga inicial do condensador tem aproximadamente uma duração de 70 ms.

Ao longo da simulação foram efetuadas alterações no valor de referência da potência ativa nos instantes $t = 0.417$ s, $t = 0.448$ s, $t = 0.482$ s e $t = 0.491$ s e alterações no valor de referência da potência reativa nos instantes $t = 0.428$ s, $t = 0.458$ s, $t = 0.468$ s e $t = 0.475$ s. Verifica-se que embora estas alterações tenham impacto no valor da tensão do condensador DC do conversor do DPFC, o controlador PI da resistência virtual de terceira-harmónica R_{3h} garante rapidamente o restabelecimento da tensão do barramento DC do conversor.

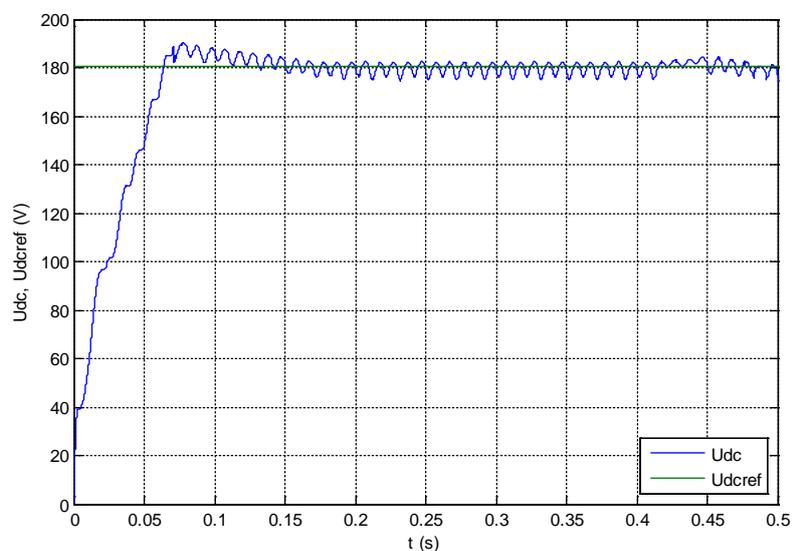


Figura 6.19 – Resultado de simulação da carga inicial do condensador DC do conversor do DPFC e da dinâmica da tensão do condensador devido às variações das potências ativa e reativa

Na Figura 6.20 mostra-se os resultados de simulação da corrente da linha 1 à frequência fundamental, multiplicada pelo fator 0.1, e a corrente à frequência da terceira-harmônica. Esta corrente injetada pelo conversor paralelo instalado no barramento do gerador 1 permite fornecer a potência ativa requerida pelos dispositivos DPFC. Como se pode verificar, a corrente de terceira-harmônica injetada corresponde a 10 % da corrente da linha 1 à frequência fundamental.

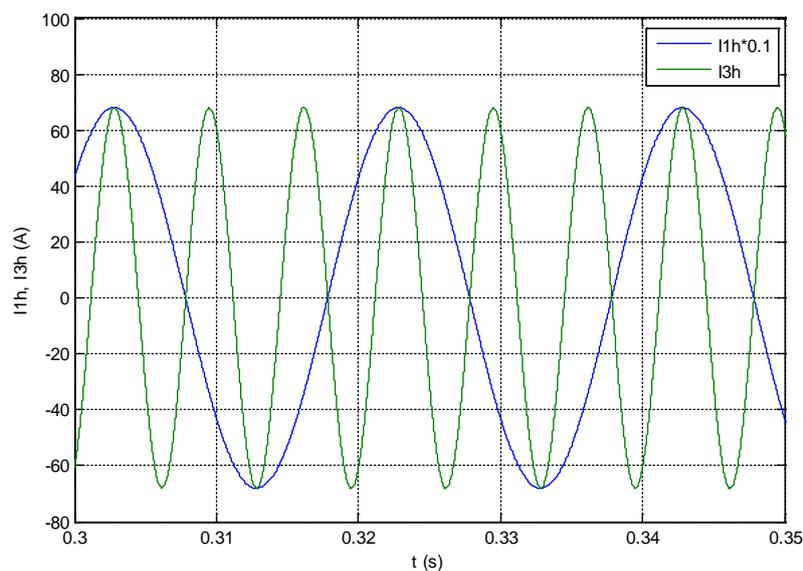


Figura 6.20 – Resultado de simulação da corrente da linha 1 à frequência fundamental (multiplicada pelo fator 0.1) e à frequência da terceira-harmônica

Para testar a robustez dos controladores projetados foi simulado um curto-circuito na linha de transmissão 2, causando uma queda de 30 % da tensão do barramento gerador E_2 . Como se pode verificar na Figura 6.21 e Figura 6.22, os dispositivos DPFC foram capazes de restabelecer os valores de referência das potências ativa e reativa após aproximadamente 0.1 s.

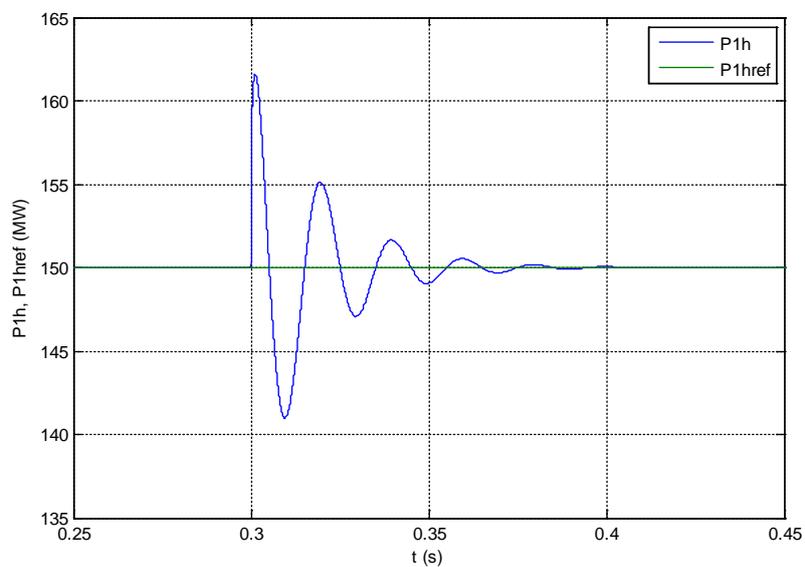


Figura 6.21 – Resultado de simulação da potência ativa na linha 1 após uma queda de 30% da tensão do barramento gerador E_2

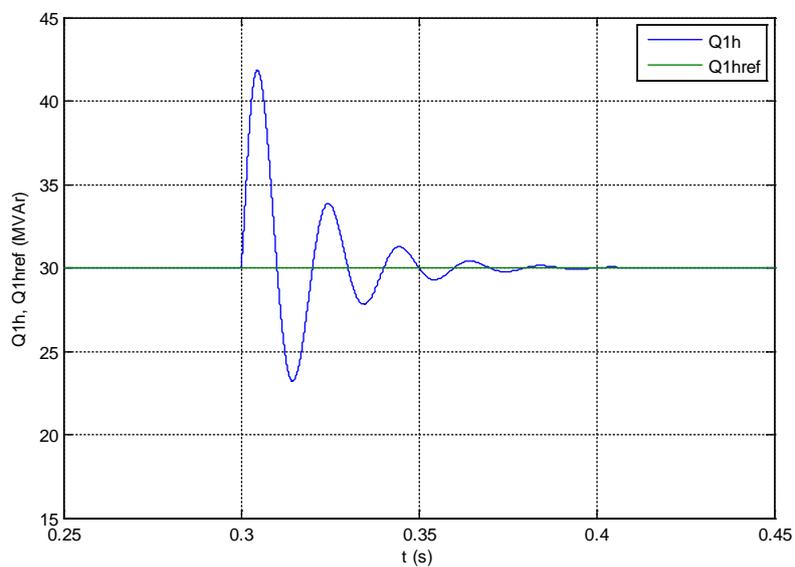


Figura 6.22 – Resultado de simulação da potência reativa na linha 1 após uma queda de 30% da tensão do barramento gerador E_2

A robustez é assegurada pela lei de controlo dos dispositivos DPFC desde que exista uma ação de controlo suficiente (tensão $u_C \approx U_{dc}$ suficiente). Dado que esta tensão depende também da corrente injetada na linha à frequência da terceira-harmónica, se as condições de funcionamento do sistema de energia permitirem o fornecimento de potência ativa à frequência da terceira-harmónica, e se a tensão U_{dc} do conversor for suficiente, então os dispositivos DPFC garantem a robustez do sistema, embora tenham de ser considerados os limites dos semicondutores de potência do conversor e do transformador de acoplamento. Na Figura 6.23 mostra-se a tensão de saída do DPFC, vista do lado do secundário do transformador, após o curto-circuito na linha de transmissão 2.

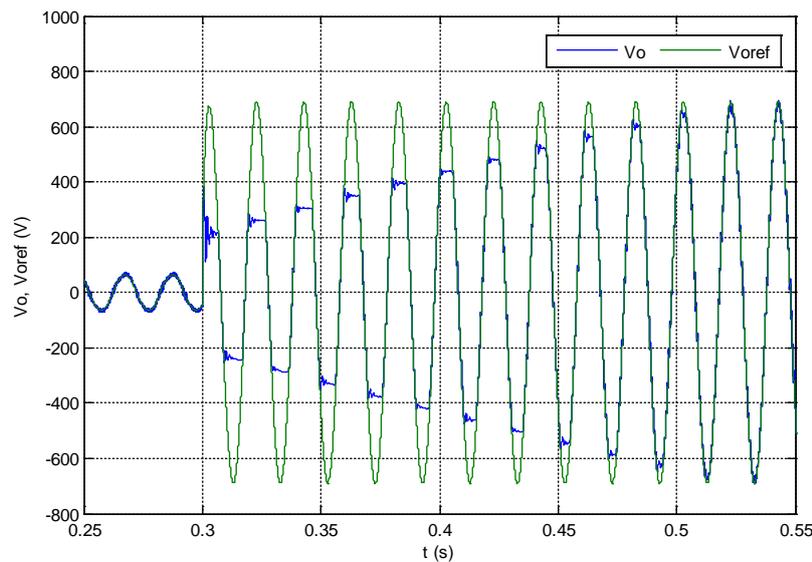


Figura 6.23 – Resultado de simulação da tensão de saída do DPFC após uma queda de 30% da tensão do barramento gerador E_2

Na Figura 6.24 e na Figura 6.25 mostra-se respetivamente a variação da impedância e a variação do ângulo de transmissão da linha 1 devido à ação de controlo dos dispositivos DPFC.

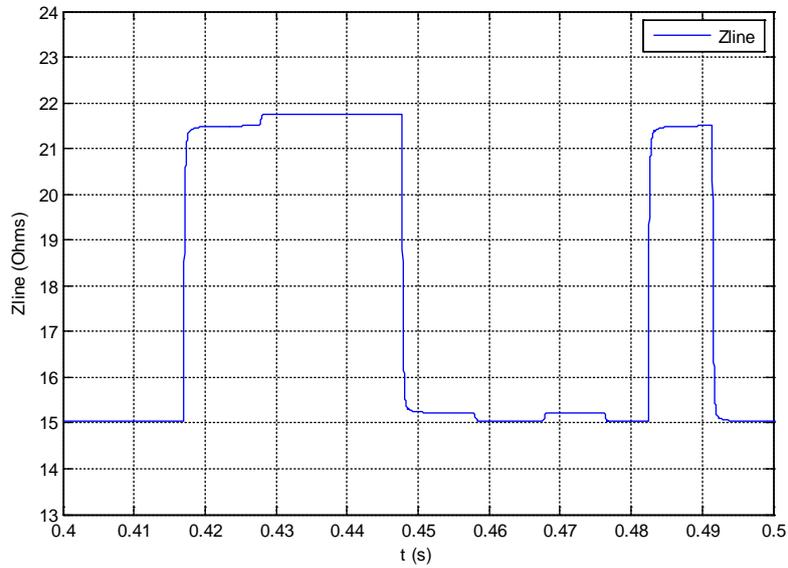


Figura 6.24 – Resultado de simulação da variação da impedância da linha 1 resultante da ação de controlo dos dispositivos DPFC

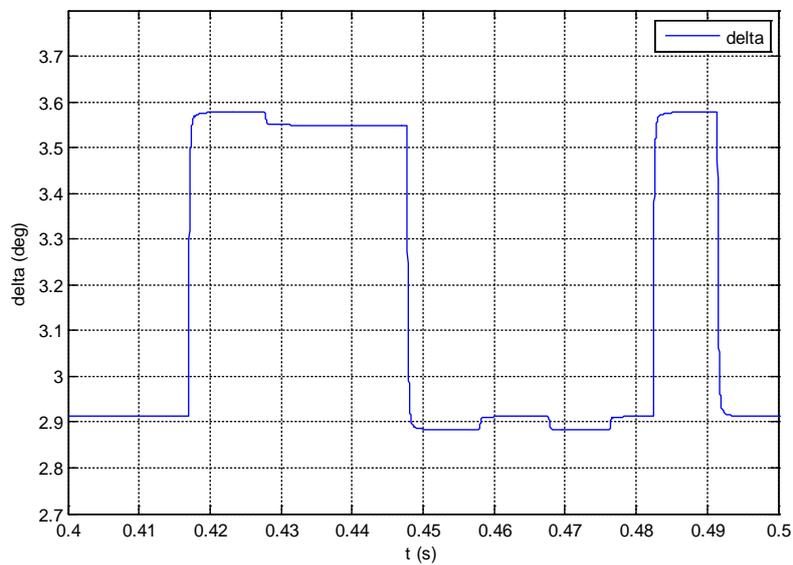


Figura 6.25 – Resultado de simulação da variação do ângulo de transmissão da linha 1 resultante da ação de controlo dos dispositivos DPFC

6.4. RESULTADOS EXPERIMENTAIS DO SISTEMA DE CONTROLO DO TRÂNSITO DE ENERGIA APLICADO NUMA REDE LABORATORIAL MONOFÁSICA DE BAIXA TENSÃO

Para provar experimentalmente o conceito de DPFC foi implementada uma rede de energia elétrica monofásica de baixa tensão, composta por duas linhas em paralelo, caracterizadas pelas suas impedâncias longitudinais (R_1, X_1 e R_2, X_2), alimentando uma carga resistiva (R_{load}). A alimentação de cada uma das linhas foi efetuada a partir de dois transformadores (V_1 e V_2). Na linha 1 foi instalado o protótipo laboratorial do dispositivo DPFC, composto por um conversor monofásico em ponte completa e um filtro passa-baixo de saída LC com resistência de amortecimento série R_d . O acoplamento à rede foi efetuado a partir de um transformador monofásico, sendo o DPFC capaz de injetar em série com a linha uma tensão de amplitude e fase controlável (V_o). O processo de comando e de controlo do conversor do DPFC foi efetuado com base na unidade principal de processamento (*Master PPC*) do sistema de processamento digital de sinal DS1104 do fabricante *dSPACE*.

Para fornecer a potência ativa na 3^a harmónica necessária ao dispositivo DPFC, foi instalado na linha 1 da rede um conversor monofásico em ponte completa, com um filtro passa-baixo de saída LC e resistência de amortecimento série, acoplado à rede a partir de um transformador monofásico. O conversor tem a capacidade de injetar em série com a linha uma tensão à frequência da terceira-harmónica (V_{3h}), de forma a produzir uma corrente na linha à mesma frequência. Este conversor foi alimentado por uma fonte de corrente contínua (V_{dc}). Para garantir uma baixa distorção harmónica da corrente na linha, a corrente de terceira-harmónica injetada não deve exceder 10 % da corrente nominal da rede. O processo de comando e de controlo do conversor do gerador de corrente de terceira-harmónica foi efetuado com base na unidade de processamento secundária (*Slave PPC*) do sistema de processamento digital de sinal DS1104.

Para cálculo das potências trifásicas, o comportamento das restantes duas fases do sistema de transmissão foram simuladas no sistema de processamento digital de sinal DS1104, supondo uma rede equilibrada.

Na Tabela C.2 do Apêndice C pode ser consultada a lista completa dos parâmetros da rede experimental, do dispositivo DPFC e respetivo módulo de controlo e comando e do gerador da corrente de terceira-harmónica. No Apêndice E são apresentadas fotografias do protótipo laboratorial e da rede implementada. Na Figura 6.26 representa-se o diagrama da rede laboratorial monofásica de baixa tensão implementada.

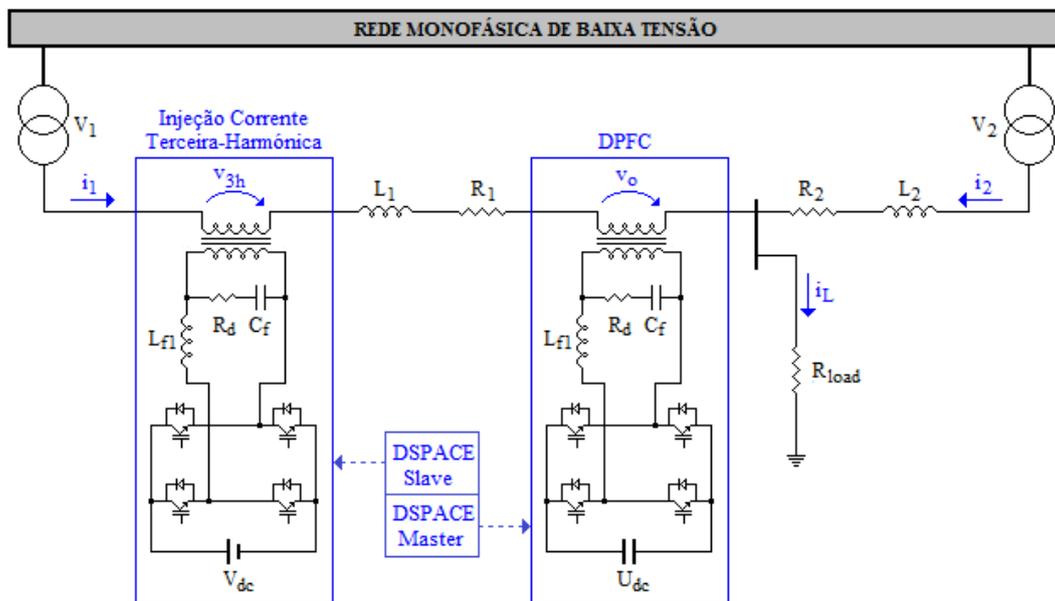


Figura 6.26 – Diagrama da rede laboratorial monofásica de baixa tensão

Os ensaios realizados pretendem verificar o funcionamento do dispositivo DPFC na rede laboratorial de baixa tensão e mostrar o comportamento das grandezas controladas: as potências ativa e reativa à frequência fundamental na linha na qual o sistema de controlo foi instalado (P_{1h} e Q_{1h}) e a tensão do barramento DC do conversor do DPFC (U_{dc}).

Para verificar se os controladores projetados garantem que as grandezas controladas seguem os seus valores de referência, estabelecem-se para as potências ativa e reativa trifásicas à frequência fundamental na linha 1, os sinais de referência variáveis no tempo $P_{1h_{ref}}$ e $Q_{1h_{ref}}$ e para a tensão do barramento DC do conversor do DPFC o sinal de referência $U_{dc_{ref}}$ (Tabela 6.2).

Tabela 6.2 – Valores de referência experimentais das grandezas controladas

Parâmetro	Valor	
$P_{1h_{ref}}$ (W)	1400	1000
$Q_{1h_{ref}}$ (VAr)	30	10
$U_{dc_{ref}}$ (V)	45	

De acordo com os parâmetros da rede laboratorial implementada, em regime normal e permanente, sem a aplicação do sistema de controlo do trânsito de energia, a potência ativa trifásica à frequência fundamental na linha 1 é $P_{1h} = 1179$ W e a potência reativa trifásica $Q_{1h} = 35$ VAr.

Incluindo-se no modelo de simulação o dispositivo DPFC, obteve-se os resultados experimentais apresentados na Figura 6.27 e Figura 6.28 para as potências ativa P_{1h} e reativa Q_{1h} na linha 1. Pela análise das figuras verifica-se que o controlador impõe que as potências sigam os respetivos valores de referência estabelecidos no ensaio, $P_{1h_{ref}}$ e $Q_{1h_{ref}}$, garantindo um erro praticamente nulo em regime estacionário.

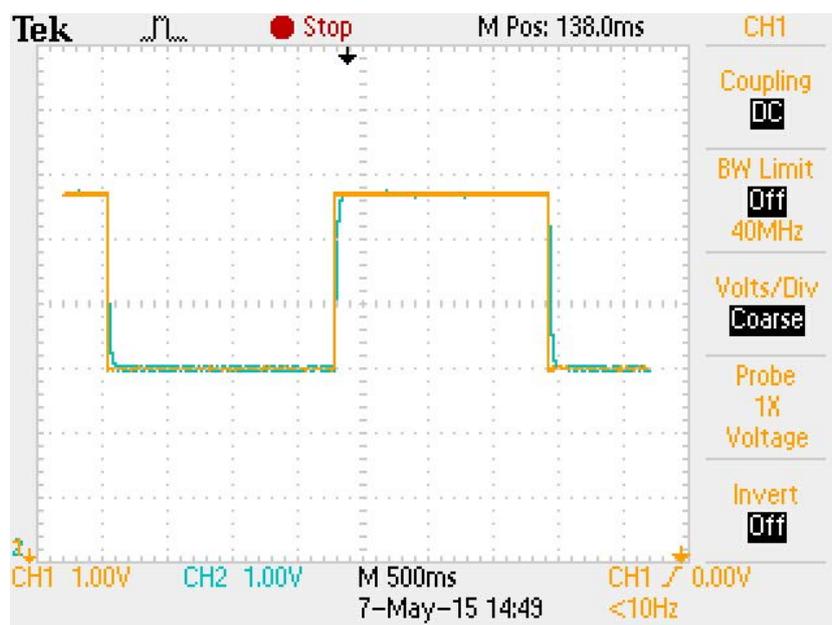


Figura 6.27 – Resultado experimental da potência ativa na linha 1 (CH1 = CH2 = 150 W/div)

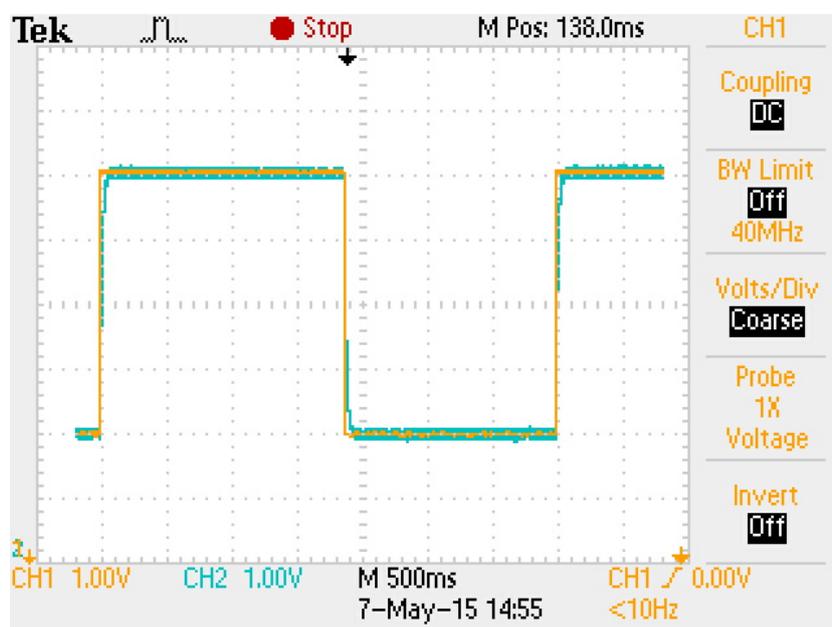


Figura 6.28 – Resultado experimental da potência reativa na linha 1 (CH1 = CH2 = 5 VAR/div)

Na Figura 6.29 apresenta-se o resultado experimental obtido para as potências ativa e reativa na linha 1 em resposta à variação combinada dos seus valores de referência, na qual se pode verificar que o controlador garante um controlo praticamente desacoplado das potências ativa e reativa.

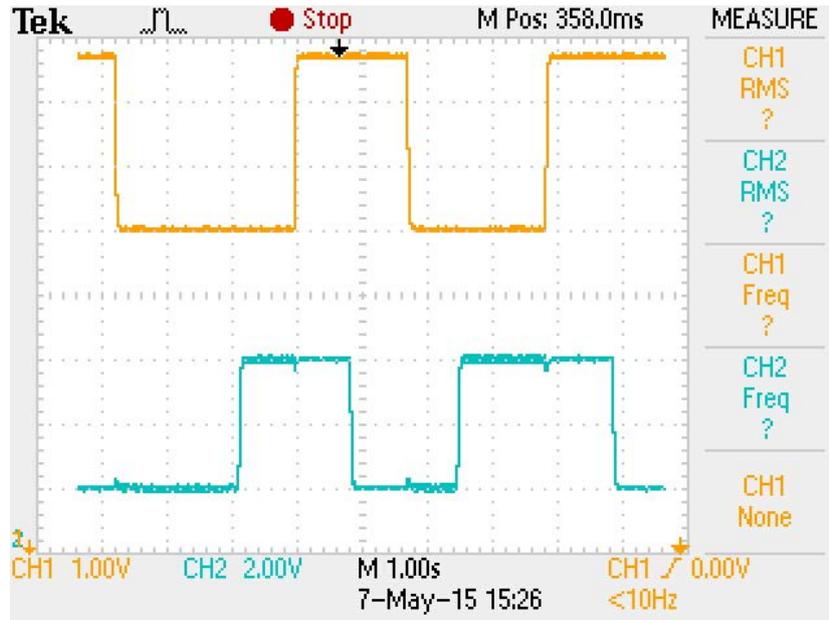


Figura 6.29 – Resultado experimental das potências ativa e reativa na linha 1 em resposta à variação combinada dos seus valores de referência (CH1 = 150 W/div, CH2 = 10 VAR/div)

Este controlo desacoplado pode ser visto em maior pormenor na Figura 6.30, na qual se mostra o resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência ativa, e na Figura 6.31, na qual se mostra o resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência reativa.

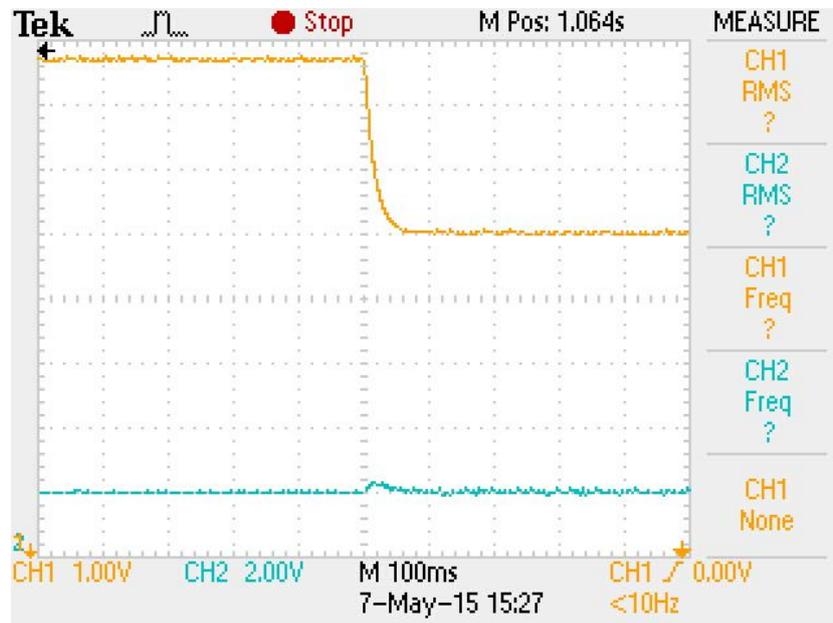


Figura 6.30 – Resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência ativa (CH1 = 150 W/div, CH2 = 10 VAr/div)

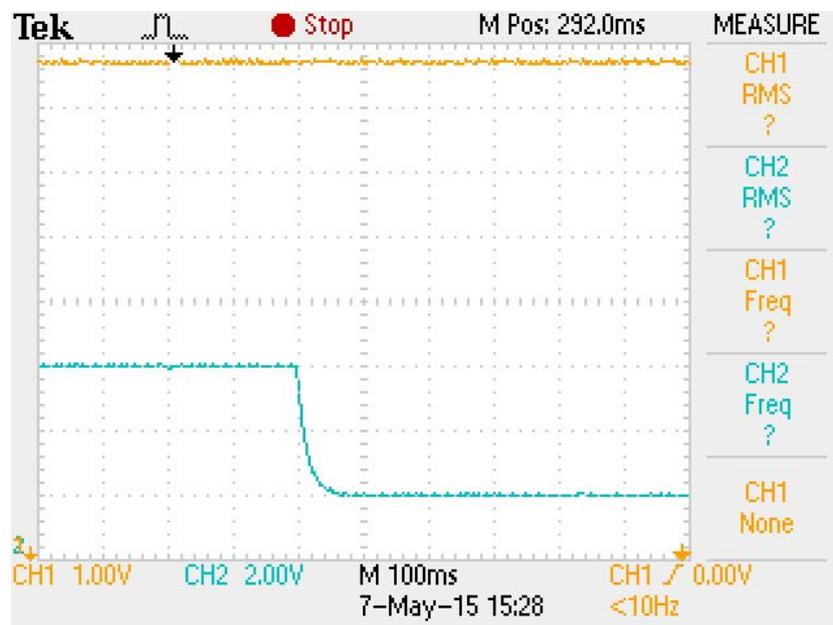


Figura 6.31 – Resultado experimental das potências ativa e reativa na linha 1 em resposta a uma variação do valor de referência da potência reativa (CH1 = 150 W/div, CH2 = 10 VAr/div)

Na Figura 6.32e Figura 6.33 mostra-se o resultado experimental do regime dinâmico das potências ativa e reativas na linha 1 em resposta à variação dos seus valores de referência. Em ambas as figuras pode-se verificar que não existe qualquer sobrelevação nas potências, sendo o tempo de estabelecimento do sistema de controlo de aproximadamente 50 ms.

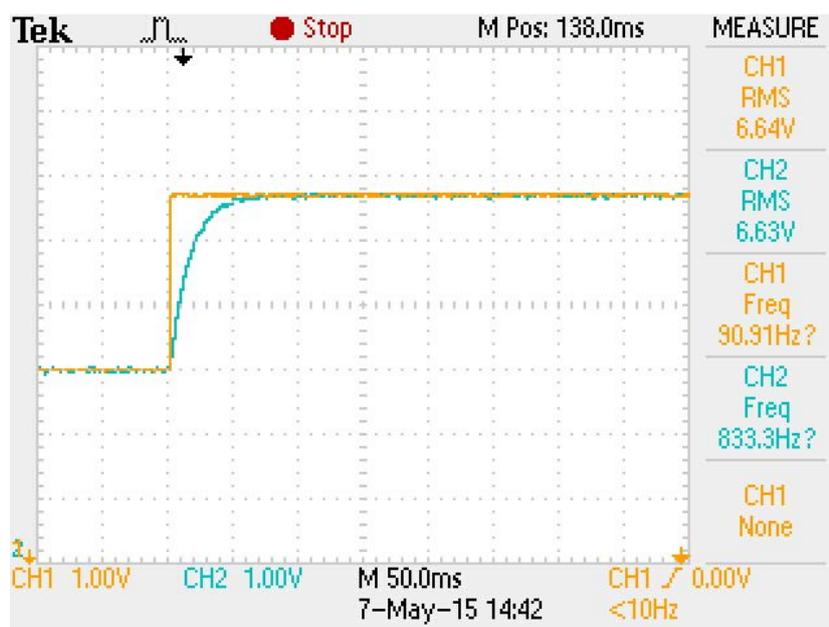


Figura 6.32 – Resultado experimental do regime dinâmico da potência ativa na linha 1 (CH1 = CH2 = 150 W/div)

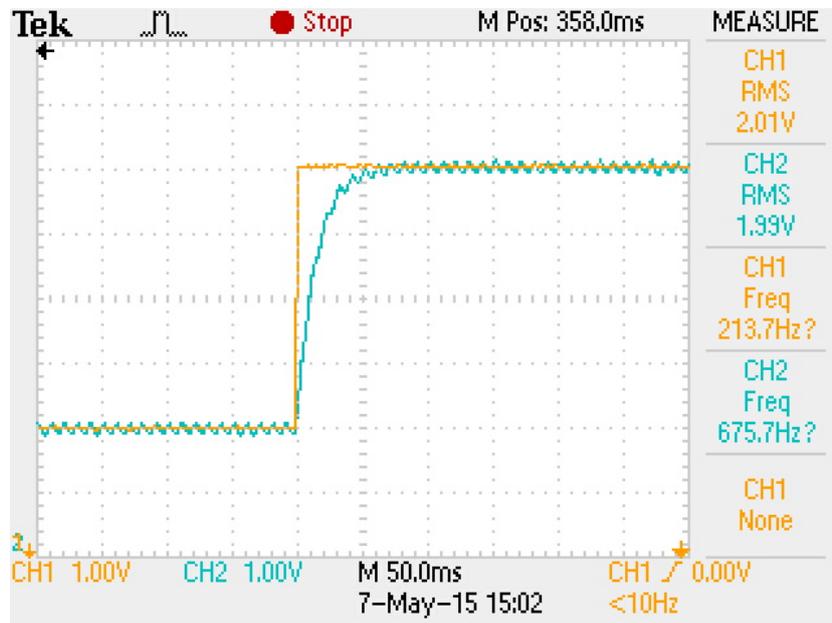


Figura 6.33 – Resultado experimental do regime dinâmico da potência reativa na linha 1 (CH1 = CH2 = 5 VAR/div)

Na Figura 6.34 apresenta-se o resultado experimental da tensão de saída do DPFC $v_o = v_{o,1h} + v_{o,3h}$, vista do lado do secundário do transformador, e a sua referência $v_{o,ref} = v_{o,1h,ref} + v_{o,3h,ref}$. Esta tensão corresponde à tensão de saída do filtro passa-baixo, verificando-se que o filtro garante a redução das harmônicas da frequência de comutação injetadas pelo conversor do DPFC, permitindo que a tensão de saída do conversor siga a sua referência.

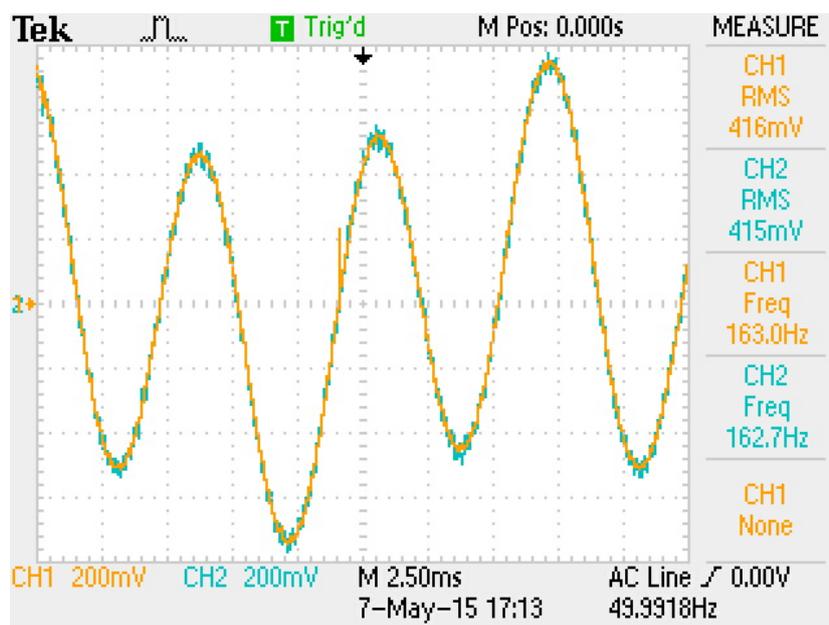


Figura 6.34 – Resultado experimental da tensão de saída do DPFC (CH1 = CH2 = 7.54 V/div)

Na Figura 6.35 mostra-se a tensão PWM de saída do conversor do DPFC, gerada pelo modelador PWM projetado para o conversor monofásico em ponte completa, vista do lado do secundário do transformador. A estratégia de comutação implementada permite que a tensão de saída do filtro do DPFC siga a sua referência $v_o = v_{o_{ref}}$.

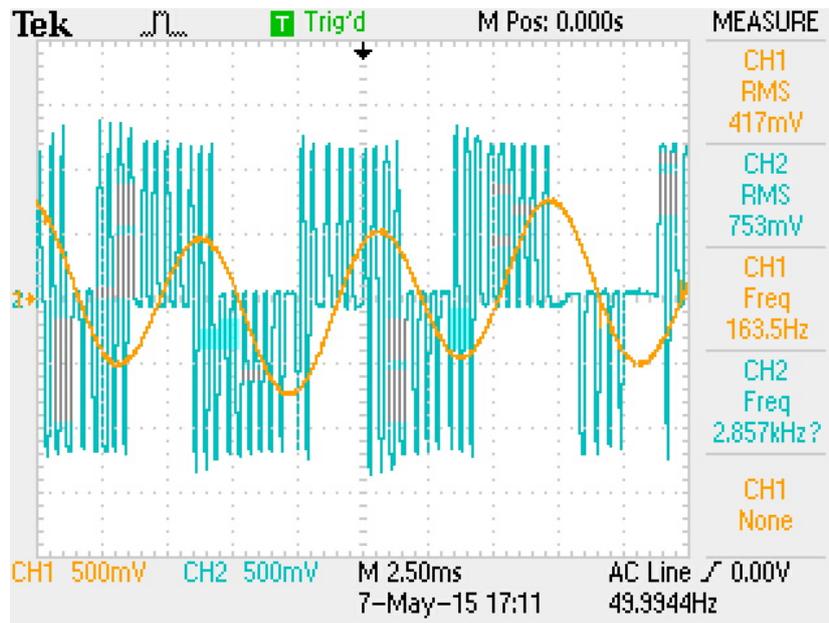


Figura 6.35 – Resultado experimental da tensão PWM de saída do DPFC (CH1 = CH2 = 18.85 V/div)

Na Figura 6.36 mostra-se a tensão do barramento DC do conversor U_{dc} e o seu valor de referência $U_{dc_{ref}} = 45$ V. Como pode ser visto, o controlador PI da resistência virtual de terceira-harmônica R_{3h} garante o seguimento do valor de referência da tensão do barramento DC do conversor, com um tremor de aproximadamente 8 %, ($dU_{dc} = 0.08 \times U_{dc_{ref}} = 3.6$ V).

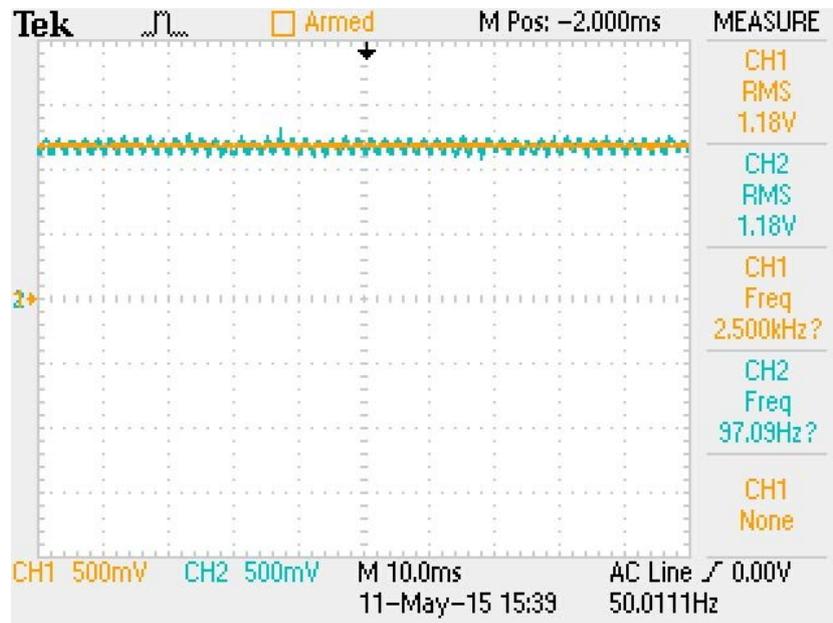


Figura 6.36 – Resultado experimental da tensão do condensador DC do conversor do DPFC (CH1 = CH2 = 18.85 V/div)

Na Figura 6.37 pode-se observar o processo inicial de carga do condensador do barramento DC do conversor do DPFC. Durante a carga inicial, até ser atingido o valor de referência da tensão DC ($U_{dc_{ref}}$), os semicondutores do conversor encontram-se ao corte, funcionando o conversor como um retificador através dos díodos colocados em anti paralelo com os semicondutores de potência. Como se pode observar, a carga inicial tem aproximadamente uma duração de 5 ms.

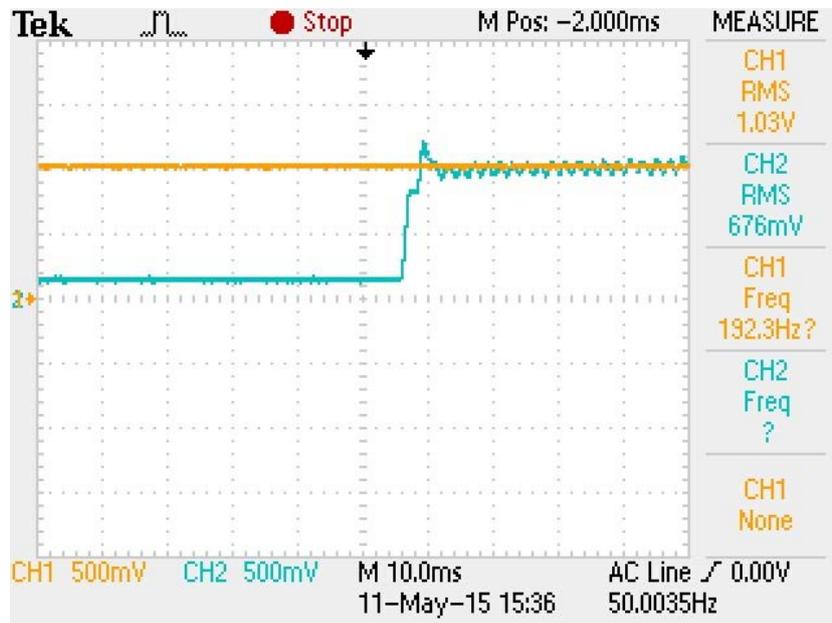


Figura 6.37 – Resultado experimental da carga inicial do condensador DC do conversor do DPFC (CH1 = CH2 = 18.85 V/div)

Na Figura 6.38 mostra-se o resultado experimental da corrente da linha 1, a qual é composta pela componente à frequência fundamental e pela componente à frequência da terceira-harmónica, sendo esta última gerada pelo conversor série instalado na linha 1, o qual permite fornecer a potência ativa requerida pelo dispositivo DPFC.

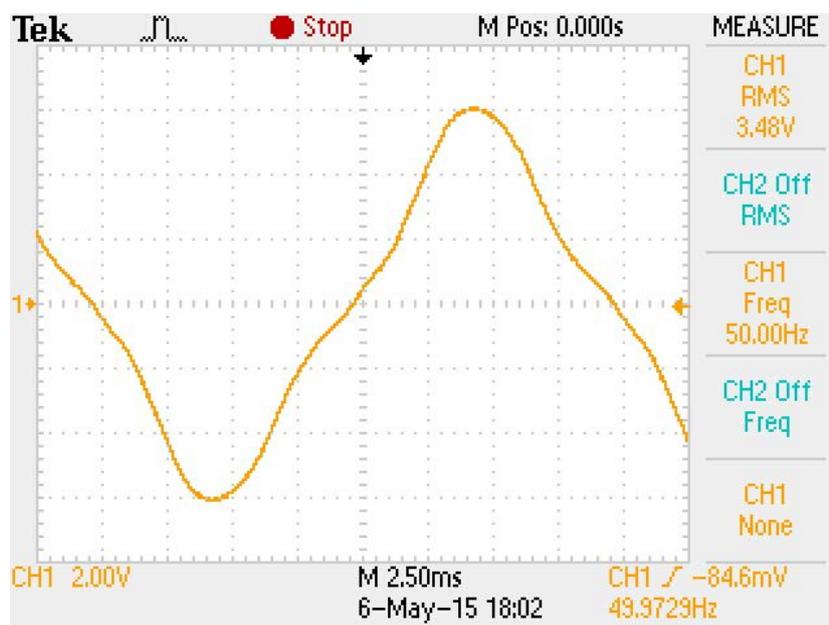


Figura 6.38 – Resultado experimental da corrente da linha 1 (CH1 = 1 A/div)

Na Figura 6.39 apresentam-se a componente fundamental e a componente de terceira-harmónica da corrente da linha 1, obtidas pela aplicação da transformada de *Fourier* à corrente da linha 1. Verifica-se que a corrente de terceira-harmónica injetada pelo conversor corresponde a 10 % da corrente nominal da linha 1 à frequência fundamental.

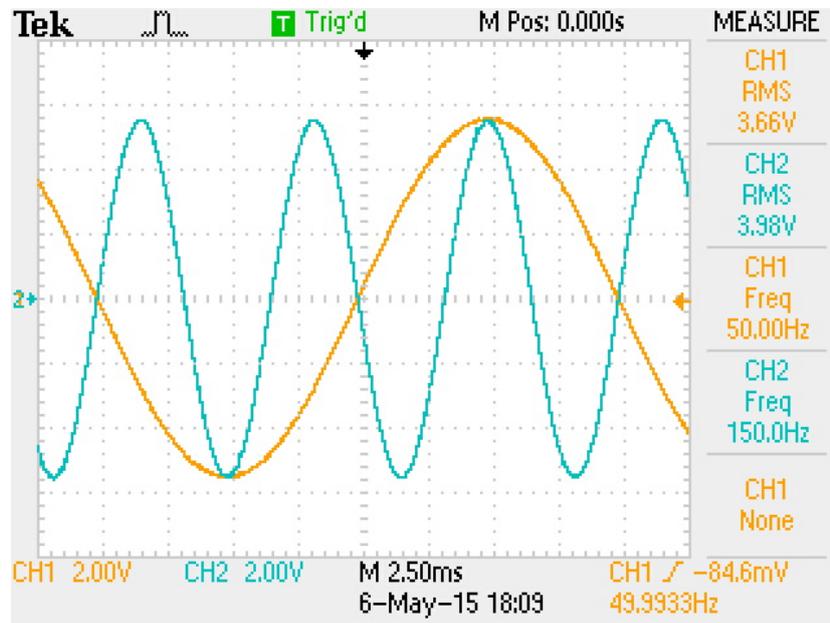


Figura 6.39 – Resultado experimental da componente fundamental e da componente de terceira-harmónica da corrente da linha 1 (CH1 = 1 A/div, CH2 = 0.1 A/div)

Capítulo 7. CONCLUSÕES

Neste capítulo são apresentadas as conclusões do trabalho desenvolvido no âmbito desta tese e são também propostos temas para investigação futura.

7.1. CONCLUSÕES

Teve por objetivo esta dissertação estudar e desenvolver um Controlador Distribuído de Trânsito de Energia (DPFC), baseado em módulos com conversores eletrônicos comutados de baixa potência (1kW-10kW), capaz de controlar de forma independente e distribuída as potências ativa P e reativa Q . Adicionalmente tinha de modular as tensões nos conversores para absorver potência ativa da terceira-harmónica da corrente injetada na linha de transmissão, para comando da tensão contínua do conversor.

Para a obtenção deste controlador foram delineadas as seguintes metas:

- 1) Fornecer potência ativa aos dispositivos DPFC, usando a terceira-harmónica de corrente, injetadas na rede de transmissão;
- 2) Comandar a tensão do condensador do barramento DC do conversor, usando o conceito de resistência virtual;
- 3) Projetar comando desacoplado e independente das potências ativa P e reativa Q utilizando a teoria de controlo por modo de deslizamento.

Para este efeito, começou por se estudar o princípio de funcionamento do Controlador Unificado do Trânsito de Energia Elétrica, tendo sido obtidos os modelos do UPFC em regime estático sinusoidal e em regime dinâmico. Com base no modelo do UPFC em regime dinâmico foram projetados controladores lineares

com desacoplamento das potências ativa e reativa utilizando o processo de linearização por dinâmica inversa.

Posteriormente desenvolveu-se o Controlador Distribuído de Trânsito de Energia (DPFC). Neste contexto, foi definida a configuração de cada módulo DPFC, tendo sido exposto o seu princípio de funcionamento e proposta uma topologia para o conversor série dos dispositivos DPFC. Para o conversor monofásico em ponte completa proposto, obteve-se o modelo comutado no espaço de estados e definiram-se os algoritmos de modulação. Para tal, foram projetados controladores para controlo da tensão AC fundamental e controladores com compensadores proporcionais integrais para controlo da tensão DC. Partindo do modelo comutado no espaço de estados, definiram-se as leis de controlo da tensão AC de saída do conversor, utilizando o método de Controlo por Modo de Deslizamento e delineada a estratégia de comutação que permitiu projetar o modelador por largura de impulso para o conversor dos módulos DPFC.

Tendo em vista a concretização experimental, de acordo com a configuração proposta para cada módulo DPFC, fez-se o dimensionamento do transformador de acoplamento e do filtro passa-baixo a utilizar na ligação dos módulos DPFC à linha de transmissão. O dimensionamento do transformador foi feito tendo em conta a otimização do seu peso total, no qual se inclui o peso do núcleo ferromagnético e o peso dos enrolamentos do transformador. Para o filtro passa-baixo foi proposto um filtro LCL capaz de reduzir as harmónicas da frequência de comutação injetadas na rede pelo conversor do DPFC, tendo sido apresentadas duas topologias de circuitos para amortecimento das oscilações à frequência de ressonância.

Para estudo dos dispositivos DPFC aplicados ao controlo do trânsito de potências em redes de energia elétrica, foram desenvolvidos em *Matlab/Simulink* modelos de simulação dos dispositivos DPFC e dos controladores projetados, considerando a sua aplicação numa rede de transporte de energia elétrica de média tensão, de forma a prognosticar o comportamento do sistema quando em funcionamento real. Com base nesses modelos foram efetuadas simulações, para as quais se obtiveram os resultados apresentados no Capítulo 6.

No plano experimental foram realizados ensaios laboratoriais do sistema utilizando um protótipo laboratorial de um conversor monofásico em ponte completa de baixa potência, comandado por um sistema de processamento digital de sinal (DS1104), aplicado a uma rede elétrica de baixa tensão. Os ensaios laboratoriais permitiram obter os resultados experimentais apresentados no Capítulo 6.

Os resultados de simulação e experimentais obtidos permitem as seguintes conclusões:

- Para as condições de funcionamento estabelecidas, o controlador projetado garante o objetivo de controle, ou seja, impõe que as potências sigam os respectivos valores de referência, registrando-se um erro em regime estacionário da potência ativa controlada inferior a 0.008 % e um erro da potência reativa inferior a 0.4 %;
- O controlador linear projetado garante o controle desacoplado das potências ativa e reativa, apresentando respostas rápidas às variações das potências, com um tempo de estabelecimento do sistema de controle de aproximadamente 1.5 ms, sem qualquer sobrelevação nas potências;
- O controlador PI da resistência virtual de terceira-harmônica R_{3h} garante o seguimento do valor de referência da tensão do barramento DC do conversor com uma oscilação inferior a 3 %, não excedendo os limites estabelecidos nos parâmetros de simulação ($dU_{dc} = 0.03 \times U_{dc_{ref}} = 5.4 \text{ V}$);
- Face às várias experiências realizadas constata-se que os resultados obtidos demonstram a robustez do controlador em regimes de funcionamento permanentes e dinâmicos;
- O controlador por modo de deslizamento projetado garante que a tensão de saída total do conversor $v_o = v_{o,1h} + v_{o,3h}$, injetada pelos dispositivos DPFC na linha de transmissão, siga a sua referência $v_{o_{ref}} = v_{o,1h_{ref}} + v_{o,3h_{ref}}$, sem erro apreciável;

- O filtro passa-baixo dimensionado garante a redução das harmônicas da frequência de comutação injetadas pelo conversor do DPFC, permitindo que a tensão de saída do conversor siga a sua referência, registrando-se uma distorção harmônica total de $THD = 9.97 \%$.

7.2. TRABALHO FUTURO

Como sequência ao trabalho de investigação desenvolvido e apresentado nesta tese de dissertação, apresentam-se alguns tópicos que podem ser estudados em futuros trabalhos:

- Melhorar o protótipo laboratorial do módulo DPFC, de forma a aumentar o seu rendimento e reduzir o seu peso e volume, tornando-o mais compacto;
- Desenvolver um sistema de controlo, baseado num processador digital de sinal, com capacidade para controlo local de cada dispositivo DPFC;
- Realizar ensaios numa rede trifásica de baixa tensão, com a utilização de um maior número de módulos DPFC;
- Implementar um sistema de comunicações que permita enviar, a partir de um controlador central, os valores de referência para os vários dispositivos DPFC na rede, para controlo distribuído das potências;
- Construir um conversor paralelo baseado num controlador de corrente por modo de deslizamento, para injetar a corrente de terceira-harmónica na rede trifásica, recorrendo ao neutro do transformador do barramento gerador.

REFERÊNCIAS BIBLIOGRÁFICAS

- [1] H. Johal, D. Divan, Design Considerations for Series-Connected Distributed FACTS Converters, *IEEE Transactions on Industry Applications* 43 (November) (2007) 1609-1618.
- [2] J. Verboomen, D.V.Hertem, P.H. Schavemaker, W.L. Kling, R. Belmans, Phase shifting transformers: principles and applications, in: *International Conference on Future Power Systems*, Amsterdam, November, 2005, pp. 6-6.
- [3] P. Bresesti, M. Sforna, V. Allegranza, D. Canever, R. Vailati, Application of phase shifting transformers for a secure and efficient operation of the interconnection corridors, in: *IEEE Power Engineering Society General Meeting*, Denver, June, 2004, pp. 1192-1197.
- [4] K.K. Sen, Mey Ling Sen, Comparison of the “Sen” Transformer With the Unified Power Flow Controller, *IEEE Transactions on Power Delivery* 18 (October) (2003) 1523-1533.
- [5] V.K. Sood, *HVDC and FACTS Controllers: Applications of Static Converters in Power Systems*, Springer-Verlag, 2004.
- [6] N.G. Hingorani, High Power Electronics and flexible AC Transmission System, *IEEE Power Engineering Review* 8 (July) (1988) 3-4.
- [7] L. Gyugyi, N.G. Hingorani, *Understanding FACTS: Concepts and Technology of Flexible AC Transmission Systems*, IEEE Press, New York, 1999.
- [8] Y.H. Song, A. Johns, *Flexible ac transmission systems (FACTS)*, Institution of Electrical Engineers, London, 1999.

- [9] N.G. Hingorani, FACTS Technology – State of the Art, Current Challenges and the Future Prospects, in: IEEE Power Engineering Society General Meeting, Tampa, June, 2007, pp. 1-4.
- [10] L. Gyugyi, Unified power-flow control concept for flexible AC transmission systems, IEE Proc. -C 139 (July) (1992) 323-331.
- [11] L. Gyugyi, C.D. Schauder, S.L. Williams, T.R. Rietman, D.R. Torgerson, A. Edris, The unified power flow controller: a new approach to power transmission control, IEEE Transactions on Power Delivery 10 (April) (1995) 1085-1097.
- [12] K. Sedraoui, K. Al-haddad, G. Olivier, A new approach for the dynamic control of unified power flow controller (UPFC), in: IEEE Power Engineering Society Summer Meeting, vol. 2, July, 2001, pp. 955-960.
- [13] J. Matsuki, Y. Hayashi, S. Kitajima, M. Takashashi, K. Murata, Experimental Study on the Unified Power Flow Controller, Electrical Engineering in Japan 161 (November) (2007), 8-15.
- [14] D.M. Divan, W.E. Brumsickle, R.S. Schneider, B. Kranz, R.W. Gascoigne, D.T. Bradshaw, M.R. Ingram, I.S. Grant, A Distributed Static Series Compensator System for Realizing Active Power Flow Control on Existing Power Lines, IEEE Transactions on Power Delivery 22 (January) (2005) 642-649.
- [15] D.M. Divan, R.S. Schneider, W.E. Brumsickle, Distributed Floating series active impedances for power transmission systems, US Patent 7105952, October 2003.
- [16] D.M. Divan, H. Johal, Systems and methods for distributed series compensation of power lines using passive devices, patent PCT/US2006/003048, WO 2006/083739, January 2005.
- [17] H. Funato, A. Kawamura, K. Kamiyama, Realization of Negative Inductance Using Variable Active–Passive Reactance (VAPAR), IEEE Transactions on Power Delivery 12 (July) (1997) 589-596.

- [18] D. Divan, H. Johal, Distributed FACTS – A New Concept for Realizing Grid Power Flow Control, *IEEE Transactions on Power Electronics* 22 (November) (2007) 2253-2260.
- [19] D. Divan, Improving power line utilization and performance with D-FACTS devices, in: *IEEE Power Engineering Society General Meeting*, vol. 3, June, 2005, pp. 2419-2424.
- [20] Z. Yuan, S.W.H. de Haan, B. Ferreira, A New FACTS component – Distributed Power Flow Controller (DPFC), in: *European Conference on Power Electronics and Applications*, Aalborg, September, 2007, pp. 1-4.
- [21] Z. Yuan, S.W.H. de Haan, J.B. Ferreira, D. Cvoric, A FACTS Device: Distributed Power-Flow Controller (DPFC), *IEEE Transactions on Power Electronics* 25 (October) (2010) 2564-2572.
- [22] S.F. Pinto, J.F. Silva, Sliding Mode Direct Control of Matrix Converters, *IET Proc. Electric Power Applications* 1 (May) (2007) 439-448.
- [23] J. Monteiro, J.F. Silva, S.F. Pinto, J. Palma, Matrix Converter-Based Unified Power-Flow Controllers: Advanced Direct Power Control Method, *IEEE Transactions on Power Delivery* 26 (January) (2011) 420-430.
- [24] N. Santos, J.F. Silva, V. Pires, R. Castro, Modeling, Controller Design and Semiconductor Level Simulation of a Multilevel UPFC, in: *12th International Conference on Harmonics and Quality of Power*, Lisbon, October, 2006.
- [25] I.M. Martins, J.D. Barros, J.F. Silva, Design of cross-coupling free current mode controller for UPFC series converter, in: *IEEE 11th International Conference on Optimization of Electrical and Electronic Equipment (OPTIM 2008)*, Brasov, May, 2008, pp. 209-218.
- [26] José Pedro Sucena Paiva, *Redes de Energia Elétrica – Uma análise sistémica* (3^a edição), IST – Instituto Superior Técnico, Lisboa, 2011.
- [27] J. Dixon, L. Moran, J. Rodriguez, R. Domke, Reactive Power Compensation Technologies: State-of-the-Art Review, *Proceedings of the IEEE* 93 (December) (2005) 2144-2164.

- [28] E.H. Watanabe, P.G. Barbosa, K.C. Almeida, G.N. Taranto, Tecnologia FACTS – Tutorial, SBA Controle & Automação, vol. 9, 1998.
- [29] D. Lijie, L. Yang, M. Yiqun, Comparison of High Capacity SVC and STATCOM in Real Power Grid, in: 2010 International Conference on Intelligent Computation Technology and Automation (ICICTA), Changsha, May, 2010, pp. 993-997.
- [30] A. Khelfi, T. Mesbah, A. Djellad, TCPST (thyristor control phase shifting transformer) impact on power quality, in: Conférence Internationale des Energies Renouvelables (CIER'13), Sousse, December, 2013.
- [31] J. Verwecken, J.F. Silva, Design of inverse controller with cross-coupling suppression for UPFC series converter, in: The International Conference on "Computer as a Tool" Eurocon 2007, Warsaw, September, 2007, pp. 2613-2619.
- [32] Q. Yu, S.D. Round, L.E. Norum, T.M. Undeland, Dynamic control of a unified power flow controller, in: 27th Annual IEEE Power Electronics Specialists Conference (PESC'96), Baveno, June 1996, pp. 508-514.
- [33] E.H. Watanabe, R.M. Stephan, M. Aredes, New concepts of instantaneous active and reactive powers in electrical systems with generic loads, IEEE Transactions on Power Delivery 8 (April) (1993) 697-703.
- [34] K.J. Aström, T. Hägglund, PID Controllers: Theory, Design and Tuning, 2nd edition, Instrument Society of America, Research Triangle Park, USA, 1995.
- [35] J.F. Silva, S.F. Pinto, Advanced Control of Switching Power Converters, in: M.H. Rashid (Ed.), Power Electronics Handbook, Third Edition, Butterworth-Heinemann, 2011, pp. 1037-1113.
- [36] W. Gao, J.C. Hung, Variable structure control of nonlinear systems: a new approach, IEEE Transactions on Industrial Electronics 40 (February) (1993) 45-44.
- [37] V. Utkin, Discontinuous control systems: State of art in theory and applications, in: Proc. IFAC, Munich, July, 1987, pp. 75-94.

- [38] V. Utkin, Sliding mode control design principles and applications to electric drives, *IEEE Transactions on Industrial Electronics* 40 (February) (1993) 23–36.
- [39] K. Ogata, *Modern Control Engineering*, 3rd edition, Prentice-Hall International, New Jersey, USA, 1997.
- [40] J.F. Silva, Input filter design for power converters, *Sistemas de Energia Autónomos, Lecture Notes, IST, TU Lisbon*, 2011.
- [41] S.F. Pinto, J.F. Silva, Input filter design for sliding mode controlled matrix converters, in: *IEEE 32nd Annual PESC. 2001*, vol. 2, Vancouver, June, 2001, pp. 648-653.
- [42] F.A. Silva, D. Lopes, J. Sequeira, Designing Transformers for the Power Supply of a Transmission Line Inspection Robot, in: *Congrès 2012 CIGRÉ Canada, Montréal, September, 2012*, pp. 24-26.
- [43] M.N. Bandyopadhyay, *Electrical Machines: Theory and Practice*, Prentice – Hall of India Private Limited, New Delhi, 2007.
- [44] A.A. Dauhajre, Modeling and estimation of leakage phenomena in magnetic circuits, *Phd Thesis, California Institute of Thechnology, Pasadena, California*, 1986.
- [45] K.H. Ahmed, S.J. Finney, B.W. Williams, Passive Filter Design for Three-Phase Inverter Interfacing in Distributed Generation, in: *Compatibility in Power Electronics 2007, Gdansk, May, 2007*, pp. 1-9.
- [46] Y. Tong, F. Tang, Y. Chen, F. Zhou, X. Jin, “Design Algorithm of Grid-side LCL-filter for Three-phase Voltage Source PWM Rectifier”, in: *2008 IEEE Power and Energy Society General Meeting - Conversion and Delivery of Electrical Energy in the 21st Century, Pittsburgh, July, 2008*, pp. 1-6.
- [47] dSPACE digital signal processing and control engineering GmbH, DS1104 R&D Controller Board – Installation and Configuration Guide, September 2001.
- [48] dSPACE digital signal processing and control engineering GmbH, DS1104 R&D Controller Board – Feature Reference, July 2001.

- [49] dSPACE digital signal processing and control engineering GmbH, DS1104 R&D Controller Board – RTI Reference, July 2001.
- [50] dSPACE digital signal processing and control engineering GmbH, DS1104 R&D Controller Board – RTLib Reference, September 2001.

Apêndice A. MODELOS DE SIMULAÇÃO EM SIMULINK

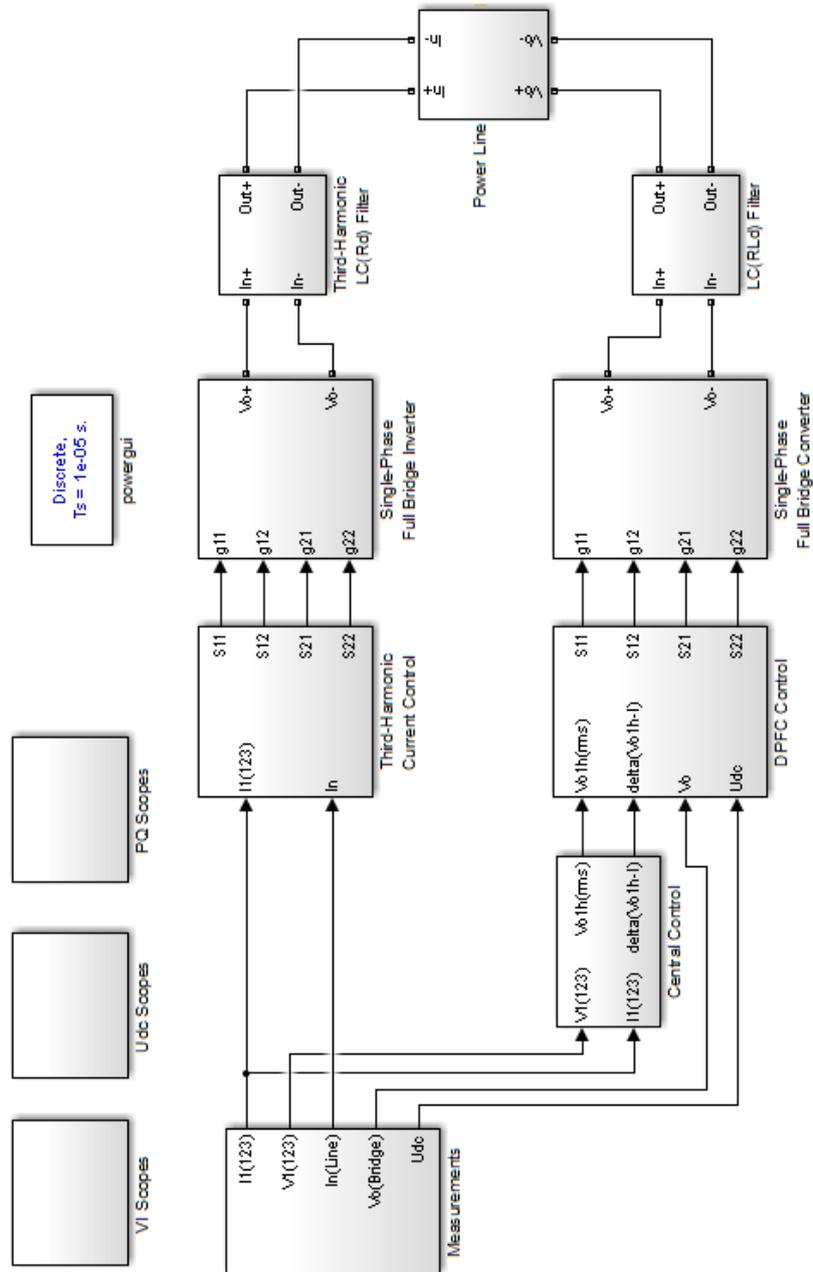


Figura A.1 – Modelo global de simulação

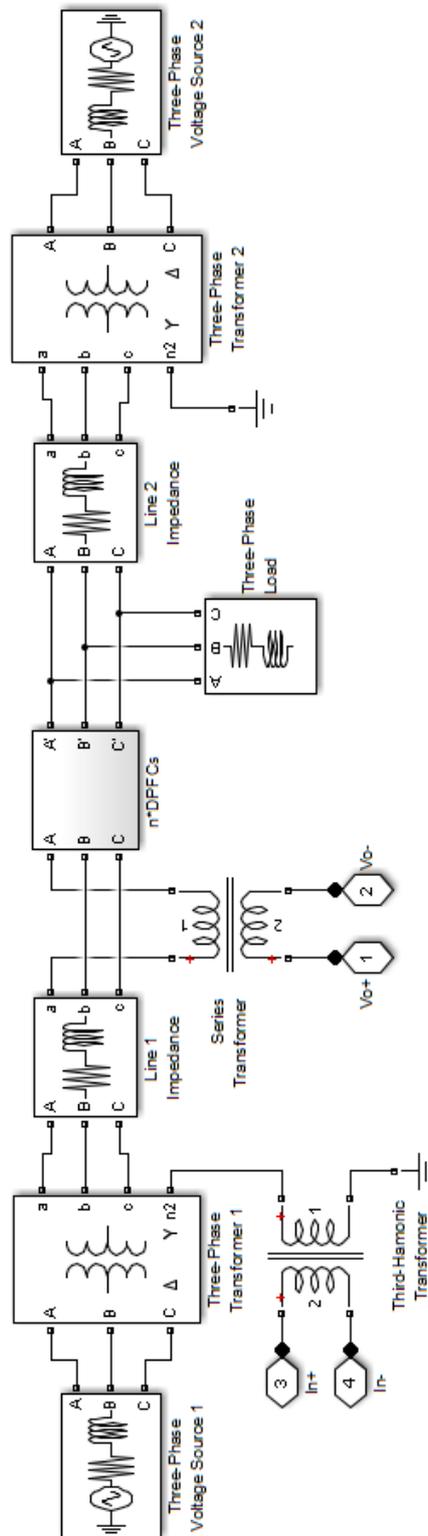


Figura A.2 – Linha de transmissão

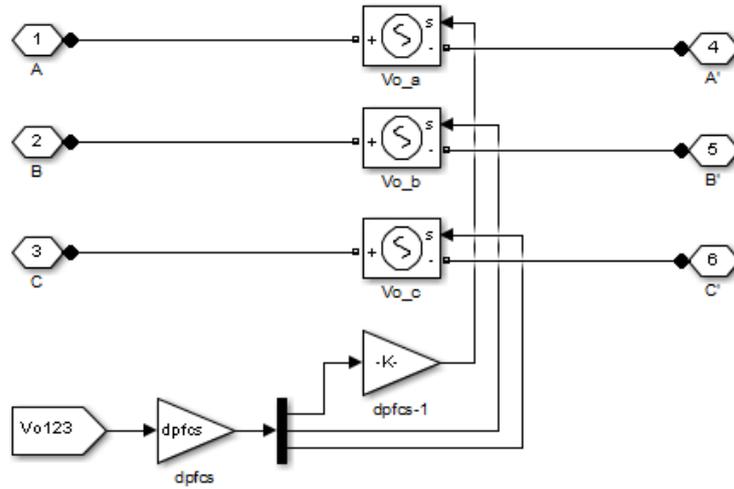


Figura A.3 – Simulação dos n-1 dispositivos DPFCs

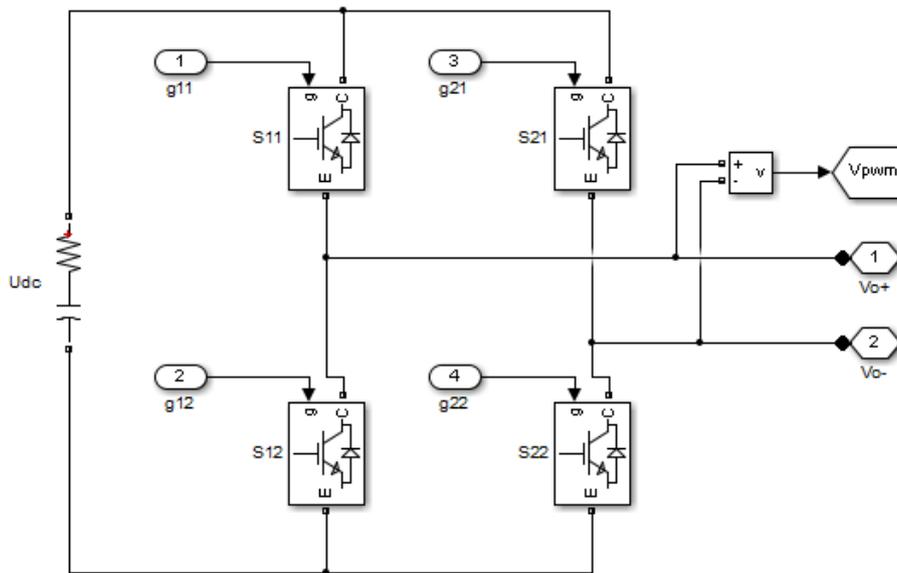


Figura A.4 – Conversor do DPFC

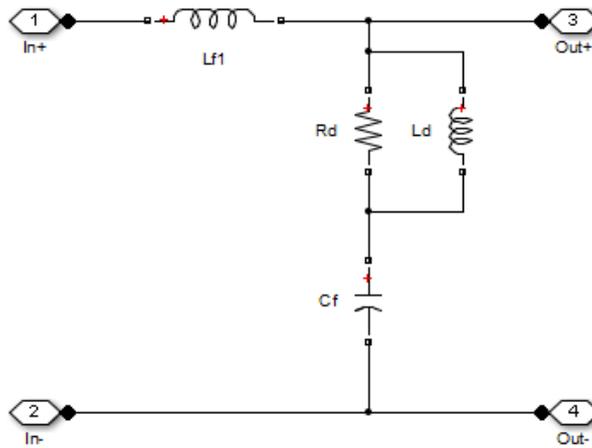


Figura A.5 – Filtro passa-baixo do DPFC

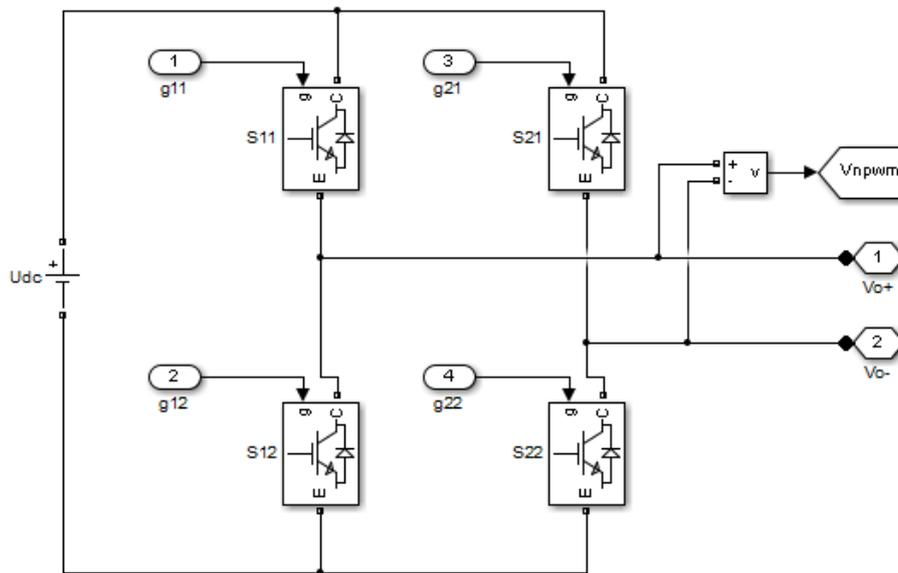


Figura A.6 – Conversor do gerador da corrente de terceira-harmónica

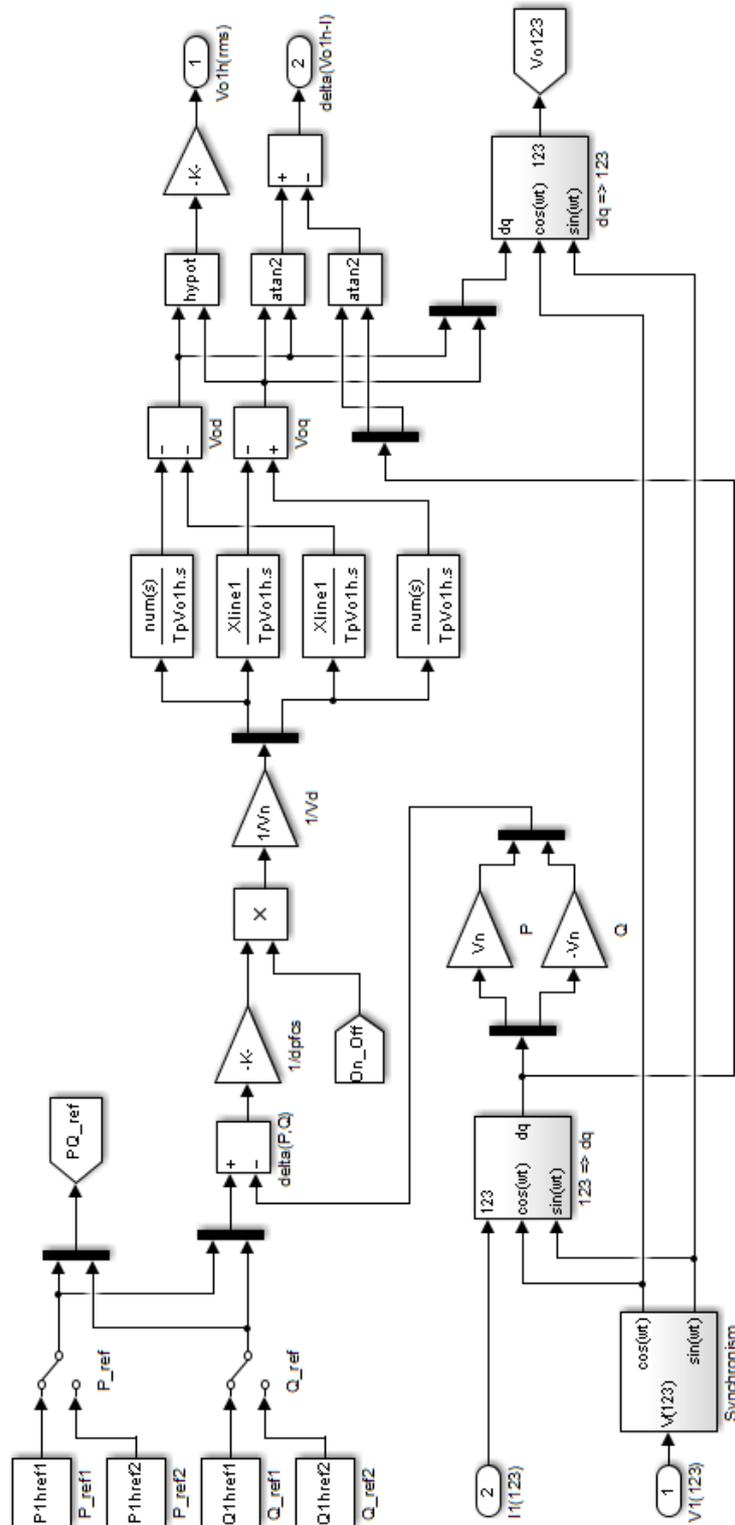


Figura A.7 – Controlador central

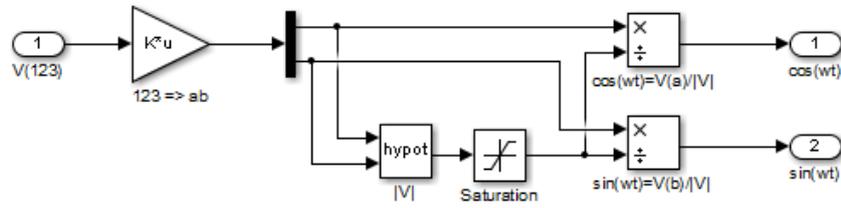


Figura A.8 – Sincronismo com a rede

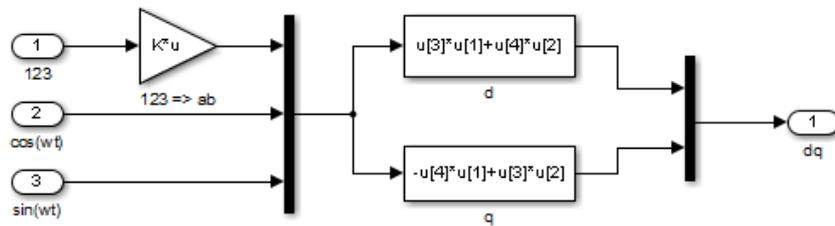


Figura A.9 – Transformada de Park

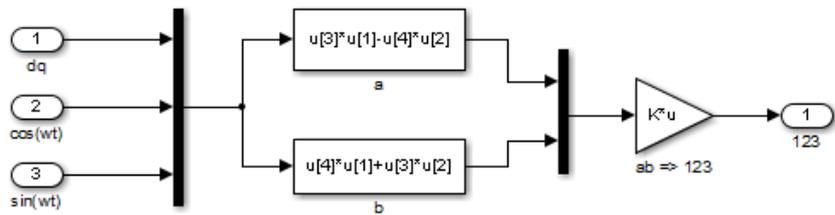


Figura A.10 – Transformada inversa de Park

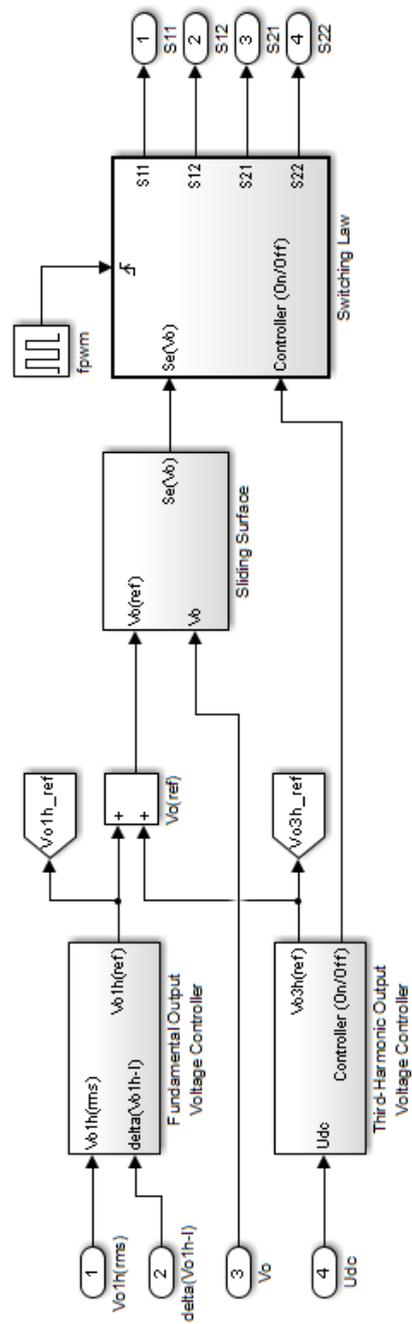


Figura A.11 – Controlador do DPFC

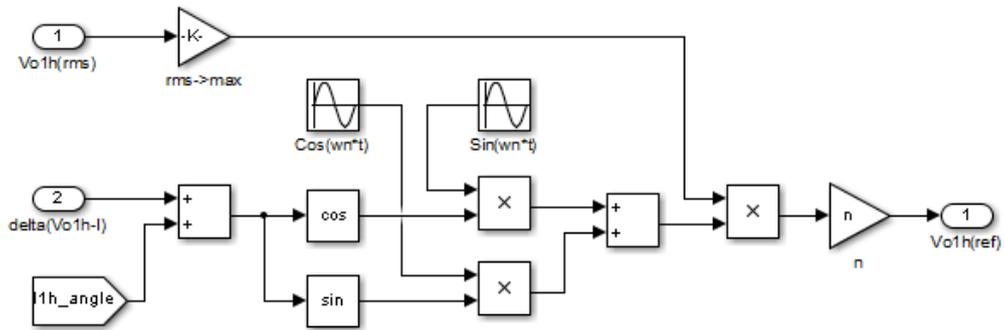


Figura A.13 – Controlador da tensão fundamental de saída do DPFC

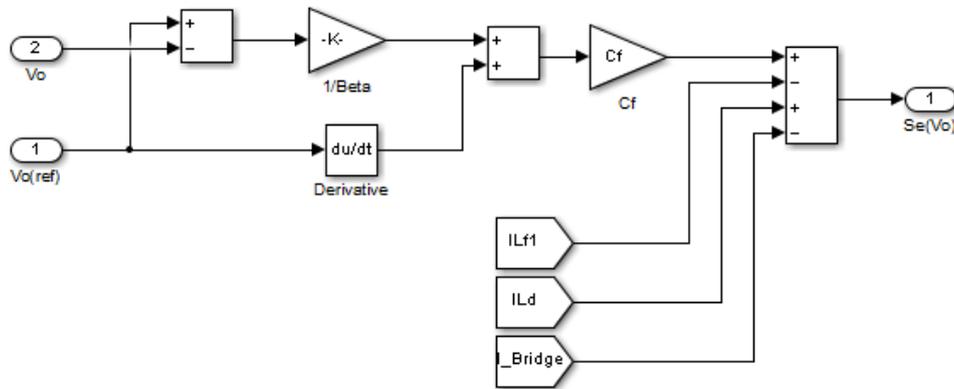


Figura A.14 – Superfície de deslizamento do controlador do DPFC

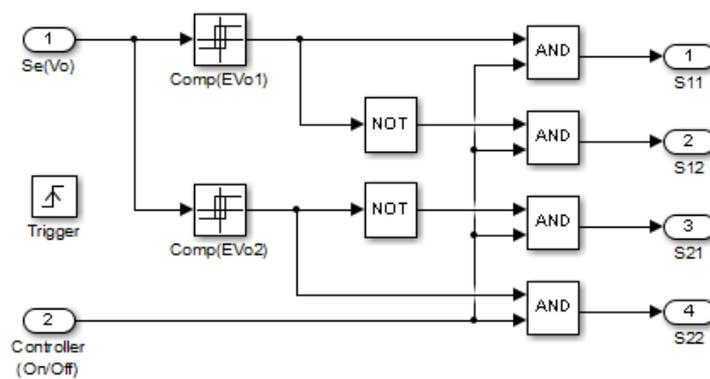


Figura A.15 – Lei de comutação do controlador do DPFC

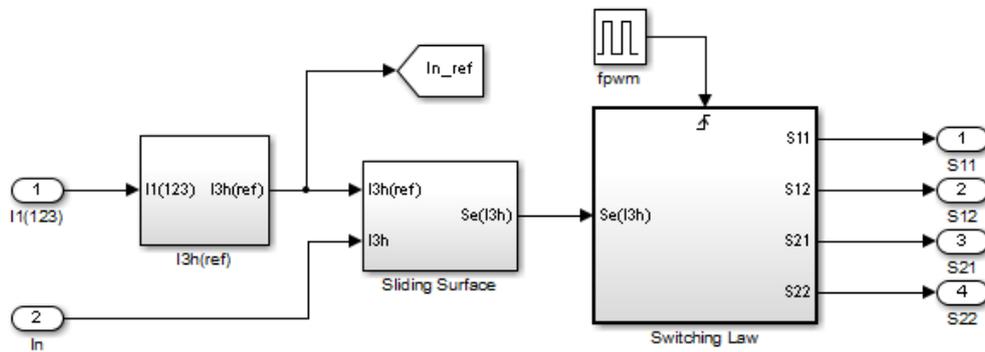


Figura A.16 – Controlador do gerador de corrente de terceira-harmônica

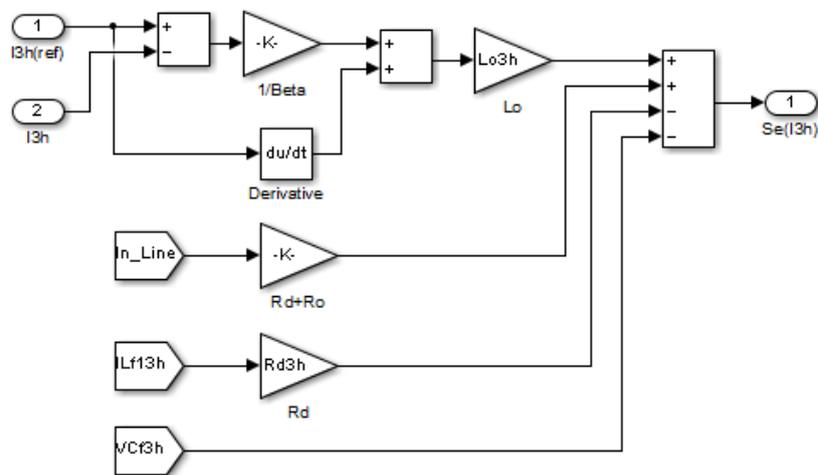


Figura A.17 – Superfície de deslizamento do controlador do gerador de corrente de terceira-harmônica

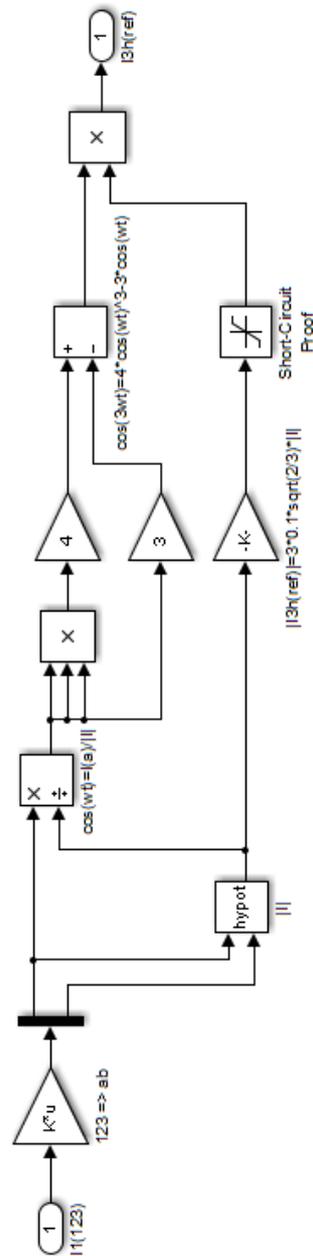


Figura A.18 – Corrente de referência do controlador do gerador de corrente de terceira-harmônica

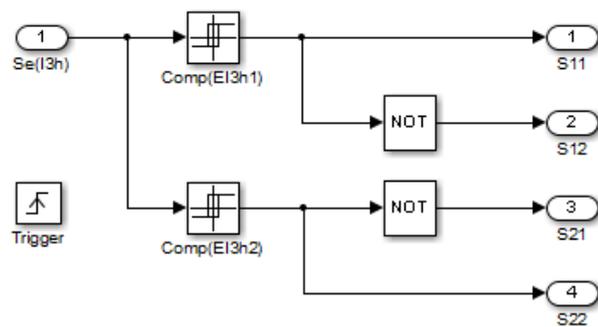


Figura A.19 – Lei de comutação do controlador do gerador de corrente de terceira-harmónica

Apêndice B. PROGRAMA EM C IMPLEMENTADO NO DS1104

```
/*  
* Titulo: dpfc.C  
* Data: 28-04-2015  
* Plataforma: Programa em C para o DSP DS1104  
* Descrição: Controlo PQ em Rede Trifásica (Estimativa  
das fases 2 e 3)  
* Modelo Simulink: Experimental_DPFC_Model.slx  
***/
```

```
/*  
Entradas:
```

ADCH5 - ADC2 - Entrada analógica da leitura da tensão da fase 1 da rede (v123[0]).
Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

ADCH6 - ADC3 - Entrada analógica da Leitura da tensão de saída do DPFC (vo).
Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

ADCH7 - ADC4 - Entrada analógica da leitura da tensão dc do DPFC (udc).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

ADCH8 - ADC5 - Entrada analógica da leitura da corrente da fase 1 da linha 1 (i1123[0]).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

*****/

/*****

Saídas:

DACH1 - DAC1 - Saída analógica com o valor da potência ativa de referência (pref).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

DACH2 - DAC2 - Saída analógica com o sinal da potência ativa da linha 1 (p).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

DACH3 - DAC3 - Saída analógica com o valor da potência reativa de referência (qref).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

DACH4 - DAC4 - Saída analógica com o sinal da potência reativa da linha 1 (q).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

DACH5 - DAC5 - Saída analógica com o valor da tensão de saída de referência (voref).

Este valor é normalizado, isto é, o seu valor encontra-se entre -1 e +1.

IO0 - Bit 0 - Saída binária para comando do interruptor S11.

Quando tem o valor 1 significa que S11 está ligado.

Quando tem o valor 0 significa que S11 está desligado.

IO1 - Bit 1 - Saída binária para comando do interruptor S12.

Quando tem o valor 1 significa que S12 está ligado.

Quando tem o valor 0 significa que S12 está desligado.

IO2 - Bit 2 - Saída binária para comando do interruptor S21.

Quando tem o valor 1 significa que S21 está ligado.

Quando tem o valor 0 significa que S21 está desligado.

IO3 - Bit 3 - Saída binária para comando do interruptor S22.

Quando tem o valor 1 significa que S22 está ligado.

Quando tem o valor 0 significa que S22 está desligado.

*****/

/*****

```

***** Inclusão de livrarias externas *****
*****/

#include <Brtenv.h>
#include <Math.h>
#include <dstypes.h>
#include <int1104.h>
#include <io1104.h>
#include <tmr1104.h>
#include <hostsvc.h>
#include <dsstd.h>
#include <tic1104.h>

/*****
***** Declaração de constantes *****
*****/

/* Período de amostragem (s): Define o período do
Timer0 */
#define TS 25e-6

/* Valores de referência da potência ativa da linha 1
(W) */
#define PREF1 1400
#define PREF2 1000

/* Valores de referência da potência reativa da linha 1
(VAR) */
#define QREF1 30
#define QREF2 10

```

```
/* Valor de base da leitura das tensões do amplificador
de isolamento (V) */
#define VBASE 387

/* Valor de base da corrente da linha (A) */
#define IBASE 5

/* Valor de base da potência ativa (W) */
#define PBASE 1500

/* Valor de base da potência reativa (VAR) */
#define QBASE 50

/* Frequência angular da rede (WN=2*pi*fn rad/s com
fn=50Hz) */
#define WN 3.141592653589793e+02

/* Frequência angular de corte do filtro passa-baixo
(WC=2*pi*FC rad/s com FC=150Hz) */
#define WC 9.424777960769379e+02

/* Ganho do filtro passa-baixo (dB) */
#define GANHO 0.948683298050514 /*
(WC/sqrt(pow(WC,2)+pow(WN,2))) */

/* Cosseno da fase do filtro passa-baixo */
#define COS_F 0.948683298050514 /* cos(atan2(-WN,WC))
*/
```

```
/* Seno da fase do filtro passa-baixo */
#define SIN_F -0.316227766016838 /* sin(atan2(-WN,WC))
*/

/* Valor da resistência da linha 1 (Ohms) */
#define R1 1.8035

/* Valor da indutância da linha 1 (H) */
#define L1 0.0148

/* Valor da resistência da linha 2 (Ohms) */
#define R2 0.7985

/* Valor da indutância da linha 2 (H) */
#define L2 0.0067

/* Valor da resistência de carga (Ohms) */
#define RL 41.6262

/* Razão de transformação do transformador do DPFC */
#define N 1.7424

/* Constante de tempo do controlador da tensão de saída
do DPFC (s) */
#define TPVO 10e-3

/* Parâmetros do controlador (PI) da tensão de saída do
DPFC */
#define TPI 0.008206265594677 /* L1/R1 */
#define KPI 1.480000000000000 /* L1/TPVO */
```

```
/* Parâmetros do controlador (I) da tensão de saída do
DPFC */
#define TI 0.002150742474215 /* TPVO/(WN*L1) */

/* Constante de integração (filtragem) do algoritmo
SOGI */
#define KI 1

/* Parâmetros do controlador (PI) da resistência
virtual de terceira harmônica do DPFC */
#define TIR3H 4.7
#define KPR3H 12.2

/* Valor limite da resistência virtual de terceira
harmônica do DPFC */
#define R3H_LIM 175

/* Ganho do erro da tensão de saída do DPFC (V) */
#define KVO 1

/* Largura do comparador de histerese 1 do erro da
tensão do DPFC (V) */
#define HVO1 1

/* Largura do comparador de histerese 2 do erro da
tensão do DPFC (V) */
#define HVO2 0.5

/* Valor de referência da tensão dc (V) */
```

```

#define UDCREF 45

/* Largura do comparador de histerese do erro da tensão
dc do DPFC (V) */
#define HUDC 5

/* Coeficientes da Matriz de Estado (A) das Equações de
Estado da rede */
#define A11 -2.934439189189189e+03 /*  $-(R1+RL)/L1$  */
#define A12 -2.812581081081081e+03 /*  $-RL/L1$  */
#define A21 -6.212865671641791e+03 /*  $-RL/L2$  */
#define A22 -6.332044776119402e+03 /*  $-(R2+RL)/L2$  */

/* Coeficientes da Matriz de Entrada (B) das Equações
de Estado da rede */
#define B11 67.567567567567565 /*  $1/L1$  */
#define B12 0
#define B13 -67.567567567567565 /*  $-1/L1$  */
#define B21 0
#define B22 1.492537313432836e+02 /*  $1/L2$  */
#define B23 0

/*****
***** Declaração de variáveis *****/
*****/

/* Seleção dos valores de referência da potência na
linha 1 */
UInt16 p_select = 1;
UInt16 q_select = 1;

```

```
/* Valor da potência ativa da linha 1 */
Float64 pref;

/* Valor da potência reativa da linha 1 */
Float64 qref;

/* Valor da potência ativa da linha 1 */
Float64 p;

/* Valor da potência reativa da linha 1 */
Float64 q;

/* Valor da leitura (fase 1) e do cálculo (fases 2 e 3)
da tensão da rede */
Float64 v123[3];

/* Valor da tensão da rede em coordenadas ab */
Float64 vab[2] = {0,0};

/* Valor anterior (n-1) da tensão da rede em
coordenadas ab */
Float64 vab_anterior[2] = {0,0};

/* Valor da tensão da rede filtrada em coordenadas ab
*/
Float64 vab_filtro[2] = {0,0};

/* Valor da norma da tensão da rede */
Float64 vab_norma;
```

```
/* Cosseno da tensão da rede */
Float64 coswt;

/* Seno da tensão da rede */
Float64 sinwt;

/* Valor da corrente da linha 1 em coordenadas 123 */
Float64 i1123[3];

/* Valor da corrente na linha 2 em coordenadas 123 */
Float64 i2123[3];

/* Estimativa da corrente da linha 1 para o instante
(n+1) em coordenadas 123 */
Float64 i1123_seg[3] = {0,0,0};

/* Estimativa da corrente da linha 2 para o instante
(n+1) em coordenadas 123 */
Float64 i2123_seg[3] = {0,0,0};

/* Valor da corrente da linha 1 em coordenadas ab */
Float64 ilab[2];

/* Valor anterior (n-1) da corrente da linha 1 em
coordenadas ab */
Float64 ilab_anterior[2] = {0,0};

/* Valor da corrente da linha 1 filtrada em coordenadas
ab */
```

```
Float64 ilab_filtro[2] = {0,0};

/* Valor da corrente da linha 1 em coordenadas dq */
Float64 ildq[2];

/* Cálculo da corrente de terceira harmônica */
UInt16 i;
Float64 cos3wt;
Float64 sin3wt;
Float64 di3h_cos[800];
Float64 di3h_sin[800];
Float64 ddi3h_cos;
Float64 ddi3h_sin;
Float64 i3h_amp;
Float64 i3h_angle;
Float64 i3h;

/* Valor da leitura da tensão de saída do DPFC
(Secundário do transformador) */
Float64 vo;

/* Valor da tensão de referência do DPFC em coordenadas
123 */
Float64 voref123[3];

/* Valor da tensão de referência do DPFC em coordenadas
ab */
Float64 vorefab[2];
```

```
/* Valor da tensão de referência do DPFC em coordenadas
dq */
Float64 vorefdq[2];

/* Valor da tensão de referência de terceira-harmônica
do DPFC */
Float64 v3href;

/* Valor da tensão de referência do DPFC (Secundário do
transformador) */
Float64 voref;

/* Valor do erro da potência ativa */
Float64 ep = 0;

/* Valor do erro da potência reativa */
Float64 eq = 0;

/* Valor do erro da potência ativa no instante (n-1) */
Float64 ep_ant;

/* Valor do erro da potência reativa no instante (n-1)
*/
Float64 eq_ant;

/* Controlador (PI) da tensão de saída do DPFC em
coordenadas dq */
Float64 pi_vodq[2] = {0,0};
```

```
/* Controlador (I) da tensão de saída do DPFC em
coordenadas dq */
Float64 i_vodq[2] = {0,0};

/* Valor da resistência virtual de terceira harmônica
do DPFC */
Float64 r3h = 0;

/* Valor do erro da tensão de saída do DPFC */
Float64 evo;

/* Valor da superfície de deslizamento do erro da
tensão de saída do DPFC */
Float64 sevo;

/* Estado do comparador de histerese 1 do erro da
tensão de saída do DPFC (0 ou 1) */
UInt16 comp_hist1_vo = 0;

/* Estado do comparador de histerese 2 do erro da
tensão de saída do DPFC (0 ou 1) */
UInt16 comp_hist2_vo = 1;

/* Valor da tensão dc do DPFC */
Float64 udc;

/* Valor do erro da tensão dc do DPFC */
Float64 eudc = 0;
```

```

/* Valor do erro da tensão dc do DPFC no instante (n-1)
*/
Float64 eudc_ant;

/* Estado do comparador de histerese do erro da tensão
dc do DPFC (0 ou 1) */
UInt16 comp_hist_udc = 0;

/* Estado dos interruptores do DPFC (0 ou 1) */
UInt16 s11;
UInt16 s12;
UInt16 s21;
UInt16 s22;

/* Valor decimal do estado da porta de comando dos
IGBTs */
UInt16 portaio;

/* Tempo de execução da ISR */
Float64 isr_time;

/*****
***** Definição das funções *****/

/***** ROTINA DE RESPOSTA À INTERRUPÇÃO DO TIMER0
*****/

void isr_timer0(void)
{

```

```
/* Início da temporização da ISR para verificação de
overrun (ISR>TS) */
    ds1104_begin_isr_timer0();

/* Início da medição do tempo de execução da ISR */
    ds1104_tic_start();

/***** LEITURA DAS ENTRADAS DO DSPACE *****/

/* Iniciação do ADC2, ADC3, ADC4 e ADC5 */
    ds1104_adc_start(DS1104_ADC2 | DS1104_ADC3 |
DS1104_ADC4 | DS1104_ADC5);

/* Leitura da tensão da fase 1 da rede (ADCH5) */
    v123[0] = ds1104_adc_read_ch(5)*VBASE;

/* Leitura da tensão de saída do DPFC (ADCH6) */
    vo = ds1104_adc_read_ch(6)*VBASE;

/* Leitura da tensão dc do DPFC (ADCH7) */
    udc = ds1104_adc_read_ch(7)*VBASE;

/* Leitura da corrente da fase 1 da rede (ADCH8) */
    i1123[0] = ds1104_adc_read_ch(8)*IBASE;

/***** CÁLCULO DAS GRANDEZAS TRIFÁSICAS *****/

/* Cálculo (SOGI) da tensão da rede em coordenadas ab
*/
```

```

    vab[0] =
(vab[0]+WN*TS*(KI*v123[0]*1.224744871391589-
vab[1]))/(WN*WN*TS*TS+WN*TS*KI+1);
    vab[1] = vab[1]+WN*TS*vab[0];

/* Filtragem da tensão da rede em coordenadas ab */
    vab_filtro[0] = ((-
WC+2/TS)*vab_filtro[0]+WC*(vab[0]+vab_anterior[0]))/(WC
+2/TS);
    vab_filtro[1] = ((-
WC+2/TS)*vab_filtro[1]+WC*(vab[1]+vab_anterior[1]))/(WC
+2/TS);

/* Memorização da tensão da rede em coordenadas ab */
    vab_anterior[0] = vab[0];
    vab_anterior[1] = vab[1];

/* Compensação de amplitude e de fase da tensão da rede
filtrada em coordenadas ab */
    vab[0] =
(vab_filtro[0]*COS_F+vab_filtro[1]*SIN_F)/GANHO;
    vab[1] = (vab_filtro[1]*COS_F-
vab_filtro[0]*SIN_F)/GANHO;

/* Transformação da tensão da rede filtrada e
compensada ab->123 (fases 2 e 3) */
    v123[1] = -
0.408248290463863*vab[0]+0.707106781186548*vab[1];
    v123[2] = -0.408248290463863*vab[0]-
0.707106781186548*vab[1];

```

```

/* Sincronismo com a rede */
    vab_norma = sqrt(vab[0]*vab[0]+vab[1]*vab[1]);
    coswt = vab[0]/vab_norma;
    sinwt = vab[1]/vab_norma;

/* Cálculo da corrente de terceira harmônica */
    cos3wt = 4*coswt*coswt*coswt-3*coswt;
    sin3wt = 3*sinwt-4*sinwt*sinwt*sinwt;
    for (i = 799; i > 0; i--)
    {
        di3h_cos[i] = di3h_cos[i-1];
        di3h_sin[i] = di3h_sin[i-1];
    }
    di3h_cos[0] = di3h_cos[0]+i1123[0]*100*cos3wt*TS;
    di3h_sin[0] = di3h_sin[0]+i1123[0]*100*sin3wt*TS;
    ddi3h_cos = di3h_cos[0]-di3h_cos[799];
    ddi3h_sin = di3h_sin[0]-di3h_sin[799];
    i3h_amp = sqrt(pow(ddi3h_cos,2)+pow(ddi3h_sin,2));
    i3h_angle = atan2(ddi3h_cos,ddi3h_sin)+3*WN*TS/2;
    i3h =
i3h_amp*(cos(i3h_angle)*sin3wt+sin(i3h_angle)*cos3wt);

/* Cálculo da corrente fundamental da linha 1 (fase 1)
*/
    i1123[0] = i1123[0]-i3h;

/* Atualização da corrente estimada da linha 1 (fases 2
e 3) */
    i1123[1] = i1123_seg[1];

```

```
i1123[2] = i1123_seg[2];

/* Atualização da corrente estimada da linha 2 (fases 2
e 3) */
i2123[1] = i2123_seg[1];
i2123[2] = i2123_seg[2];

/* Transformação da corrente da linha 1 123->ab */
ilab[0] = 0.816496580927726*i1123[0]-
0.408248290463863*i1123[1]-0.408248290463863*i1123[2];
ilab[1] = 0.707106781186548*i1123[1]-
0.707106781186548*i1123[2];

/* Filtragem da corrente da linha 1 em coordenadas ab
*/
ilab_filtro[0] = ((-
WC+2/TS)*ilab_filtro[0]+WC*(ilab[0]+ilab_anterior[0]))/
(WC+2/TS);
ilab_filtro[1] = ((-
WC+2/TS)*ilab_filtro[1]+WC*(ilab[1]+ilab_anterior[1]))/
(WC+2/TS);

/* Memorização da corrente da linha 1 em coordenadas ab
*/
ilab_anterior[0] = ilab[0];
ilab_anterior[1] = ilab[1];

/* Compensação de amplitude e de fase da corrente da
linha 1 filtrada em coordenadas ab */
```

```

    ilab[0] =
(ilab_filtro[0]*COS_F+ilab_filtro[1]*SIN_F)/GANHO;
    ilab[1] = (ilab_filtro[1]*COS_F-
ilab_filtro[0]*SIN_F)/GANHO;

/* Transformação da corrente da linha 1 ab->qd */
    ildq[0] = ilab[0]*coswt+ilab[1]*sinwt;
    ildq[1] = -ilab[0]*sinwt+ilab[1]*coswt;

/***** SELEÇÃO DAS POTÊNCIAS DE REFERÊNCIA E CÁLCULO
DAS POTÊNCIAS TRANSMITIDAS DA LINHA 1 *****/

/* Seleção do valor de referência da potência ativa na
linha 1 */
    pref = (p_select==1)? PREF1: PREF2;

/* Seleção do valor de referência da potência ativa na
linha 1 */
    qref = (q_select==1)? QREF1: QREF2;

/* Cálculo da potência ativa e reativa da linha 1 */
    p = ildq[0]*vab_norma;
    q = -ildq[1]*vab_norma;

/***** CÁLCULO DA TENSÃO DE REFERÊNCIA DO DPFC
(Controlador PQ + Controlador Udc) *****/

/* Quantificação do estado do comparador de histerese
do erro da tensão dc do DPFC */
    if ((UDCREF-udc) >= +HUDC)

```

```
{
    comp_hist_udc = 0;
}
else if ((UDCREF-udc) <= -HUDC)
{
    comp_hist_udc = 1;
}

if (comp_hist_udc == 0) /* Tensão dc insuficiente
*/
{
    /* Inicialização das variáveis do controlador */
    ep = 0;
    eq = 0;
    pi_vodq[0] = 0;
    pi_vodq[1] = 0;
    i_vodq[0] = 0;
    i_vodq[1] = 0;
    eudc = 0;
    r3h = 0;
    comp_hist1_vo = 0;
    comp_hist2_vo = 1;

    /* Inicialização das variáveis para visualização
*/

    voref123[0] = 0;
    voref123[1] = 0;
    voref123[2] = 0;
    v3href = 0;
    voref = 0;
```

```
    /* Quantificação do estado dos interruptores do
DPFC (Carregar condensador dc) */
        s11 = 0;
        s12 = 0;
        s21 = 0;
        s22 = 0;
    }
    else /* Controlador ligado */
    {
        /* Memorização do erro (n-1) da potência ativa e
reativa */
        ep_ant = ep;
        eq_ant = eq;

        /* Cálculo do erro da potência ativa e reativa */
        ep = pref-p;
        eq = qref-q;

        /* Cálculo do controlador (PI) da tensão de saída
do DPFC em coordenadas dq */
        pi_vodq[0] = pi_vodq[0]+KPI*((1+TS/TPI)*ep-
ep_ant);
        pi_vodq[1] = pi_vodq[1]+KPI*((1+TS/TPI)*eq-
eq_ant);

        /* Cálculo do controlador (I) da tensão de saída
do DPFC em coordenadas dq */
        i_vodq[0] = i_vodq[0]+(TS/TI)*ep;
        i_vodq[1] = i_vodq[1]+(TS/TI)*eq;
```

```

    /* Cálculo do valor da tensão de referência do
DPFC nas coordenadas dq */
    vorefdq[0] = (-pi_vodq[0]-
i_vodq[1])/vab_norma;
    vorefdq[1] = (pi_vodq[1]-
i_vodq[0])/vab_norma;

    /* Transformação da tensão de referência do DPFC
dq->ab */
    vorefab[0] = vorefdq[0]*coswt-
vorefdq[1]*sinwt;
    vorefab[1] =
vorefdq[0]*sinwt+vorefdq[1]*coswt;

    /* Transformação da tensão de referência do DPFC
ab->123 */
    voref123[0] = 0.816496580927726*vorefab[0];
    voref123[1] = -
0.408248290463863*vorefab[0]+0.707106781186548*vorefab[
1];
    voref123[2] = -0.408248290463863*vorefab[0]-
0.707106781186548*vorefab[1];

    /* Memorização do erro (n-1) da tensão dc do DPFC
*/
    eudc_ant = eudc;

    /* Cálculo do erro da tensão dc do DPFC */
    eudc = UDCREF-udc;

```

```

/* Cálculo da resistência virtual de terceira
harmônica do DPFC */
r3h = r3h+KPR3H*((1+TS/TIR3H)*eudc-eudc_ant);
if (r3h > R3H_LIM)
{
    r3h = R3H_LIM;
}
else if (r3h < -R3H_LIM)
{
    r3h = -R3H_LIM;
}

/* Cálculo da tensão de terceira harmônica de
referência do DPFC */
v3href = r3h*(i3h/N);

/***** CONTROLADOR POR MODO DE DESLIZAMENTO DA
TENSÃO DE SAÍDA DO DPFC *****/

/* Cálculo do valor da tensão de referência do
DPFC vista do secundário do transformador */
voref = v3href+voref123[0]*N;

/* Cálculo do erro da tensão de saída do DPFC */
evo = voref-vo;

/* Cálculo da superfície de deslizamento do erro
da tensão do DPFC */
sevo = evo*KVO;

```

```
/* Quantificação do estado do comparador de
histerese 1 do erro da tensão do DPFC */
    if (sevo >= +HVO1)
    {
        comp_hist1_vo = 1;
    }
    else if (sevo <= -HVO1)
    {
        comp_hist1_vo = 0;
    }

/* Quantificação do estado do comparador de
histerese 2 do erro da tensão do DPFC */
    if (sevo >= +HVO2)
    {
        comp_hist2_vo = 1;
    }
    else if (sevo <= -HVO2)
    {
        comp_hist2_vo = 0;
    }

/* Quantificação do estado dos interruptores do
DPFC (Lei de Comutação) */
    s11 = comp_hist1_vo;
    s12 = 1-comp_hist1_vo;
    s21 = 1-comp_hist2_vo;
    s22 = comp_hist2_vo;
}
```

```

/***** ESTIMATIVA DAS CORRENTES TRIFÁSICAS (FASES 2 e
3) *****/

/* Estimativa (Equações de Estado) da corrente da linha
1 para o instante (n+1) */
    i1123_seg[1] =
(TS*A11+1)*i1123[1]+(TS*A12)*i2123[1]+TS*((B11+B12)*v12
3[1]+B13*voref123[1]);
    i1123_seg[2] =
(TS*A11+1)*i1123[2]+(TS*A12)*i2123[2]+TS*((B11+B12)*v12
3[2]+B13*voref123[2]);

/* Estimativa (Equações de Estado) da corrente da linha
2 para o instante (n+1) */
    i2123_seg[1] =
(TS*A21)*i1123[1]+(TS*A22+1)*i2123[1]+TS*((B21+B22)*v12
3[1]+B23*voref123[1]);
    i2123_seg[2] =
(TS*A21)*i1123[2]+(TS*A22+1)*i2123[2]+TS*((B21+B22)*v12
3[2]+B23*voref123[2]);

/***** ATUALIZAÇÃO DAS SAÍDAS DO DSPACE *****/

/* Atualização dos bits da porta de comando dos IGBTs
*/
    portaio = s11+s12*2+s21*4+s22*8;
    ds1104_bit_io_write(portaio);

```

```
/* Atualização da potência ativa de referência da linha
1 (DACH1) */
    ds1104_dac_write(1, pref/PBASE);

/* Atualização da potência ativa da linha 1 (DACH2) */
    ds1104_dac_write(2, p/PBASE);

/* Actualização da potência reativa de referência da
linha 1 (DACH3) */
    ds1104_dac_write(3, qref/QBASE);

/* Actualização da potência reativa da linha 1 (DACH4)
*/
    ds1104_dac_write(4, q/QBASE);

/* Actualização da tensão de saída de referência
(DACH5) */
    ds1104_dac_write(5, voref/VBASE);

/* Data acquisition service */
    host_service(1, 0);

/* Leitura do tempo de execução da ISR */
    isr_time = ds1104_tic_read();

/* Fim da temporização da ISR para verificação de
overrun (ISR>TS) */
    ds1104_end_isr_timer0();
}
/* Fim da rotina de resposta à interrupção do Timer0 */
```

```
/*
*****
***** Programa principal *****
*****
*/

void main(void)
{

/* Inicialização do hardware */
    ds1104_init();

/* Configuração dos portos de I/O */
    ds1104_bit_io_init(DS1104_DIO0_OUT |
DS1104_DIO1_OUT | DS1104_DIO2_OUT | DS1104_DIO3_OUT);

/* Inicialização dos DAC para visualização */
    ds1104_dac_init(DS1104_DACMODE_TRANSPARENT);

/* Instalação da ISR do Timer0 e inicialização do
Timer0 */
    ds1104_start_isr_timer0(TS, isr_timer0);

/* Ciclo principal */
    while(1)
    {
        RTLIB_BACKGROUND_SERVICE(); /* Background
service */
    }
}
```

Apêndice C. PARÂMETROS DE SIMULAÇÃO E EXPERIMENTAIS

Tabela C.1 – Parâmetros de simulação do sistema de controlo do trânsito de energia aplicado numa rede de transmissão de média tensão

Parâmetro	Valor	Descrição
V_n	220 kV	Valor eficaz da tensão composta da rede
f_n	50 Hz	Frequência nominal da rede
f_{3h}	150 Hz	Frequência da corrente de terceira-harmónica
R_1	5.27 Ω	Resistência da linha 1
L_1	92.7 mH	Indutância da linha 1
R_2	3.77 Ω	Resistência da linha 2
L_2	62.2 mH	Indutância da linha 2
P_D	323 MW	Potência ativa da carga
Q_D	66 MVar	Potência reativa da carga
$dpfcs$	4500	Número de dispositivos DPFC
S_n	2.45 kVA	Potência nominal do transformador de acoplamento do DPFC
n	20	Relação de transformação do transformador de acoplamento do DPFC
L_1	5.5 nH	Indutância de fugas do primário do transformador de acoplamento do DPFC
R_1	60 $\mu\Omega$	Resistência do primário do transformador de acoplamento do DPFC
L_2	1.8 μ H	Indutância de fugas do secundário do transformador de acoplamento do DPFC
R_2	74.4 m Ω	Resistência do secundário do transformador de acoplamento do DPFC
L_m	145 μ H	Indutância de magnetização do transformador de acoplamento do DPFC
R_m	2.25 Ω	Resistência de magnetização do transformador de acoplamento do DPFC
C_{dc}	7 mF	Condensador DC do conversor do DPFC
L_{f1}	0.55 mH	Indutância do filtro de saída do DPFC
C_f	90.10 μ F	Condensador do filtro de saída do DPFC

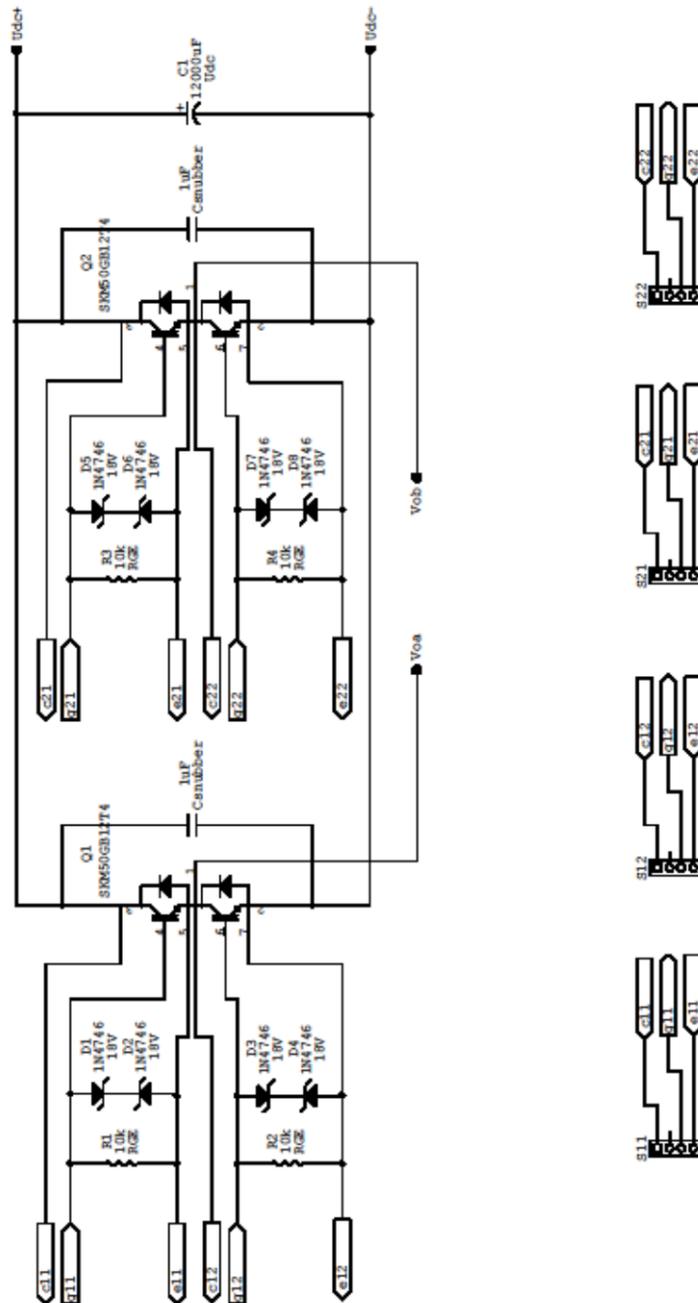
R_d	0.78 Ω	Resistência de amortecimento do filtro de saída do DPFC
L_d	0.69 mH	Indutância de amortecimento do filtro de saída do DPFC
f_{pwm}	50 kHz	Frequência de comutação dos semicondutores do conversor do DPFC
$P_{1h_{ref}}$	180 MW 150 MW	Valores de referência da potência ativa à frequência fundamental pela linha 1
$Q_{1h_{ref}}$	35 MVar 30 MVar	Valores de referência da potência reativa à frequência fundamental pela linha 1
$U_{dc_{ref}}$	180 V	Valor de referência da tensão DC do conversor do DPFC
$T_{p_{vo1h}}$	0.1 ms	Constante de tempo do controlador da tensão fundamental de saída do DPFC
$K_{p_{R3h}}$	0.09	Ganho proporcional do controlador PI da resistência virtual de terceira-harmônica do DPFC
$K_{i_{R3h}}$	6.98	Ganho integral do controlador PI da resistência virtual de terceira-harmônica do DPFC
K_{vo}	1	Ganho do erro da tensão de saída do DPFC
E_{vo1}	2 V	Largura do comparador de histerese 1 do erro da tensão do DPFC
E_{vo2}	10 V	Largura do comparador de histerese 2 do erro da tensão do DPFC
$U_{dc_{3h}}$	815 V	Tensão do barramento DC do conversor do gerador de terceira-harmônica
n_{3h}	20	Relação de transformação do transformador de acoplamento do gerador de terceira-harmônica
$L_{f_{13h}}$	2.7 mH	Indutância do filtro de saída do gerador de terceira-harmônica
$C_{f_{3h}}$	17 μ F	Condensador do filtro de saída do gerador de terceira-harmônica
$R_{d_{3h}}$	4 Ω	Resistência de amortecimento do filtro de saída do gerador de terceira-harmônica
$K_{i_{3h}}$	6	Ganho do erro da corrente de saída do gerador de terceira-harmônica
$E_{i_{3h1}}$	2 V	Largura do comparador de histerese 1 do erro da corrente do gerador de terceira-harmônica
$E_{i_{3h2}}$	10 V	Largura do comparador de histerese 2 do erro da corrente do gerador de terceira-harmônica

Tabela C.2 – Parâmetros experimentais do sistema de controlo do trânsito de energia aplicado numa rede laboratorial de baixa tensão

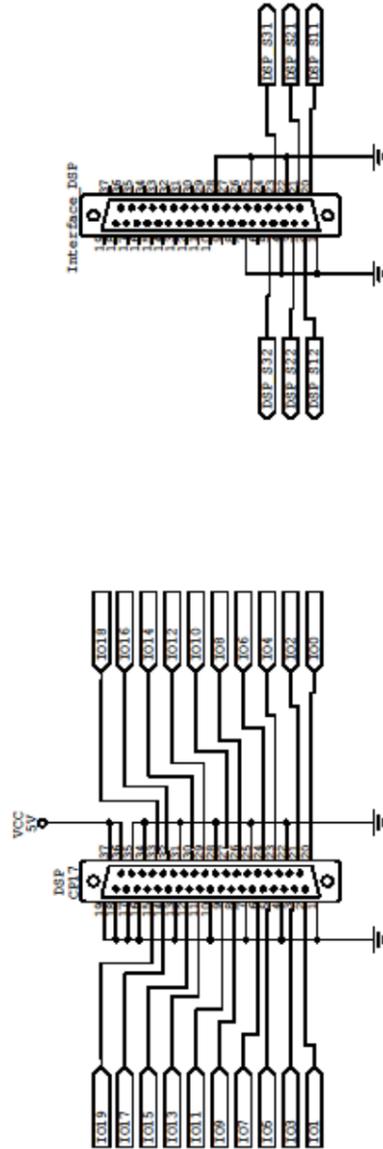
Parâmetro	Valor	Descrição
V_n	400 V	Valor eficaz da tensão composta da rede
f_n	50 Hz	Frequência nominal da rede
f_{3h}	150 Hz	Frequência da corrente de terceira-harmónica
R_1	1.80 Ω	Resistência da linha 1
L_1	14.8 mH	Indutância da linha 1
R_2	0.80 Ω	Resistência da linha 2
L_2	6.7 mH	Indutância da linha 2
R_{load}	41.63 Ω	Resistência de carga
$dpfcs$	1	Número de dispositivos DPFC
n	1.74	Relação de transformação do transformador de acoplamento do DPFC
C_{dc}	3 mF	Condensador DC do conversor do DPFC
L_{f1}	9 mH	Indutância do filtro de saída do DPFC
C_f	56 μ F	Condensador do filtro de saída do DPFC
R_d	5 Ω	Resistência de amortecimento do filtro de saída do DPFC
f_{pwm}	40 kHz	Frequência de comutação dos semicondutores do conversor do DPFC
P_{1href}	1400 W 1000 W	Valores de referência da potência ativa à frequência fundamental pela linha 1
Q_{1href}	30 VAr 10 VAr	Valores de referência da potência reativa à frequência fundamental pela linha 1
U_{dcref}	45 V	Valor de referência da tensão DC do conversor do DPFC
T_{pvo1h}	10 ms	Constante de tempo do controlador da tensão fundamental de saída do DPFC
K_{pR3h}	4.7	Ganho proporcional do controlador PI da resistência virtual de terceira-harmónica do DPFC
K_{iR3h}	12.2	Ganho integral do controlador PI da resistência virtual de terceira-harmónica do DPFC
K_{vo}	1	Ganho do erro da tensão de saída do DPFC
E_{vo1}	0.5 V	Largura do comparador de histerese 1 do erro da tensão do DPFC
E_{vo2}	1 V	Largura do comparador de histerese 2 do erro da tensão do DPFC
U_{dc3h}	12 V	Tensão do barramento DC do conversor do gerador de terceira-harmónica
n_{3h}	1.74	Relação de transformação do transformador de acoplamento do gerador de terceira-harmónica

$L_{f1_{3h}}$	9 mH	Indutância do filtro de saída do gerador de terceira-harmônica
$C_{f_{3h}}$	56 μ F	Condensador do filtro de saída do gerador de terceira-harmônica
$R_{d_{3h}}$	5 Ω	Resistência de amortecimento do filtro de saída do gerador de terceira-harmônica
$K_{v_{3h}}$	2	Ganho do erro da tensão de saída do gerador de terceira-harmônica
$E_{v_{3h1}}$	0.5 V	Largura do comparador de histerese 1 do erro da tensão do gerador de terceira-harmônica
$E_{v_{3h2}}$	1 V	Largura do comparador de histerese 2 do erro da tensão do gerador de terceira-harmônica

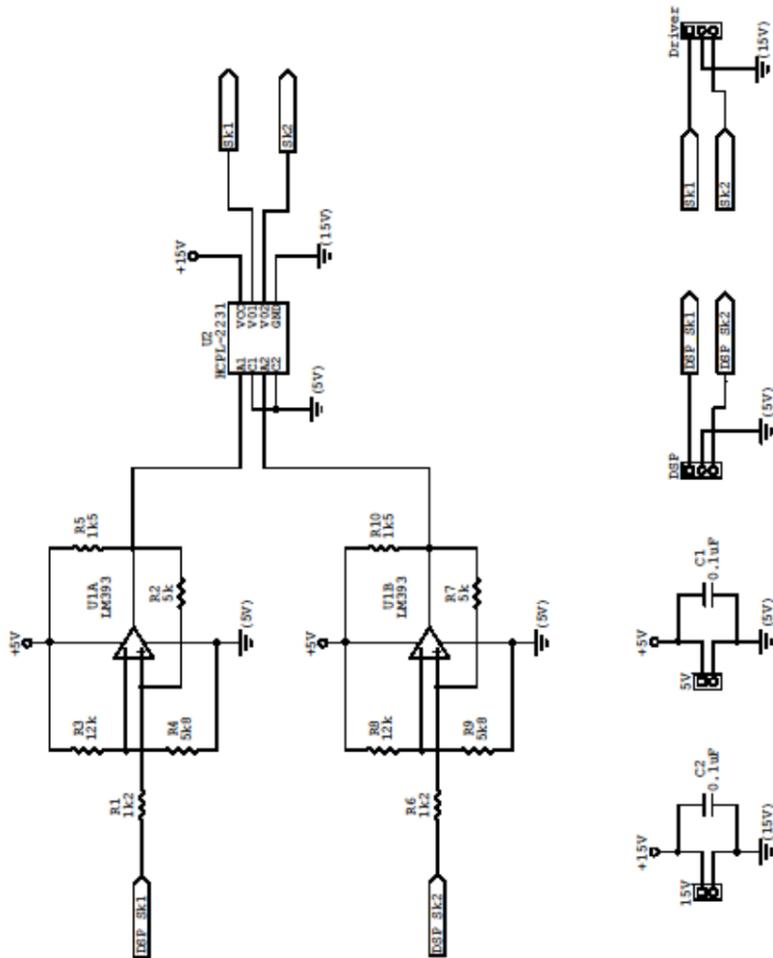
Apêndice D. ESQUEMAS ELÉTRICOS



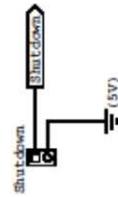
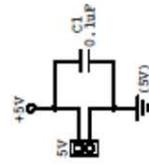
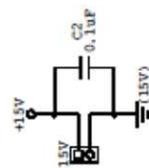
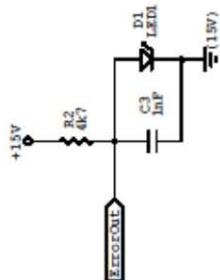
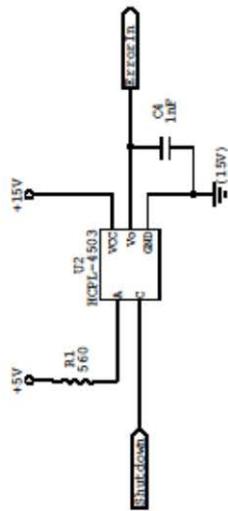
Rev	ID	Conversor Monofásico em Ponte Completa
1		
Date:		Page: 1 of 1



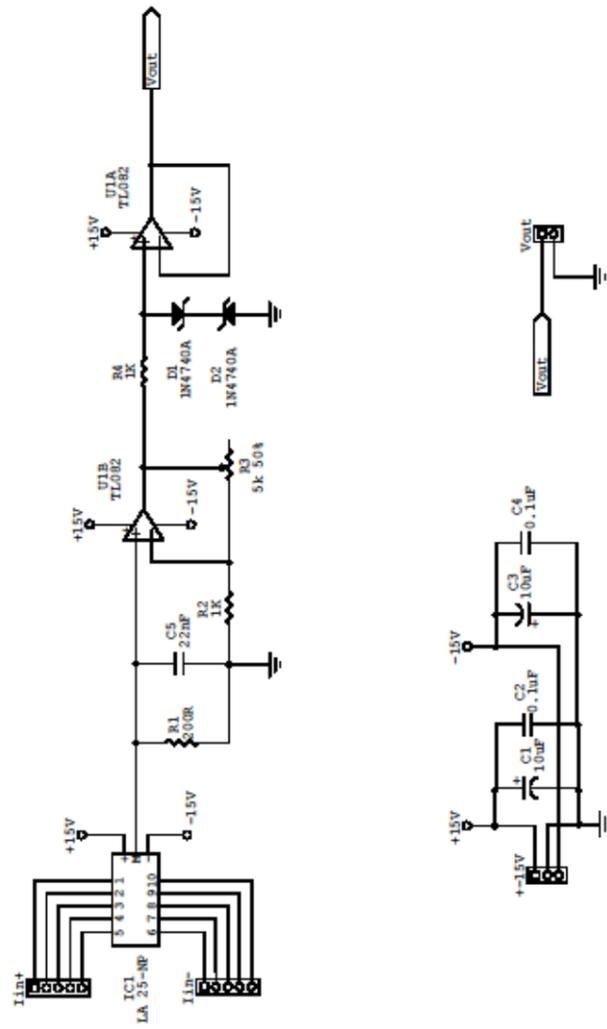
Rev	ID	Ligação ao DSP
Date:		Page: 1 of 1



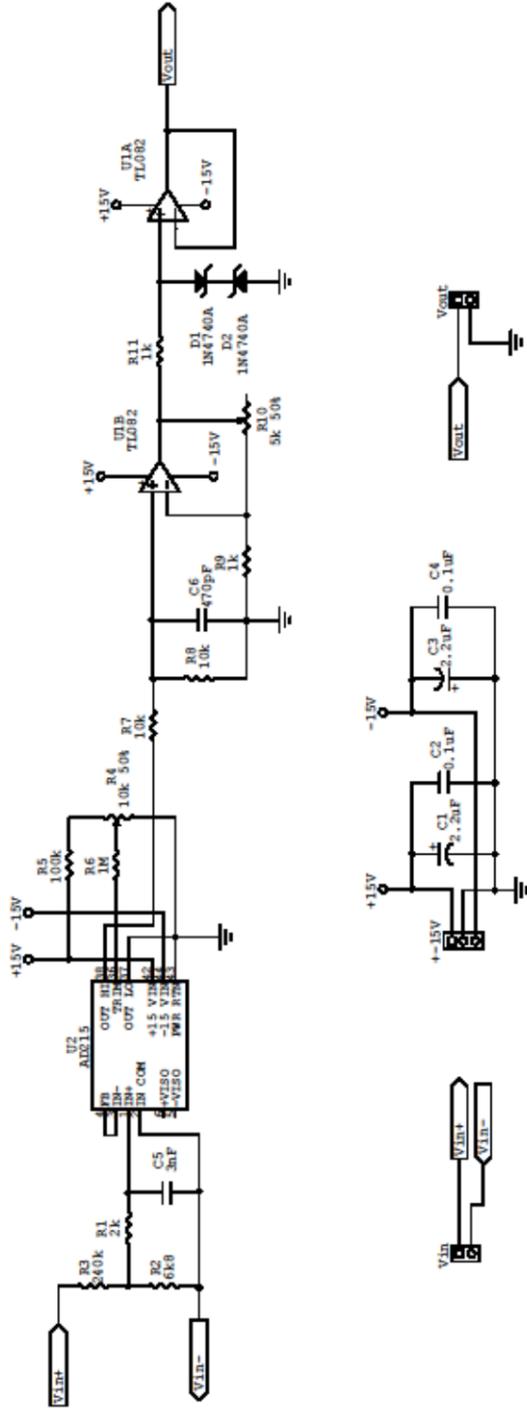
Rev	ID
2	Interface entre o DSP e o driver Skype
Date:	Page: 1 of 1



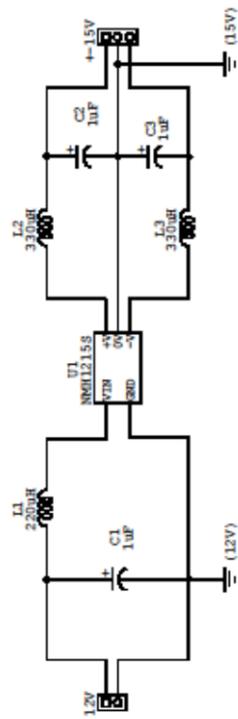
Rev	ID
1	Interface de Erro In/Out com o Skypez
Date:	Page: 1 of 1



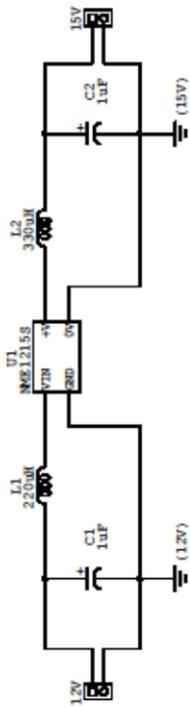
Rev	ID
1	Sensor de Corrente
Date:	Page: 1 of 1



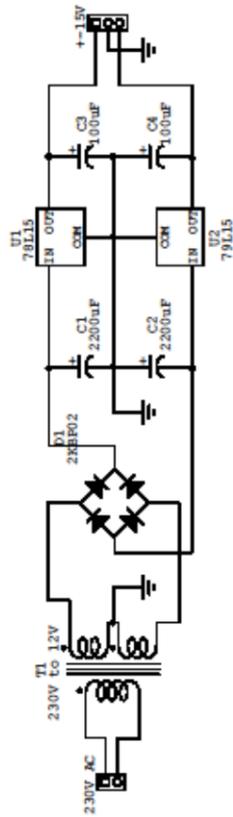
Rev	ID
1	Sensor de Tensão
Date:	Page: 1 of 1



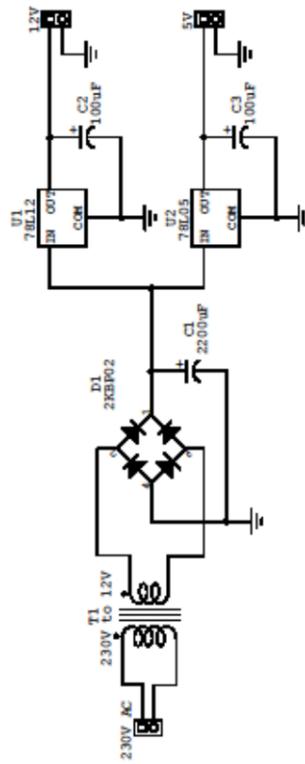
Rev	ID
1	Conversor DC/DC (12V/±15V)
Date:	Page: 1 of 1



Rev	ID
1	Conversor DC/DC (12V/15V)
Date:	Page: 1 of 1



Rev	ID
1	Fonte de Alimentação +15/-15V DC
Date:	Page: 1 of 1



Rev	ID
1	Fonte de Alimentação 12/5V DC
Date:	Page: 1 of 1

Apêndice E. FOTOGRAFIAS PROTÓTIPO LABORATORIAL

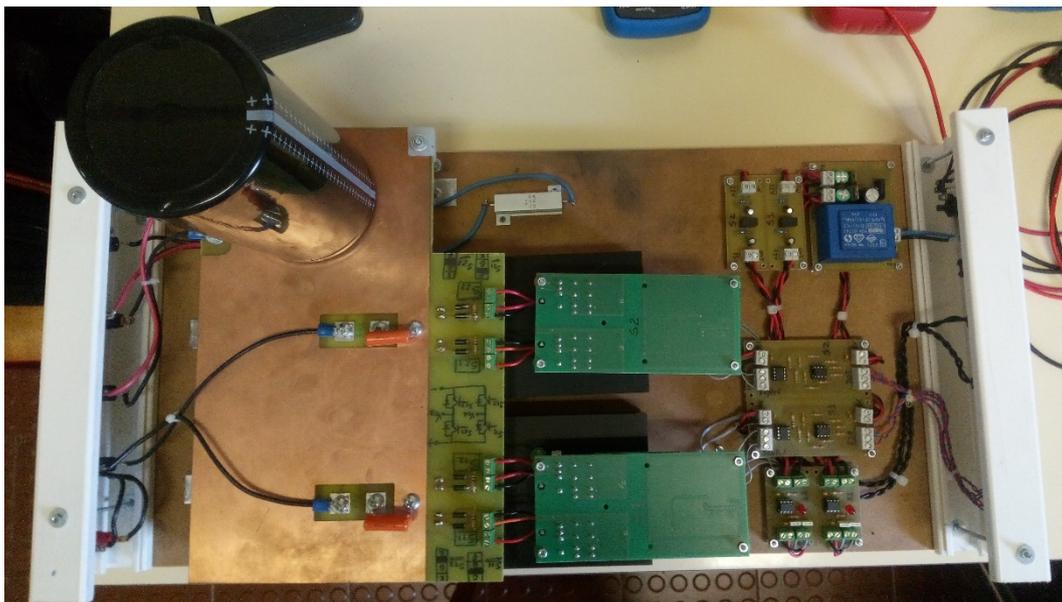


Figura E.1 – Protótipo laboratorial do DPFC – Vista superior



Figura E.2 – Protótipo laboratorial do DPFC – Interface com DSP

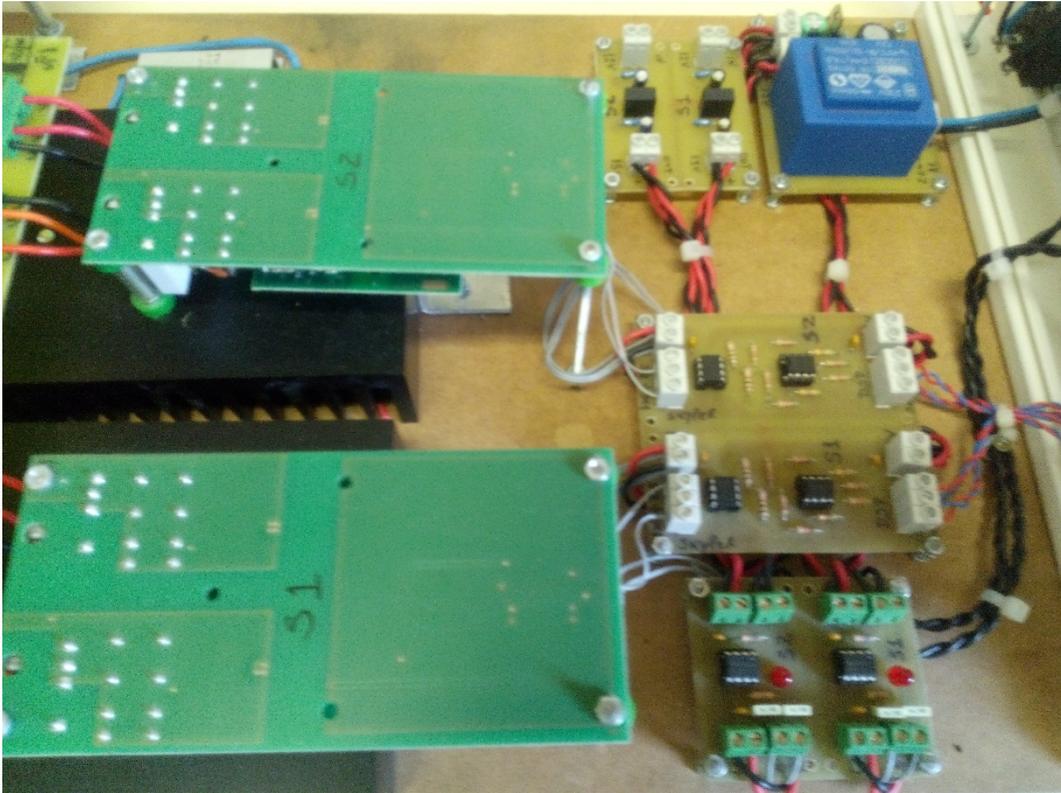


Figura E.3 – Protótipo laboratorial do DPFC – Comando do conversor

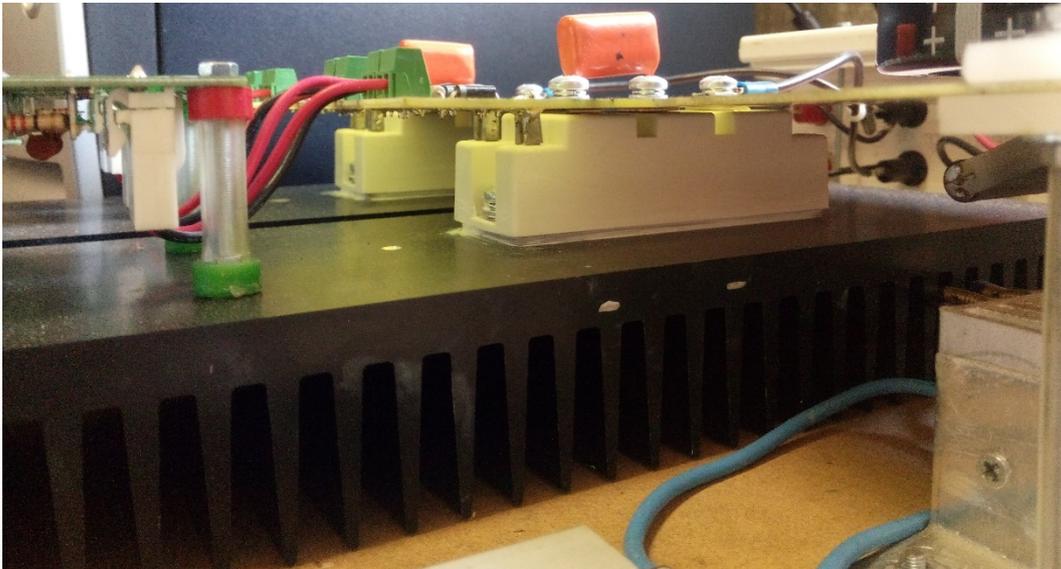


Figura E.4 – Protótipo laboratorial do DPFC – Conversor

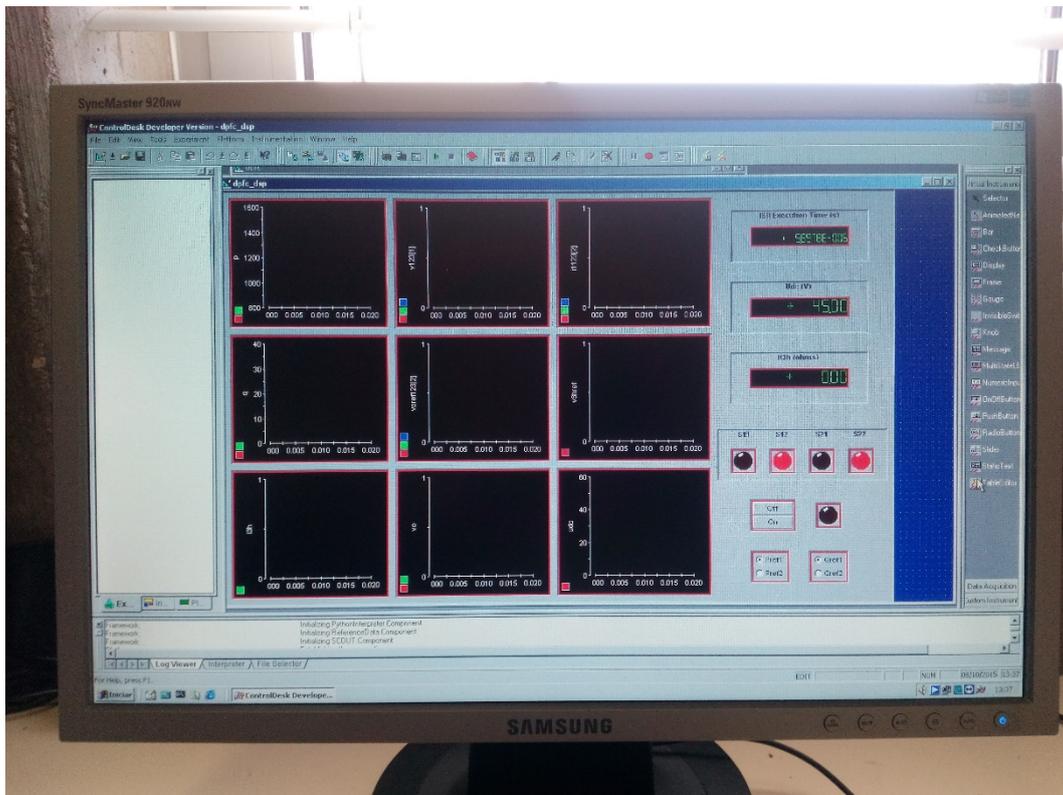


Figura E.5 – Sinópticos do programa de controlo do DS1104

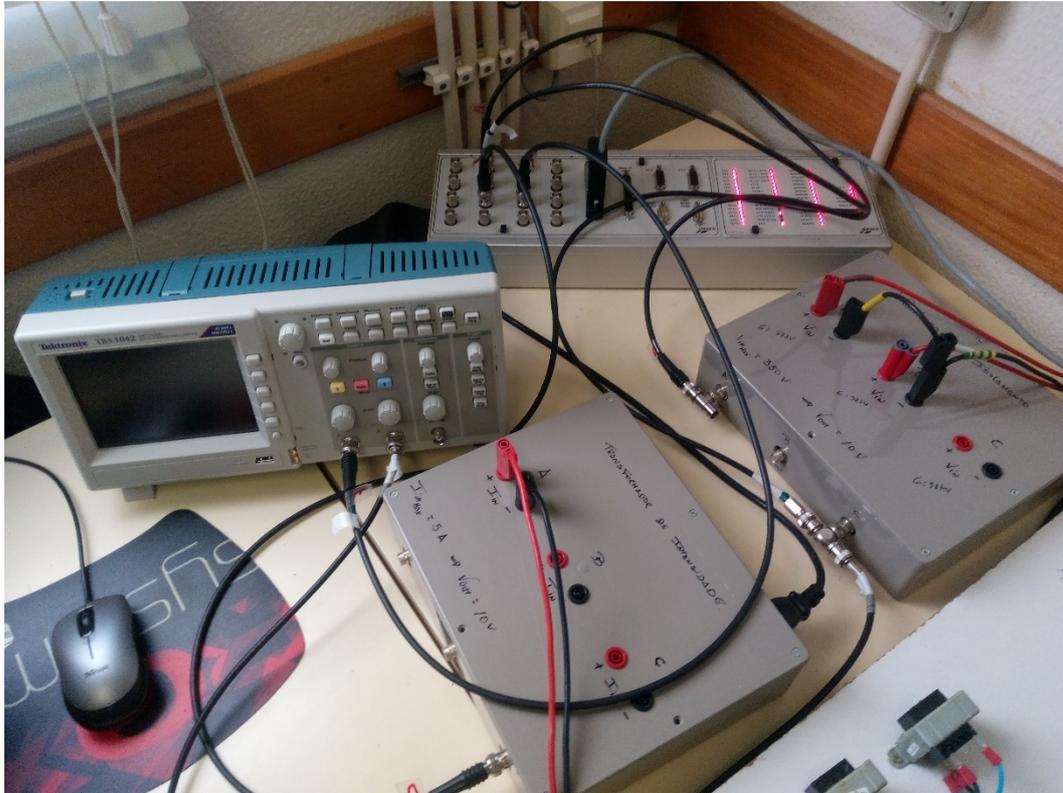


Figura E.6 – Aquisição de sinais do DS1104

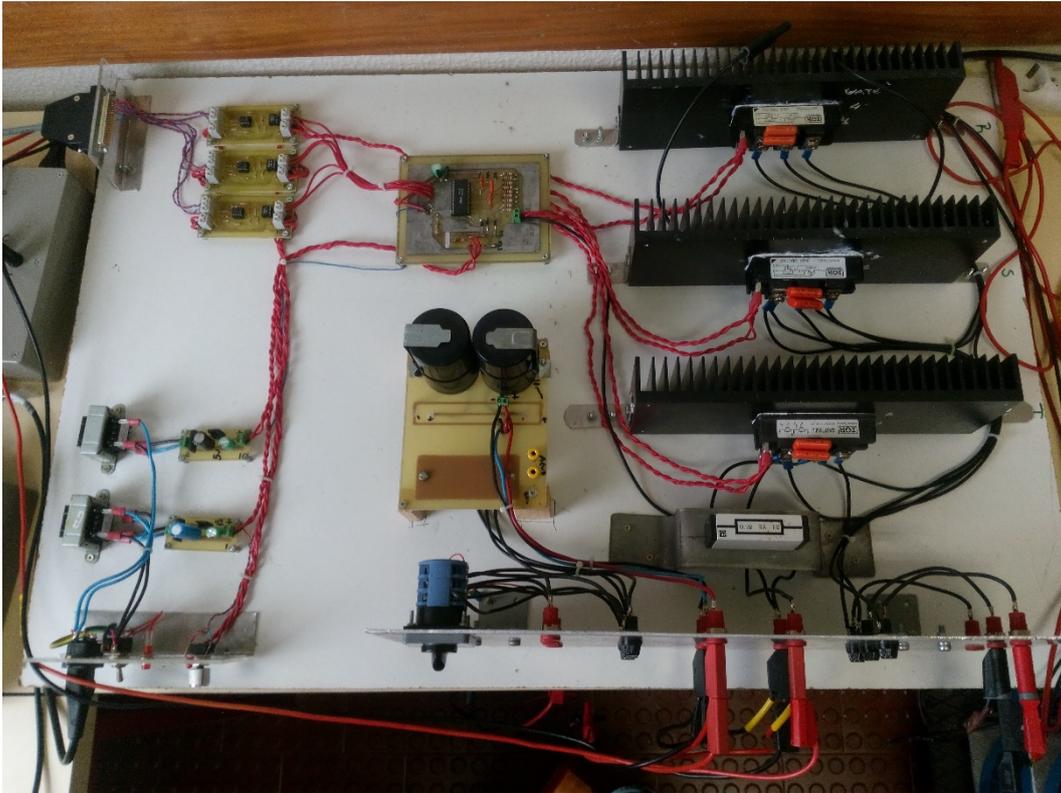


Figura E.7 – Conversor do gerador de corrente de terceira harmónica